



Taiwan Semiconductor Industry Association



專題報導

- 從提示注入到權限失控：AI Agent 資安威脅與治理架構



國際瞭望

- 2026 WSC / JSTC會議報告
- 2026 SESH 會議報導

2026

July

NO. 117

目錄 contents



創刊日期：中華民國 86 年 7 月
出版字號：新聞局版台省誌字 1086 號
發行人：侯永清
總編輯：吳志毅
執行編輯：陳淑芬 / 江珮君
編輯小組：石英堂 / 黃佳淑 / 陳昱錡 / 顏嘉霏
發行所：台灣半導體產業協會
地址：新竹縣竹東鎮中興路四段 195 號
53 館 802 室
網址：www.tsia.org.tw
電話：03-591-3181
傳真：03-582-0056
E-mail：candy@tsia.org.tw
美術編輯：創意有方設計有限公司
地址：新竹縣竹北市福興路 875 號 3 樓
電話：03-6563925 / 6563950
傳真：03-6571809

台灣半導體產業協會簡訊

TSIA NEWSLETTER 2026 | July NO. 117

編者的話

01 編者的話

專題報導

02 從提示注入到權限失控：AI Agent 資安威脅與治理架構

國際瞭望

08 2026 WSC / JSTC 會議報告

18 2026 SESA 會議報導

會務報導

21 2026 半導體設備創新獎公告

24 2026 半導體獎獲獎摘要及感言

40 TSIA 2026Q1 IC 產業動態觀察與展望暨研討會

44 TSIA 財務委員會研討會活動報導

46 2026 TSIA 校園巡迴講座系列

50 TSIA 委員會活動摘要

52 新會員介紹

遊憩人間

56 原來，祕魯不是只有馬丘比丘

廣告索引

17 TSIA 年會活動預告

22 TSIA 半導體獎募款

42 2026 IC 設計聯誼會贊助方案

45 WSTS 半導體統計資料訂購辦法

60 2026 TSIA 產學基金募集

61 TSIA 入會申請資格及辦法

近年來，人工智慧（AI）快速發展並深入各產業應用，成為推動數位轉型的重要動能。隨著 AI 技術普及，資料安全、隱私保護及網路韌性等資安議題也日益受到重視。如何兼顧創新發展與資訊安全，已成為企業提升競爭力與永續經營的重要課題。

本期「專題報導」單元，邀請資策會產業情報研究所與會員分享「從提示注入到權限失控：AI Agent 資安威脅與治理架構」一文，探討 AI Agent 的能力演進、權限擴張、與帶來的資安新威脅，並梳理企業因應的防禦思維與治理框架。

本期「國際瞭望」單元包括 6 月份在瑞士日內瓦舉行的 WSC 年度 CEO 大會及 JSTC 會議分享、以及 2026 年 4 月在美國亞利桑納州舉辦的 SESA 研討會及 Semiconductor PFAS Consortium 會議報導，期能透過國際活動的分享，帶給 TSIA 會員國際間半導體產業的相關訊息，並協助會員了解各國廠商所關注之議題。

本期「會務報導」內容包括 2026 年半導體設備創新獎公告、TSIA 半導體獎獲獎摘要及感言、2026Q1 IC 產業動態觀察與展望暨研討會、財務研討會以及校園巡迴演講系列、新會員介紹等，感謝會員公司的持續支持及對本會活動的積極參與。

TSIA 近期活動還包括 8 月 17 日舉辦之「TSIA 2026Q2 IC 產業動態觀察與展望暨專題研討會」、9 月 17 日舉辦之「TSIA & AITA IC 設計研討會：晶片 × Physical AI × 數位雙生：打造機器人與無人機晶片系統生態系」等，歡迎會員與非會員公司踴躍報名參加。活動詳情與報名辦法請密切注意 TSIA 網站 www.tsia.org.tw 及 TSIA 臉書所發佈之訊息。會員若對 TSIA 活動有問題，也歡迎與秘書處聯絡。

約稿

1. 本簡訊歡迎您的投稿，文章主題範疇包含國內外半導體相關產業技術、經營、市場趨勢等。內文（不包含圖表）以不超過四千字為原則，本會保有刊登之權利。
2. 來稿歡迎以中文打字電腦檔投稿，請註明您的真實姓名、通訊處、聯絡電話及服務單位或公司，稿件一經採用，稿費從優。
3. 本簡訊歡迎廠商刊登廣告，全彩每頁三萬元，半頁一萬八千元。會員廠商五折優待。意者請洽：江珮君 03-591-3181 或 email 至：candy@tsia.org.tw

從提示注入到權限失控： AI Agent 資安威脅與治理架構

■ MIC 產業情報研究所 / 徐暉釗 資深產業分析師

一、前言

人工智慧的應用正在經歷一次典範轉移。過去，AI 扮演的是專業顧問的角色，使用者提問、AI 回答，最終的行動決策仍由人類執行。然而自 2025 年起，隨著 AI Agent 技術的成熟，AI 開始以「數位員工」的形態出現在企業環境中：它能自主訂票、發送郵件、操作企業系統、執行程式碼，甚至在多個子代理協作下完成跨越數天的複雜任務。

這個轉變看似只是功能的延伸，卻帶來了資安邊界的根本重構。傳統的資安防禦建立在一個假設上：「人是操作主體」。當 AI 被授予身份代行與決策自治的能力後，既有的防禦機制都面臨失效風險，因為它們根本不是為了「看管一個會自己行動的 AI」而設計的。

本文將聚焦於 AI Agent 帶來的資安新威脅，以提示注入攻擊的演化為核心，說明攻擊如何在 AI Agent 環境中被武器化，並梳理企業因應的防禦思維與治理框架。

二、AI Agent 的能力演進與權限擴張

2.1 從「回答問題」到「代替你做事」

AI 的能力演進可以分為三個層次，每一層之間的差距遠比表面上看起來更大。

第一層是 AI，以處理資訊與生成內容為主，使用者透過問答方式互動，AI 本身不具備執行動作的能力，頂多給出建議，動手的還是你自己。第二層是 AI Agent，開始能夠執行任務與操作工具，以「數位員工」的形態存在，可協助訂票、整理檔案、操作企業系統；它不只回答「要怎麼做」，而是直接替你做了。第三層是 Agentic AI，具備跨系統協調與自主決策能力，能在你設定一個高階目標後，自行規劃步驟、分派任務、串聯多個 AI 協同完成，你說「幫我把這季的業績報告準備好」，它就能自主決策並執行完畢。

以 2026 年初為例，Anthropic 發表 Claude Cowork 自主代理平台，OpenAI 推出支援直接操作電腦螢幕的 GPT-5.4，開源的 OpenClaw 在發布兩天內突破十萬顆 GitHub 星數。AI 從「對話框」進化為具備作業系統層級操作權限的「數位分身」，能看螢幕、能點擊、能代替你登入任何系統。經過數個月的演進，更已推進到長時間執行並能循環演進的 Agent 執行能力。

2.2 能力越強，風險越大

為了讓 AI Agent 有效執行任務，人類必須授予它四種類型的權限，每一種都帶來對應的資安風險。

1. 資料存取：AI 可以讀取文件、郵件、行事曆與資料庫，用於自動審核合約、匯整報告，但機密文件也可能在你不知情的情況下被讀取或傳出。

2. 系統執行：AI 可以下指令、修改設定、執行程式碼，用於自動化開發與系統維護，但同樣的能力也可用來破壞或竄改系統。
3. 身份代行：AI 可以用你的名義發信、登入系統、操作企業平台。對系統而言，它看起來就是你本人，一旦被惡意操控，系統根本無從辨別。
4. 決策自治：AI 可以自行決定退款、觸發流程、執行交易。這是效率最高的授權，但出錯或被操控時，影響往往已經無法逆轉。

圖一、人授予 AI Agent 的 4 種權限



資料來源：本文整理

這四種權限加在一起，指向一個難以迴避的困境：為了讓 AI Agent 真正有用，組織被迫賦予遠超原始設想的授權範圍。理論上應該「給最少的必要權限」，但實際上 Agent 往往為了完成一個看似簡單的任務，就要求一連串意料之外的存取權限，例如訂一張高鐵票，最後卻需要讀取郵件和密碼管理器。業界稱這個現象為「權限悖論」。

三、核心威脅：提示注入攻擊的演化

3.1 一句話說清楚這個攻擊

提示注入攻擊的原理並不複雜：AI 無法清楚區分「你交代它的任務」和「它在處理資料時讀到的文字」。當攻擊者在 AI 會讀到的內容裡偷偷夾帶一段指令，AI 就可能把那段指令當成真正的任務去執行。

在一般的聊天 AI 環境中，這個問題還算可控，頂多 AI 說了不該說的話。但當 AI 能夠代替人類行動，同樣的攻擊就變成：駭客不需要入侵你的系統，只需要讓 AI 讀到一段惡意文字，AI 就會用你授予它的合法權限，替駭客做他想做的事。

3.2 三個演化階段

早期：直接注入（2023 年）

早期的攻擊案例相對直接。2023 年 5 月，研究人員透過 ChatGPT 的外掛機制，讓 AI 存取一個含有惡意

指令的網站，成功誘導 AI 將對話記錄外洩給外部。同年，Bing Chat 被發現只要使用者開啟含有「人眼看不見的隱藏文字」的網頁，AI 就會執行那段文字裡的指令、誘導使用者說出敏感資訊。這個階段的共同特徵是：防護機制沒有覆蓋所有 AI 接觸內容的管道，因而留下缺口。

中期：間接注入與資料污染（2024 年）

隨著 AI 開始被整合進企業工作流，攻擊手法也跟著升級。攻擊者不再直接對 AI 下手，而是去污染 AI 會存取的資料來源。

2024 年 8 月的一場紅隊演習揭露了一個真實可行的攻擊場景：駭客把惡意指令藏進企業的知識庫，當員工透過 M365 Copilot 查詢匯款帳號時，AI 就把款項導向了駭客的帳戶。整個過程看起來完全正常，因為 AI 只是「按照它讀到的資料回答」。另一個案例中，開發框架 LangChain 的數學求解元件被揭露存在類似漏洞，攻擊者可以在數學題的文字描述裡藏入指令，讓 AI 在解題過程中洩露系統憑證或植入後門。

2025 年還出現了更意想不到的場景：多所頂尖大學的研究人員，在投稿給學術平台 arXiv 的論文裡，用白色文字在白色背景上藏入指令，要求 AI 審稿工具給予正面評價。人眼完全看不見，AI 讀取 PDF 時卻能解析執行。提示注入的攻擊面，已從技術系統蔓延到知識生產的場域。

近期：視覺提示注入（2025–2026 年）

AI 瀏覽器的崛起帶來了新的攻擊面。當 AI 能夠「看螢幕」並代替人類在網頁上執行操作，攻擊者就可以在網頁上藏入幾乎不可見的指令文字，讓 AI 誤以為那是正常任務。資安業者 Guardio 針對 AI 瀏覽器 Perplexity Comet 進行的測試顯示，透過偽造的購物網站，AI 可以在完全不需要使用者確認的情況下，自動填入信用卡資料完成購買。Guardio 將這類攻擊命名為 Scamlexity，駭客無需騙人，只需要騙 AI，這在未來更將是潛藏詐騙的巨大風險。

圖二、提示注入攻擊因為 AI Agent 產生實質影響



資料來源：本文整理

3.3 為什麼 AI Agent 讓這個問題變得致命

綜合以上攻擊案例，可以看出一個規律：提示注入攻擊本身並不是新技術，之所以在 AI Agent 時代格外危險，是因為同時具備了三個條件。

第一，**AI 必然會接觸不受信任的外部內容**，網頁、使用者上傳的檔案、外部工具的回傳結果，這些都是攻擊者可以植入指令的入口。

第二，**AI 已被授權存取高價值的內部資產**，企業資料、憑證、記憶體，這些是攻擊者真正想要的目標。

第三，**AI 具備對外執行動作的能力**，發信、呼叫 API、進行交易，這些是攻擊者想要達成的結果。

圖三、攻擊三面向



資料來源：本文整理

單一條件成立，風險還在可控範圍。三個條件同時存在，一次成功的提示注入就等同於完整的入侵。這也決定了防禦應有的方向：與其試圖讓 AI 分辨得出真假指令，這在技術上極難徹底做到，不如從根本上切斷三個條件中的任何一項。

四、應對之道：新的防禦思維與治理框架

AI Agent 的資安挑戰，不能只靠攔截惡意輸入處理，必須同時調整技術架構、權限設計與組織責任。防禦目標也不再是保證 AI 永遠不犯錯，而是即使模型誤判或遭到操控，仍無法直接造成重大損害。

4.1 全球監管的方向

2026 年，多個監管機構與資安組織開始針對 AI Agent 提出安全要求。新加坡的 Model AI Governance 強調人類最終問責，涉及金錢、個資或重大影響的操作，應保留真人核可。美國 NIST 的 Agent 標準倡議聚焦身分、憑證與跨系統授權，確保 Agent 能證明自身身分並安全使用權限；英國 AISI 透過紅隊測試檢驗

Agent 是否會遭惡意網頁或外部內容劫持，偏離原定任務；OWASP Agentic AI Top 10 則關注過度代理，避免 AI 在缺乏審核下付款、刪除資料或操作重要系統。

圖四、各組織對 AI Agent 的安全要求



資料來源：本文整理

這些框架傳達出一致的訊息：AI Agent 安全不只是模型問題，也需要明確的授權、監督與責任制度。純粹依賴模型辨識惡意指令，無法取代權限限制與組織治理。

4.2 以信任分區限制資訊對行動的影響

AI Agent 必須讀取網頁、文件、郵件及工具回傳結果，因此完全隔離外部資訊並不實際。防禦重點應轉向管理不同來源的資訊可以如何影響 AI，而不是假設所有被讀取的內容都具有相同可信度。

圖五、資訊的信任分區



資料來源：本文整理

系統指令、核准政策與固定流程可視為可信來源；AI 產生的規劃、記憶及工具結果屬受控來源，仍需格式檢查、規則驗證與行為監控；外部網頁、電子郵件、上傳文件及第三方輸出則是不可信來源，只能作為資料，不能改變系統指令、擴張權限或直接啟動高風險工具。

信任分區的目的不是阻止 AI 接觸外部內容，而是切斷「外部內容直接轉化為高權限行動」的路徑。越接近付款、刪除資料、帳號控制、對外發布或重大權益決策，系統就應採取更嚴格的驗證、權限限制與核准程序。即使外部內容成功影響 AI 的判斷，也應在真正執行前被攔截。

4.3 確保身分、授權與責任可追溯

在執行控制上，組織應透過沙箱、最小權限、工具白名單、速率限制、異常偵測及高風險動作攔截，限制單一錯誤的影響範圍。Agent 不應因為具備某項工具，就能在所有情境下無限制使用。

在身分與授權上，每一個 Agent 都應具有可識別的身分、明確的權限範圍與有限期限的憑證，不應長期共用人員帳號或高權限服務帳號。系統紀錄也應同時保存「由哪一個 Agent 執行」及「代表哪一位使用者或業務角色執行」，使工具呼叫、資料存取與外部操作均可追溯。

在組織治理上，則應明確指定誰核准 Agent 上線、誰設定權限、誰監控異常，以及事故發生後由誰處理。工程團隊可以實作控制機制，但不應單獨決定 AI 可以承擔哪些業務風險。涉及重大權益、法規義務或不可逆後果的應用，應由業務、法遵、資安與管理階層共同界定可接受範圍。

4.4 讓人類監督具備真正的否決能力

在人類監督流程中，只有增加確認按鈕並不足夠。當審核者需要快速處理大量 AI 建議，又缺乏判斷資訊時，人工核准很容易退化成例行點擊，甚至形成自動化偏誤。

有效監督要求審核者取得 AI 的主要依據、不確定性、異常警示與可能影響，並具有暫停、否決、修改或要求重新處理的權限。組織也應允許審核者質疑 AI，而不是把否決視為妨礙效率。

監督強度應依風險調整，低風險且可逆的任務，可採抽樣審查、事後監控與異常升級；重大、不可逆或涉及基本權益的操作，則應要求事前核准。真正有效的監督，是確保人類在關鍵時刻看得懂、能介入、敢否決，並對最終決策負責。

五、結語

AI Agent 的核心風險，來自能力、權限與外部內容同時結合。提示注入難以靠單一修補根除；當 AI 可以讀取不可信內容、存取內部資產並執行外部動作時，一次成功的操控就可能形成完整入侵。

因此，防禦應以信任分區切斷外部內容直接觸發高權限行動的路徑，以最小權限、身分管理、行為監控與高風險攔截限制影響範圍，並在重大操作保留有效的人類否決機制。

所有技術控制最終仍須落實到組織治理。只有讓治理層定義邊界、身分層保留追溯紀錄、執行層限制實際能力，並明確指定責任主體，AI Agent 的安全才不會停留在紙面設計。

2026 WSC / JSTC 會議報告

■ TSIA / 陳淑芬 國際事務執行處長



▲ WSC 會議大合照

2026 年 WSC / JSTC / TF 會議於 6 月 08-12 日假瑞士日內瓦 Intercontinental Hotel 舉行，主要議題包括 IP、ESH、Workforce Development、Customs and Tariff、Regional Support、Encryption/Standards、Supply Chain 等。WSC 會議由 ESIA 主席 Erik REIN (Executive VP and Member of the Board Mobility Electronics, Robert Bosch) 主持會議。JSTC 會議則由 ESIA 的 JSTC 主席 Janine DOBELMANN (Head of Government Affairs EU, NXP Semiconductors) 主持。相關會議時程如下：

日 期	會 議
6 月 08 日	IPC 拜訪世界專利組織 (WIPO) 並舉行會議
6 月 09 日	各委員會及工作小組會議、雙邊會議
6 月 10 日	JSTC 會議 / WSC Reception / TSIA 代表團晚餐
6 月 11 日	WSC 會議 / WSC 晚宴
6 月 12 日	JSTC 會議

台灣半導體產業協會參與之代表包括：

1. WSC 代表團：由侯永清理事長 (台積電資深副總經理暨副共同營運長) 帶領理監事代表與會，成員包括鈺創盧超群董事長、及力積電朱憲國總經理。



▲ TSIA 代表團

2. JSTC 代表團：由 TSIA JSTC Chair 張宇恩 (台積電處長) 率團，成員包括 Co-Chair 黃依瑋 (瑞昱半導體副總經理)、TSIA 吳志毅執行長、聯發科技劉彥顯處長 (IP)、鈺立微電子王鏡戎總經理、法律顧問 Christopher Corr、TSIA 陳淑芬國際事務執行處長及石英堂協理。

今年適逢 WSC 成立 30 週年，加上此次會議的舉辦地點日內瓦是許多國際組織的所在地，主辦單位 ESIA 就地利之便擴大舉辦，邀請 WTO 秘書長、以及世界經濟論壇 (WEF)、經濟合作暨發展組織 (OECD) 等當地國際組織之代表與會，與 WSC 就半導體產業政策、環境、及未來發展等議題進行交流，活動包括全球產業政策論壇、CEOs 與 WSC 會員國 WTO 大使的午餐圓桌會議、半導體市場趨勢論壇，以及重頭戲包括 AMD CEO, Lisa Su 及本會侯永清理事長均參與的以 AI 為主題的 CEO 論壇等。

WSC IP 委員會在 TSIA 及黃副總 (TSIA 及黃副總為現任委員會輪值主席) 的帶領，以及 ESIA 的協助協調下，於 6 月 8 日下午拜會世界專利組織 WIPO，進行建設性及豐富的交流及資訊分享，為日後的持續就推動專利訴訟資訊透明化的合作奠立基礎。另外，針對勞動力發展，JSTC 也同意將探討 AI 對勞動力發展帶來的影響。

在與會 CEO 確認 WSC 的相關議題進展後，WSC 大會順利通過今年度的 WSC 聯合聲明及對政府的各項政策建言，TSIA 已正式將 WSC 建言提交台灣經濟部國際貿易署及相關主管機關參考。

相關議題重點摘要如下：

I. Protection of Intellectual Property

- Meeting with WIPO on topics including Patent Quality and Transparency in Global Patent Litigation Statistics:

本會做為 WSC IP 委員會主席，分享了 World Intellectual Property Organization (WIPO) 於 6 月 8 日下



▲ WSC CEO 論壇

午 3 時至 5 時 (中歐時間) 在其總部接待 IPC 代表團並舉行會議的情形。會中，WSC IPC 向 WIPO 簡要分享了 WSC 與 IPC 的組織架構與工作重點、說明 IPC 致力於推動最佳實務、提升透明度、強化專利品質及打擊仿冒執法等優先事項、回顧 IPC 近年發表的相關文件、並回顧了 WSC 與 WIPO 過去合作的兩項主要議題。

首先，大約二十年前，WIPO 曾邀請 WSC 就專利品質相關衡量指標提出建議，以納入其調查及《世界智慧財產權指標》(World Intellectual Property Indicators) 年度統計報告。主席特別說明，當年由 WSC 建議的部分指標目前已被納入 WIPO 年度《世界智慧財產權指標》報告中，並以最新的 2025 年報告為例加以說明。此外，尚未採納的其他指標則收錄於 WSC 於 2022 年發布的《WSC 對專利局提升專利品質之建議》(WSC Recommendations to Patent Offices for Improving Patent Quality) 文件中，該文件亦肯定了 WIPO 在此議題上的努力。

其次，大約十五年前，WIPO 曾與 WSC 接洽，希望獲得建議與支持，以解決全球專利訴訟缺乏可比較國際統計資料的問題。為此，WSC 曾研究第三方資料供應商的數據可取得性，並發現各國及地區在訴訟資訊公開政策及資料供應商涵蓋範圍方面存在顯著差異。因此，WSC 進一步請求 GAMS 協助探討改善全球訴訟統計透明度的方法，最近一次則反映於 2025 年 WSC 聯合聲明中。主席指出，迄今此議題尚未取得實質進展，主要原因包括：擔心增加專利局新的行政負擔、可能涉及機密資訊揭露，以及部分司法轄區對訴訟結果公開的限制。

針對上述兩項議題，WIPO 官員均表達持續與 WSC 對話的意願，以期取得進一步進展，包括與 WIPO 統計及經濟部門合作探討專利品質衡量指標，以及與 WIPO LEX 及 WIPO 司法研究院 (Judicial Institute) 合作探討專利訴訟統計資料相關議題。

來自 WIPO 各部門及辦公室的專家亦出席本次會議，並就半導體產業關注的議題進行簡報。WIPO 基礎設施與平台部門副總幹事 (Assistant Director General for Infrastructure and Platforms) 首先介紹 WIPO 的組織架構、資源配置，以及其推動專利制度協調化與專利權讓與 (assignment) 等優先工作。隨後，WIPO 技術專家分別就標準必要專利 (SEP) 與營業秘密相關議題、利用基礎指標提升專利品質與可預測性、WIPO 工具與資料如何支援產業需求，以及 WIPO 統計部門的工作內容進行說明。此外，WIPO 亦邀請 WSC 代表以觀察員身分參與 WIPO 與利害關係人之相關會議。

針對後續與 WIPO 的合作，各協會將於 9 月 15 日前向 IPC 提交對未來與 WIPO 合作議題及後續工作的建議，包括專利品質、專利訴訟透明度，以及以觀察員身分參與相關會議等議題，並於下一次在札幌舉行的 IPC 會議前，就如何回應 GAMS 歡迎針對智慧財產權訴訟趨勢及統計透明度進行技術性討論一事提出意見。JSTC 也決議，IPC 應於 6 月 20 日前正式致函 WIPO，感謝其安排此次於總部舉行之會議。

• Anticounterfeiting

此次會議中，JSTC 已批准將「反仿冒工作小組」併入 IPC。另外，負責執行 WSC《反仿冒白皮書》草案的 ESIA 在 IPC 會議期間分享了精簡化的版本，但由於部分協會表示仍需要更多時間審閱，因此該精簡版白皮書無法在 WSC 會議前獲得核准，各協會同意於 7 月 30 日前就該版本提供意見。



▲ WSC IPC 與 WIPO 代表合影

II. Workforce Development

JSIA 擔任此特設工作小組主席，報告了該小組於今年 6 月 9 日召開的會議情況。在工作小組會議時，各協會分別分享了其所在區域推動半導體人才發展相關措施的最新進展。各協會也同意於下一次工作小組會議前針對以下五項主題，報告其半導體人才發展措施的最新進展，並以於 2026 年 10 月在札幌向 JSTC 及 GAMS 報告為目標：

1. 針對年輕世代 (即國小、國中及高中學生) 的人才培育措施
2. 促進高齡人才 (60 歲以上) 運用與就業的政策及計畫
3. 吸引海外專業人才的政策及計畫
4. 運用人工智慧 (AI) 有效因應人力短缺問題
5. 提升女性在半導體產業論壇及座談會中參與和代表性的相關措施

III. Semiconductor standards and relevant regulations

主席 ESIA 報告指出，關於前一次 JSTC 會議決議進行的問卷調查，ESIA 彙整各協會回應如下：

- SIA 建議 WSC 與 GAMS 優先討論影響半導體產業的汽車產業相關標準。
- ESIA 建議將前述未獲答覆的後量子密碼學問題，以書面方式再次提交 GAMS，並於 2026 年 10 月 GAMS 會議前請 GAMS 回覆。
- ESIA 另建議，於 2025 年 GAMS 加密座談會中以口頭方式提出但未獲回應的三項問題，應納入 2026 年提交 GAMS 的說明備忘錄中。

2025 年 GAMS 結論中，同意於 2026 年 GAMS 會議期間舉辦一場以「其他影響半導體產業的重要法規與標準」為主題的座談會。JSTC 同意建議 GAMS 將座談會聚焦於汽車領域中與半導體相關的標準，特別著重於安全性、網路安全、及自動駕駛等議題 (包含電動車相關面向)，並以下三項目標為討論重點：

1. 盤點各區域所採用之相關標準；
2. 說明各項標準如何透過區域性法規加以落實（例如自我宣告、認證制度等）；
3. 探討各區域標準之間是否可能協調一致。

此外，CSIA 建議 JSTC 向 GAMS 提出另一項議題，於 2026 年 10 月會議中討論與 AI 相關之半導體標準與法規發展。JSTC 未就 GAMS 座談會議程達成共識，將進一步徵詢 GAMS 意見。

經討論後，各協會同意 ESIA 關於後量子密碼學的相關提議，JSTC 也同意此次 JSTC 會議中有關標準與法規之簡報內容，應納入 2026 年 WSC 致 GAMS 之說明備忘錄，提供 GAMS 參考。各協會將於 7 月 15 日前向其所屬 GAMS 代表徵詢意見，提供有關 2026 年 10 月 GAMS 會議期間舉辦之「影響半導體產業的標準與相關法規座談會」可能討論主題的建議。

IV. Customs & Tariffs

• WTO Moratorium on Electronic Transmissions

工作小組主席 ESIA 說明，「WTO 電子傳輸免課徵關稅暫停措施」是 WTO 長期推行的重要協議，其核心內容為各會員不對電子傳輸 (electronic transmissions) 課徵關稅。該措施多年來對全球經濟成長及數位經濟發展發揮了重要作用，因此，維持該暫停措施對於全球供應鏈韌性至關重要。半導體產業高度依賴研究資料、設計資料、製程資料以及軟體工具的即時且無縫跨境傳輸，才能維持製造營運與關鍵產品供應鏈的正常運作。因此，任何對電子傳輸加徵關稅的措施，都可能對產業效率及全球供應鏈造成負面影響。

ESIA 報告中也回顧了 WSC 在此議題上的相關工作，包括 JSTC 於 2026 年 2 月完成並提交給 GAMS 及 WTO 會員國的聯名信函，強調 WSC 呼籲 WTO 會員國將電子傳輸免關稅措施永久化，以保障創新發展、維護全球供應鏈穩定，以及確保可預測的數位貿易環境。



▲ WTO 秘書長與各代表團主席合影

由於 WTO 會員國未能在第十四屆部長級會議 (MC14) 及其後於日內瓦舉行的相關會議中達成共識，電子傳輸免課徵關稅暫停措施最終未獲延長。因此，自 2026 年 4 月 1 日起，該措施正式失效。

經討論後，JSTC 同意持續倡議恢復電子傳輸免關稅待遇，推動重新實施該暫停措施，並採取以下後續行動。

1. 各協會應鼓勵所屬政府加入或公開支持 MC14 之後所提出的《聯合聲明倡議》(Joint Statement Initiative)，以支持恢復電子傳輸免關稅措施。
2. WSC / JSTC 將致函未同意延續該暫停措施的政府，表達產業立場與關切。ESIA 將於 6 月底前草擬信函內容並提供各協會審閱。
3. 工作小組 (TF) 應於 2026 年 10 月評估相關倡議成果，並重新檢視後續行動方案，包括分析電子傳輸免關稅措施失效後對電子商務 (e-commerce) 及數位貿易所造成的影響。

• Digitalisation of Customs

工作小組同意持續關注 WSC 各區域推動的海關數位化措施以及保護海關數位資料的相關機制與發展。

V. Regional Support

工作小組主席美國 SIA 指出，截至目前為止，尚未收到任何協會提交有關第三階段問答情況的更新資訊。

前次 JSTC 會議要求與 GAMS 協商召開期中會議 (intersessional meeting) 的日期，以及由 ESIA 邀請 GAMS 參與日內瓦 WSC 會議。GAMS 非正式期中會議已於 6 月 10 日舉行，而 GAMS 代表也參加了 6 月 11 日 WSC 會議的部分議程。在本次工作小組會議中，各協會也就工作小組未來可能新增的工作內容進行深入討論，但尚未形成共識。

其中，JSIA 提議，希望各協會分享各地政府或主管機關因應荷姆茲海峽局勢所導致供應短缺風險，而採取的支持製造業（特別是半導體產業）的政策與措施，並共同探討有助於半導體產業永續發展的最佳實務。此外，KSIA 在前一次 JSTC 會議中提出將 AI 相關議題納入區域支持工作小組討論，但此次會議中 KSIA 表示，於 WSC 架構下討論 AI 議題確有其重要性，但認為 AI 相關議題可能更適合由其他工作小組或專責任務小組負責處理。

各協會同意工作小組未來探討的議題應符合其既有職掌範圍及專業領域，以確保討論能夠聚焦並產生實質成果。因此，主席邀請 JSIA、KSIA 及其他協會於下一次工作小組會議前，重新提交更具體且與半導體產業區域支持政策相關的提案。

各協會普遍認為，工作小組未來要取得進一步實質進展仍面臨挑戰，並認為若要持續有效推動各地區支持措施的資訊交流，仍需 GAMS 提供更明確的政策指引與方向。各協會同意於 8 月 1 日前，與其所屬 GAMS 代表進行討論，並向工作小組主席回報 GAMS 的看法。

VI. Global Supply Chain

全球供應鏈特別工作小組主席 CSIA 向 JSTC 報告了 2026 年 6 月 10 日舉行之全球供應鏈特別工作小組會議的討論成果。各協會分別分享了其所在地區對全球半導體供應鏈發展的主要觀察，以及當地政府或產業界為維持或提升供應鏈韌性所採取的措施。

各協會在分享中提出若干共同觀察，包括：

- 半導體供應鏈具有高度相互依存的特性，各環節彼此緊密連結；
- 晶圓廠之間的替代能力存在一定限制，因此難以在短時間內完全取代特定生產能力；
- 全球半導體產業正面臨人才短缺問題，而隨著主要半導體經濟體持續加大投資以滿足人工智慧 (AI) 帶動的需求，人才供給壓力可能進一步加劇；
- 政策制定者與企業決策者均需要更完整且高品質的資料與數據支持，以作為制定策略與政策的重要依據；
- 半導體供應鏈仍存在若干脆弱環節，部分問題甚至可能因政府政策而被進一步放大。

各協會一致認為，若要提升全球半導體供應鏈韌性，必須強化多邊合作與資訊共享機制，同時所有資訊交流均須嚴格遵守反托拉斯法及相關法規要求。

VII. WSC 2.0

工作小組主席 ESIA 指出，前一次 JSTC 會議中，各協會一致強調 WSC 未來的工作應更加聚焦於能夠產生具體成果的議題，並將有限資源與時間投入在最有機會產生實質效益的工作項目上。ESIA 並說明，各協會已達成共識，同意將反仿冒工作小組併入智慧財產權委員會 (IPC)，以提升運作效率及議題整合性。

此外，JSTC 亦同意將原「加密工作小組」正式更名為「半導體標準與相關法規工作小組」(Semiconductor Standards and Relevant Regulations Task Force)，以更貼近其實際工作內容及未來發展方向。

另外，依據 SIA 的提議，JSTC 同意對 WSC 網站進行全面檢討，並由主席 ESIA 於 2026 年 8 月 1 日前，召集各協會秘書處召開會議，討論如何更新及改善 WSC 網站，以及建立更有效率的網站維護與更新機制。

為進一步提升 WSC 的效能與相關性，各協會亦提出多項建議供未來討論，包括：

- 優化 WSC 運作程序，並聚焦於 CEO 真正關心的議題；
- 擴大討論範圍，納入 AI 等新興議題；
- 建立工作小組定期檢討與退場機制，例如原則上每三年檢討一次，除非各方達成共識繼續推動，否則自動結束。各協會同意於 2026 年 8 月 1 日前，提出有關 WSC 議題退場機制的具體建議方案。
- 研究是否將海關與關稅工作小組 (Customs & Tariffs) 及區域支持工作小組 (Regional Support) 合併為「貿易政策」(Trade Policies) 工作小組；



▲ WSC 會議

- 向各協會 CEO 徵詢，了解若 WSC 停止運作，其最在意或最不願失去的價值為何，以進一步確認並強化 WSC 的獨特定位與核心價值；
- 鑑於近年 CEO 參與率逐漸下降，評估未來 WSC 是否仍需維持 CEO 直接參與模式；
- 評估未來 WSC 會議採用實體與線上並行的混合模式之可行性。

JSTC 針對上述建議進行充分討論後，主席表示有必要對 WSC 的整體價值定位進行更深入且系統性的評估，包括其核心優勢、目前面臨的挑戰以及未來改善方向。因此，ESIA 將於 2026 年 8 月 15 日前草擬第一版討論文件，針對 WSC 未來可能的改革方向及其核心價值定位進行深入分析，並提供各協會檢視與提供意見。

此外，主席 ESIA 亦建議向各協會發送問卷調查，根據本次討論內容蒐集各方對未來 WSC 新議題及會議形式調整的意見。JSTC 一致同意上述兩項提案。

VIII. Environment Safety and Health (ESH)

ESH 委員會主席 ESIA 表示，ESH 委員會近期才剛完成向部分協會蒐集 2025 年度 ESH 相關數據，目前仍處於資料彙整與分析階段。因此，相關資料尚未達到足以於本次 WSC 會議正式報告的完整程度。主席並說明，在 2026 年 3 月於新竹舉行的 JSTC 會議中，各協會已同意將 2025 年度 ESH 數據於 2026 年 10 月 GAMS 會議中進行報告。

本會表示，無論年度數據蒐集時程如何安排，ESH 委員會均應定期向 JSTC 報告，因為 JSTC 對 ESH 委員會的工作具有監督 (oversight) 職責。經討論後，JSTC 達成以下共識：

1. ESH 委員會報告是 WSC 最核心且最重要的工作成果之一；
2. ESH 議題應列入每次 WSC 會議前一次 JSTC 會議的固定議程；
3. ESH 委員會應於每次 JSTC 會議中提出工作報告，包括委員會進行中的工作進展，以及年度 ESH 數據蒐集與分析的最新狀況。

本會也指出，目前仍有部分協會尚未提交 2025 年度數據，而長期未能依約定期限提供資料的情況，將削弱其他協會按時提交資料的意願與動機，不利於整體資料品質及作業效率。JSTC 會議時，也在本會的要求下，討論了 2026 年 WSC 會議應呈現哪些 ESH 數據內容。考量 2025 年度數據仍在彙整分析中，JSTC 同意由 ESH 委員會主席於 6 月 11 日 WSC 會議中，使用先前於 2025 年 11 月 GAMS 會議所報告之數據進行簡報。此方案獲得所有協會一致支持。

展望未來，各協會觀察到，過去數年 ESH 委員會均未能在 WSC 召開前及時完成當年度數據分析，因此無法於 WSC 會議中提供完整且最新年度的 ESH 報告。基於此一持續性的情況，各協會同意未來採取以下做法：

1. JSTC 向 WSC 報告時，原則上採用前一年已向 GAMS 報告之 ESH 數據；
2. ESH 委員會則應以在當年度 GAMS 會議前完成最新年度數據分析與報告為目標；
3. 即使無法於 WSC 會議中呈現最新年度數據，ESH 委員會仍應向 JSTC 說明當年度數據蒐集與分析工作的進展情況。

為配合 WSC 2.0 精簡及優化報告內容的目標，未來向 WSC 提出的 ESH 報告雖應力求簡潔，但仍應充分呈現 ESH 委員會各分組的工作成果，並搭配圖表等視覺化方式，以完整反映 ESH 委員會的工作內容與成效。



▲感謝台灣常駐 WTO 黃昭元大使 (左四)，國際貿易署胡啟娟副署長 (右三) 參加會議

IX. Future Meetings

- a) 2026 年 10 月 GAMS 會議將由日本半導體產業協會主辦，地點在日本札幌。
- b) 2027 年 2 月 JSTC 會議將由韓國半導體產業協會主辦，地點在濟州島。
- c) 2027 年 5 月 WSC 會議將由中國半導體行業協會主辦，地點在上海。

TSIA 要特別感謝台灣常駐世界貿易組織 (WTO) 代表黃昭元大使、以及經濟部國際貿易署胡啟娟副署長撥冗參加此次的 WSC 會議及相關活動。TSIA 也要感謝本會代表團成員及其公司 (包括台積電、鈺創科技、力積電、瑞昱半導體、聯發科技、鈺立微電子) 的投入，這對台灣半導體產業的發展相當重要；本會代表團成員能在繁忙公務之餘，願意抽出時間協助 TSIA 參與 WSC 各項重要議題討論，這種服務公眾、為產業及國家無私奉獻之心，本會再次深表佩服及感激。

TSIA 會員若對 WSC 相關議題有任何意見或建議，歡迎與秘書處聯絡。

關於世界半導體理事高峰會 (WSC)：

世界半導體理事會 (WSC) 為一全球主要半導體製造地區之半導體協會共同組成的國際組織，主要成員包括來自台灣 (TSIA)、美國 (SIA)、歐盟 (ESIA)、日本 (JEITA-JSIA)、韓國 (KSIA)、及中國 (CSIA) 的半導體產業協會。各協會所組成的業界代表團定期舉辦會議，共同討論攸關全球半導體產業發展之議題，包括政府之產業支持措施、半導體供應鏈、智財權保護、反仿冒、半導體相關標準及法規、環境安全衛生、全球半導體市場資訊及趨勢、半導體產品關稅及關務、及貿易便捷化等，每年並對來自會員所在地政府組成的 "政府間半導體會議 (GAMS)" 提交政策建議，並適時向 WTO 等國際組織提交產業立場。台灣經濟部國際貿易署每年率團參與 GAMS 會議，與來自美國、日本、歐盟、韓國、及中國之政府代表共同討論 WSC 所提出的各項政策建議，並分享各國相關法規執行程序等資訊，因此 WSC 及 GAMS 為台灣半導體產業與國際貿易署能推動全球發展半導體之重要活動。

關於台灣半導體產業協會 (TSIA)：

台灣半導體產業協會 (TSIA) 成立於 1996 年，是一個以 "關心產業發展" 為出發點的民間團體，透過協會的活動凝聚業界對產業發展的共識，以促成競爭中的合作，提升整體產業競爭力並促進整體產業的健全發展。TSIA 現有研發、設計、製造、封裝、測試、設備、材料等會員廠商 220 餘家。更多資訊，請上 www.tsia.org.tw 查詢。

2026 TSIA 年會 30週年 感恩大會 新竹國賓大飯店 2026.10.29

1996 年在眾多產業先進的共同倡議與推動下，台灣半導體產業協會 (TSIA) 正式成立，致力於成為產業與政府之間的重要橋梁，促進產業合作並拓展國際交流。

數年來，面對全球產業變遷、政經局勢挑戰、ESG 議題日趨重要及 AI 崛起，協會持續凝聚產業共識，在產業競合之間共同攜手前行，積極與政府及國際組織對話，推動產業永續發展，追求產業與社會共同最大福祉。

今年 (2026) 適逢協會成立三十週年，將於 2026.10.29 假新竹國賓大飯店舉辦「2026 TSIA 年會 ~ 三十週年感恩大會」，感謝及回顧會員與協會共同努力的重要事蹟，凝聚力量，再次啟航，邁向下一個輝煌的黃金盛世。

今年大會特別邀請史欽泰創會理事長擔任專題演講嘉賓，並由國立陽明交通大學孫元成副校長暨產學創新研究學院院長擔任論壇主持人及各界專家擔任與談人。

會中同時將頒發 2026 TSIA 半導體獎及 TSIA 半導體設備創新獎。



2025 TSIA 年會精彩回顧



2025 TSIA 年會年刊



TSIA 簡訊 115 期

竭誠邀請共襄盛舉，支持並贊助 2026 TSIA 年會

贊助請洽：石英堂 協理 | Tel: 03-5917092 | email: celia@tsia.org.tw

2026 SESH A 會議報導

■ TSIA / 呂慶慧 環安資深顧問

一、前言

2026 年四月 SESH A 會議中，半導體產業 PFAS 管理議題成為環安衛與永續治理的重要焦點。全氟與多氟烷基物質 (PFAS) 因具備高度化學穩定性、耐熱性、耐化學腐蝕性、低表面張力、低揮發性與絕緣特性，長期應用於半導體製造、設備運轉、廠務系統、封裝測試與供應鏈材料中。從光微影材料、乾式蝕刻氣體、熱傳導液、潤滑劑、氟聚合物零組件，到封裝助焊劑、黏著劑與高頻高速材料，PFAS 已深度嵌入半導體高階製程與產品可靠度管理之中。

然而，PFAS 同時具有環境持久性與潛在健康風險，已成為全球環境法規與供應鏈管理高度關注的議題。歐盟、美國、日本、韓國及臺灣均陸續強化 PFAS 管理，管制範圍已從傳統長鏈 PFAS 逐步擴及短鏈 PFAS、前驅物、含氟聚合物、氣體型 PFAS 及其他未知或非目標物質。對半導體產業而言，PFAS 管理不僅是污染防治議題，更涉及製程穩定、產品良率、先進節點推進、設備安全、國際供應鏈韌性與國家科技競爭力。

本次 SESH A 會議的重要啟示是，半導體 PFAS 治理不宜簡化為「全面禁用」或「單一末端管制」。由於多數關鍵用途尚無成熟可行替代品，部分替代開發與量產導入期程可能長達 15 至 25 年以上，若未充分考量用途必要性與技術成熟度，過度快速限制可能造成製程良率下降、產品可靠度降低、設備損壞，甚至增加化學品、水資源、能源與廢棄物消耗，反而導致更高整體環境負荷。因此，未來 PFAS 治理應朝向「必要用途管理、排放最小化、風險分級、替代研發、監測標準化與國際合作」並行推動。

二、PFAS 聯盟推動重點

半導體 PFAS 聯盟 (Semiconductor PFAS Consortium) 由美國半導體產業協會 (SIA) 推動，成員涵蓋全球主要半導體與設備業者，代表全球半導體產業相當高比例之資本支出與設備銷售額。聯盟成立的目的，不是單純彙整 PFAS 使用清單，而是建立一套可被產業、政府與國際供應鏈共同理解的科學化管理架構，使 PFAS 使用、轉化、排放與減量能以一致方法進行說明與追蹤。

本次聯盟分享的核心進展，從過去偏重「廢水檢測結果」逐步轉向「製程別 PFAS 釋放模型」與「質量平衡工具」。半導體製造使用超過百種 PFAS 材料，分布於 40 種以上應用，且排放途徑涵蓋空氣、廢水、廢棄物、產品殘留及退回供應商等多個方向。若只依單一放流水檢測值判斷風險，容易低估整體環境釋放，也可能誤判主要來源。因此，聯盟建立 Excel-based Calculator、背景指引文件與教學影片，協助企業將 PFAS 投入量、製程使用量、轉化量、去除率、排放量與廢棄物流向進行系統化估算。

聯盟模型涵蓋多項關鍵製程。光微影模型可辨識 TARC、BARC、photoresist、immersion topcoat、polyimide、含 PFAS 樹脂與 rinse liquids 等材料，並追蹤其進入廢水、廢棄物或產品殘留之路徑。乾式蝕刻與沉積模型則將 CF_4 、 C_2F_6 、 C_3F_8 、 C_4F_6 、 C_4F_8 、 CHF_3 等含氟氣體納入討論，說明其同時涉及溫室氣體與 PFAS 釋放議題，並需進一步釐清在製程、POU 處理設備、洗滌塔與排氣系統中的轉化與破壞機制。濕式化學模型則指出 PFAS 可由化學槽、晶圓帶出、DI water rinse、HF 廢液、一般廢液、PFAS-specific waste stream 與最終廢水系統多路徑流動，顯示源頭分流與製程段管理的重要性。

此外，聯盟特別強調「多方法互補」的重要性。傳統 LC-MS / MS 可量測特定目標 PFAS，但對聚合型 PFAS、超短鏈 PFAS、未知 PFAS 與氣相 PFAS 掌握有限；FTIR 與 QMS 較適合部分 PFC / HFC 氣體；OTM-45、OTM-50 或 CIMS 可支援空氣 PFAS 量測；19F NMR 或總有機氟方法則有助於掌握較廣泛的含氟物質輪廓。這代表未來 PFAS 監測不應依賴單一方法，而應依介質、物種與管理目的選擇適當工具，並以製程模型與實測結果相互驗證。

聯盟推動重點可歸納為三項轉變：第一，從單點檢測轉向製程別釋放模型；第二，從廢水管理擴大到空氣、廢水、廢棄物、產品與供應鏈回收的完整物質流；第三，從目標物分析轉向多方法整合與來源解析。這些工具可協助企業找出高風險材料、優先減量環節、非製程來源與投資優先順序，也能作為政府制定分級管理與合理過渡期的重要科學依據。

三、TSIA 的努力成果

臺灣半導體產業協會 (TSIA) 近年持續投入 PFAS 監測、法規研析、處理技術評估與國際合作，並積極參與 WSC、Semiconductor PFAS Consortium 等國際平台，協助臺灣半導體產業建立具實證基礎的 PFAS 管理能力。TSIA 的工作重點並非僅限於法規回應，而是希望透過產業共同資料、監測方法、處理技術與國際溝通，形成可長期推動的管理架構。

在法規掌握方面，TSIA 已持續追蹤臺灣 PFAS 管理制度發展，包括《水污染防治法》第 60 條自 2026 年起要求特定產業進行 PFAS 年度檢測與申報；環境部提出 269 項 PFAS 管理清單，涵蓋 126 項化合物、113 項聚合物與 30 項氣體；以及飲用水標準納入 PFOA 加 PFOS 50 ng / L、PFOS 加 PFHxS 70 ng / L 等要求。這些規範顯示臺灣 PFAS 管理已由水污染防治，逐步擴大至化學品管理、飲用水安全與操作管理。

在產業監測方面，TSIA 已彙整 2023 至 2025 年會員資料，初步掌握臺灣 IC 製造業 PFAS 排放趨勢。結果顯示，2024 年多數 PFAS 濃度下降，代表既有管制與源頭管理措施已有成效；但 2025 年部分短鏈 PFAS 出現回升，尤其 PFBS 與 PFHxA 在高排放群組中仍有波動。相較之下，PFOA 與 PFOS 等長鏈或歷史關注物質持續下降，顯示過去替代與管制方向已有一定成果。這也提醒未來管理重點應從傳統長鏈 PFAS 延伸至短鏈、超短鏈及可能未被完整量測之 PFAS 族群。

TSIA 亦關注 PFAS 排放路徑的完整性。過去外界多將焦點放在放流水，但 TSIA 與工研院案例研究指出，在部分廠區條件下，空氣排放對 PFAS 總環境釋放之貢獻可能高於廢水。由於半導體廠排氣量龐大，即使濃度很低，也可能形成可觀的排放負荷。局部尾氣處理設備對部分含氟氣體具有良好去除效果，但中央洗滌塔效能受操作條件影響，需進一步建立設備別與製程別效能管理。此項發現對未來政策設計具有重要意義，顯示 PFAS 管理不能只看水，亦須逐步納入排氣、洗滌設備與高排放製程熱點。

在處理技術評估方面，TSIA 委託工研院進行 PFAS 處理測試，聚焦於實際或模擬實場條件，而非僅停留於實驗室純水高濃度條件。電化學高級氧化程序 (EAOP) 測試顯示，經操作條件優化後，短鏈 PFAS 去除率可提升，長鏈 PFAS 可維持高去除效果；液相電漿技術則在特定條件下可於短時間內達到良好平均去除率。惟兩者導入實廠前，仍須評估能耗、成本、電極壽命、副產物、大流量處理可行性與濃縮分流需求。TSIA 藉此建立「技術可行性、經濟可行性與操作可行性」並重的評估基礎。

此外，TSIA 積極將國際聯盟模型與臺灣產業資料進行連結。透過製程模型、實場監測、高排放源分析與國際方法比較，TSIA 可協助會員企業從單純符合法規，進一步提升為系統化 PFAS 治理能力。這不僅有助於降低環境風險，也有助於在國際供應鏈與政策溝通中，說明臺灣半導體產業並非消極面對 PFAS 議題，而是以科學、務實與國際接軌方式推動管理。

四、結論與建議

本次 2026 年 SESA 會議顯示，PFAS 已成為半導體產業永續治理、環境管理與供應鏈韌性的共同挑戰。PFAS 在光微影、乾式蝕刻、熱傳導液、潤滑劑、氟聚合物零組件與封裝材料中具有高度功能必要性，短期內難以全面替代。若以全面禁用作為單一政策工具，可能衝擊先進製程發展與產品可靠度，並導致更高資源消耗。因此，未來管理應以「必要用途管理」為核心，針對不可替代用途給予合理過渡期，並要求產業提出減排、回收、密閉化、替代研發與定期檢討計畫；對於已有替代品或非關鍵用途，則可逐步提高限制強度。

其次，PFAS 治理應由末端管制轉為全生命週期管理。現行多以放流水濃度作為主要管理工具，但國際聯盟與臺灣資料均顯示，PFAS 可能經由空氣、廢水、廢棄物、產品與供應鏈退回等多途徑移動。建議政府與產業共同導入製程別釋放模型與質量平衡工具，將材料投入、製程使用、轉化、處理、排放與廢棄物去向納入整合管理，並以實測資料進行驗證。

第三，應建立空氣與水整合監測制度。短期可先針對高風險製程、特定工具、POU 處理設備、中央洗滌塔與主要排氣管道建立測試指引，逐步累積空氣 PFAS 資料；水體方面則應持續追蹤短鏈 PFAS、超短鏈 PFAS 及高排放群組，避免僅因 PFOA 與 PFOS 下降即低估新興替代物風險。

第四，應推動高排放源精準管理。平均濃度不足以反映風險，建議採用中位數、檢出率、第三四分位數、排放負荷與製程別分析，辨識高排放廠區、製程或工具。對高排放源，可優先推動設備改善、操作參數優化、藥液替代、分流收集與處理技術示範。

第五，政府應支持處理技術實場驗證。EAOP、液相電漿、吸附濃縮、離子交換、熱處理及組合式技術均具潛力，但須在半導體低濃度、大流量、高干擾基質條件下驗證。評估指標不應只看去除率，也應納入能耗、成本、副產物、維護難度、設備壽命與大規模導入可行性。

最後，臺灣應持續參與 WSC 與 Semiconductor PFAS Consortium 等國際合作平台，使用一致的物種清單、監測方法、釋放模型與資料架構，提升國際可信度並降低供應鏈溝通成本。PFAS 治理的目標不應是阻礙半導體發展，而是在維持產業競爭力的同時，建立以科學證據為基礎、可執行且與國際接軌的管理制度。TSIA 未來可持續扮演產業資料整合、政策溝通、技術驗證與國際協作平台角色，協助臺灣半導體產業在全球高科技永續治理中展現責任與領導力。

TSIA 設備創新獎

因應 AI 時代來臨，先進封裝需求日趨重要，相關設備成為技術突破與競爭力的重要關鍵，TSIA 為鼓勵學界積極投入從事半導體設備相關之研究、發明、優化並積極參與產業合作，促進設備本土化及升級轉型，於 2026 年開始成立 TSIA 半導體設備創新獎，希望藉由獎項的頒發鼓勵更多科大及私立學校，積極投入半導體設備的產學合作。提升本土半導體設備的專業能力。

本獎項審核重點包含與設備實際相關的合作創新成果，先行設計優化改善創新製程導向系統整合軟體定義 (software defined; equipment centered; process oriented) 等。誠摯邀請國內大專院校相關研究團隊報名申請，展現亮麗的研究成果。

2026 得獎名單

學校	明志科技大學	逢甲大學	陽明交通大學
系所	機械工程系	工程科學學院	電子研究所
實驗室	智慧醫療研究中心	綠色動力實驗室	碳化矽功率元件實驗室
成員	洪國永、廖浩延、王聖榮	王啟昌、陳鉅堯、梁佑嘉、古如恩	溫宇新、宋維倫、許珈展
得獎理由	其研究團隊協助先進封裝設備廠商針對 Bonding 製程之關鍵組件，提供高效解決方案，大幅提升設備整體穩定性。	其研究團隊透過熱與固力模擬分析及 AI 技術協助先進封裝設備廠商改善各式加熱爐之加熱系統與節能問題。	其研究團隊自主完成高速閘極驅動量測架構並提升效能，達成穩定低失真的高速閘極切換訊號輸出，可支援 Si 及 SiC 等元件的動態特性量測需求。

恭喜以上得獎團隊

2027 TSIA 半導體設備創新獎申請辦法將於 2026.11 公告。

贊助單位：台灣電子製造設備工業同業公會

歡迎更多廠商共襄盛舉，積極參與產學合作，鼓勵研究團隊申請，並贊助本獎項。

TSIA 半導體獎募款

鼓勵青年學子投入半導體前瞻研究，誠摯邀請您共襄盛舉！

為厚植我國半導體產業之長期研發能量，並系統性培育具國際競爭力之高階研究人才，台灣半導體產業協會 (TSIA) 自 2013 年起設立「TSIA 博士研究生半導體獎」及「TSIA 博士後研究員半導體獎」，並於 2014 年首次頒發。為使獎項定義更貼近產業發展與人才培育實務，自 2016 年起正式更名並區分為「TSIA 半導體獎：博士研究生」及「TSIA 半導體獎：具博士學位之新進研究人員」。



本獎項推動迄今已邁入第十三屆，由 TSIA 半導體獎遴選委員會全體委員依公平、公正、嚴謹原則進行評審，成為國內半導體領域具高度公信力與代表性之學術研究獎項。截至目前，累計已表揚具博士學位之新進研究人員 16 位、博士研究生 111 位，總授獎人數逾百位。相關獲獎研究主題涵蓋半導體關鍵技術與前瞻應用領域，對引導青年學子深耕研究、銜接產業需求，發揮實質且長期之示範效益。2027 年 TSIA 半導體獎於 2026 年 10 月中旬正式啟動。誠摯邀請會員公司及各界先進踴躍支持與贊助，共同投入資源，持續鼓勵下一世代的深根半導體前瞻研究，推動台灣半導體產業持續領先的關鍵力量。

TSIA 半導體獎款項為專款專用，保管單位為 TSIA 秘書處；捐款可開立收據，並依相關稅法規定享抵稅權益。關於半導體獎得獎人名單及相關新聞訊息，歡迎瀏覽 TSIA 官網：www.tsia.org.tw 或請聯繫秘書處：顏嘉需經理，電話：03-591-3477，Email：joyce@tsia.org.tw



2026 TSIA 半導體獎

獎項介紹

「TSIA 半導體獎」為台灣半導體產業協會於 2014 年設立，旨在獎勵國內積極從事半導體之學術研究、發明或致力投入產業合作並有具體貢獻者而設立。

此獎項之得獎人由本會遴選委員會評選產生，遴選委員均為半導體領域具有卓越成就之學者、專家及產業領袖者擔任。

2026 年「具博士學位之新進研究人員」得獎人為國立陽明交大吳瑞笙博士獲獎；「博士研究生」則由臺大、陽明交通、成大、清大、中山等 5 校共 11 位博士班同學獲獎。本會期許得獎人以成為台灣半導體產業優秀貢獻者為目標，再接再厲，為台灣半導體產業之永續發展而戮力前進。

贊助單位：理監事公司

力成科技股份有限公司

力晶創新投資控股股份有限公司

力晶積成電子製造股份有限公司

工業技術研究院

日月光半導體製造股份有限公司

世界先進積體電路股份有限公司

立錡科技股份有限公司

台灣積體電路製造股份有限公司

欣銓科技股份有限公司

矽品精密工業股份有限公司

南亞科技股份有限公司

凌陽科技股份有限公司

創意電子股份有限公司

華邦電子股份有限公司

鈺創科技股份有限公司

漢民科技股份有限公司

聯發科技股份有限公司

聯華電子股份有限公司

◎ 以上依公司筆劃順序排列



吳瑞笙 Jui-Sheng Wu

國立陽明交通大學 產學創新研究學院寬能隙化合物半導體中心

獲獎摘要

吳瑞笙博士長期投入增強型氮化鎵功率元件與寬能隙半導體技術研究，聚焦新式增強型氮化鎵功率元件、超薄阻障層元件設計、可靠度分析與製程整合，兼具材料、元件與應用整合能力。其成果已發表於 IEDM、IEEE EDL、IEEE JEDS 等國際重要期刊與會議，並獲專利肯定，積極推動產學合作與技術落地，對高功率、高頻與節能半導體發展具實質貢獻。

得獎經歷 / 專利

- Certificate of Recognition, International Conference on Semiconductor Electronics (ICSE 2024), 2024.
 - Outstanding Paper Award, 2024 International Forum on Power Semiconductor Materials, Applications, and Devices, 2024.
 - 2021-2022 交大 - 台積電聯合研發中心獎學金
- 110 年度陽明交通大學學生優良研究成果獎勵
 - 教育部 108 年度學海築夢計畫甄選通過
 - 已獲得美國專利 1 項 (專利編號 12,369,375 B2)、台灣專利 1 項 (專利編號 I826179)

重要學術著作

1. **J.-S. Wu**, P.-H. Liao, S.-J. Chang, T.-Y. Yang, C.-Y. Teng, Y.-K. Liang, D. Panda, Q. H. Luc, and E. Y. Chang, "Superior Breakdown, Retention, and TDDb Lifetime for Ferroelectric Engineered Charge Trap Gate E-mode GaN MIS-HEMT." 2022 International Electron Devices Meeting (IEDM), CA, USA, 2022, pp. 847-850, 2022. (oral presentation).
2. **J.-S. Wu**, C.-C. Lee, C.-H. Wu, M.-L. Kao, Y.-C. Weng, C.-Y. Yang, Q. H. Luc, C.-T. Lee, D. Ueda, and E. Y. Chang, "E-Mode GaN MIS-HEMT Using Ferroelectric Charge Trap Gate Stack with Low Dynamic On-Resistance and High Vth Stability by Field Plate Engineering," IEEE Electron Device Lett., 42, pp. 1268–1271, 2021.
3. **J.-S. Wu**, C.-C. Lee, C.-H. Wu, C.-J. Huang, Y.-K. Liang, Y.-C. Weng, and E. Y. Chang, "Hf-based and Zr-based Charge Trapping Layer Engineering for E-Mode GaN MIS-HEMT Using Ferroelectric Charge Trap Gate Stack," IEEE J. Electron Devices Soc., 10, pp. 525-531, 2022.
4. **J.-S. Wu**, Y.-C. Weng, T.-Y. Yang, C.-H. Wu, C.-C. Lee, H. Iwai, and E. Y. Chang, "Recent Progress of E mode GaN MIS HEMTs with Hybrid Ferroelectric Charge Trap Gate (FEG HEMT) for Power Switching Applications," physica status solidi (a), 2023.
5. **J.-S. Wu**, C.-H. Tsai, Y.-C. Weng, and E. Y. Chang, "Enhancing ultra-thin-barrier AlGaIn / GaN HEMTs with LPCVD SiN passivation for high-power applications," Solid-State Electronics, Volume 230, 2025.
6. Y.-K. Liang, **J.-S. Wu**, C.-Y. Teng, H.-L. Ko, Q.-H. Luc, C.-J. Su, E.-Y. Chang, and C.-H. Lin, "Demonstration of Highly Robust 5 nm Hf0.5Zr0.5O2 Ultra-Thin Ferroelectric Capacitor by Improving Interface Quality," in IEEE Electron Device Lett., 42, pp. 1299-1302, 2021.
7. S. K. Rathaur, **J.-S. Wu**, T.-Y. Yang, A. Amin, A. Dixit and E. Y. Chang, "High-Temperature TDDb Investigation on High Performance-Centered Hybrid HZO / HfON/Al2O3, Ferro-Electric Charge-Trap (FEG) GaN-HEMT," in IEEE Trans. Electron Devices, vol. 70, no. 9, pp. 4584-4590, 2023, Sept.
8. T.-Y. Yang, **J.-S. Wu**, Y.-C. Weng, Rahul Rai, T.-F. Liu, T.-H. Tseng, P.-X. Beh, Edward Yi Chang. "Impact of aluminum concentration variations on the performance of thin barrier enhancement-mode GaN MIS-HEMTs." Japanese Journal of Applied Physics, 2025, Jan.
9. T.-Y. Yang, H.-Y. Huang, Y.-K. Liang, **J.-S. Wu**, M.-Y. Kuo, K.-P. Chang, H.-T. Hsu, and E.-Y. Chang, "A Normally-Off GaN MIS-HEMT Fabricated Using Atomic Layer Etching to Improve Device Performance Uniformity for High Power Applications." IEEE Electron Device Lett., 43, pp. 1629-1632, 2022.
10. T.-Y. Yang, S.-R. Wu, **J.-S. Wu**, Y.-K. Liang, M.-Y. Kuo, H. Iwai, and E.-Y. Chang, "The Effect of Fluorine Doping in the Charge Trapping Layer on Device Characteristics and Reliability of E-mode GaN MIS-HEMTs," IEEE Trans. Electron Devices, 71(6), 3603–3608, 2024.

指教教授 張翼 教授

- 現職 · 國立陽明交通大學 / 終身講座教授

· 國立陽明交通大學 / 台積電聯合研發中心主任

學歷 · 美國明尼蘇達大學 / 材料科學與工程博士

經歷 · 國立交通大學 / 副校長 (2015.8~2021.1)

· 國立交通大學 / 國際半導體產學學院院長 (2014.9~2022.7)

· 國立交通大學 / 研發長 (2011.2~2016.7)

· 國立交通大學 / 材料科學與工程學系系主任 (2004.2~2008.2)
- 國立交通大學 / 國際化事務辦公室執行長 (2002.6~2004.1)

· 國立交通大學 / 材料科學與工程學系教授 (1999.2~2008.2)

· 漢威光電公司 / 總經理 (1997.12~1999.1)

· 美國 Comsat Labs, Senior MTS/Microelectronics Division (1988.5~1990.1)

· 美國 Unisys Corp, Senior MTS/GaAs Component Division (1985.12~1988.5)



吳宇珊 Yu-Shan Wu

國立臺灣大學 電子工程學研究所

獲獎摘要

吳宇珊同學於 2023 年 9 月進入國立臺灣大學電子工程學研究所博士班，研究領域為氧化物半導體閘極環繞式奈米片電晶體 (GAA nanosheet FET)。研究中成功建立雙層堆疊 In2O3 GAA nanosheet 電晶體製程技術，突破氧化物半導體奈米片長期缺乏堆疊架構之限制，並利用氟超臨界流體 (F-SCF) 大幅改善元件可靠性與電性表現。相關成果發表於 IEEE 頂級國際會議 Symposium on VLSI Technology 與 International Electron Devices Meeting (IEDM)，並獲多項學術與產業獎項肯定。至今已發表 2 篇 VLSI / IEDM 國際頂級會議論文 (皆為第一作者)、1 篇 SISC 國際會議論文 (第一作者) 及多篇國際期刊與研討會論文。

得獎經歷 / 專利

- 2025 電子所學生傑出研究獎 (Outstanding Research Award of GIEE)
 - 2025 MRS-T 華立創新材料大賽 金質獎
 - 2024 美光半導體創新應用競賽 金美獎 (第一名)
 - 2024 力積電最佳海報論文獎
 - 2024 SNDCT 學生海報競賽 Gold Award
- 2024 IEDMS Outstanding Poster Award
 - 2024 台灣薄膜電晶體研討會 Best Poster Award
 - 2024 台積電博士獎學金
 - 113 學年度教育部博士獎學金
 - 2024 台積電－台大聯合研發中心獎學金
 - 2023 南亞科技 Future Star Scholarship 入圍獎

重要學術著作

1. **Yu-Shan Wu**, Rong-Wei Ma, Yuan-Ming Liu, Johannes Gracia, Chuan-Wei Kuo, Hsien-Ming Sung, Hidenari Fujiwara, Ting-Chang Chang, and C. W. Liu, "First Demonstration of Fluorine Supercritical Fluid Passivated 2-floor GAA In2O3 Nanosheets Achieving Positive 0.7 V Vt, 67 mV/dec SS, 1309 μ A/ μ m $I_{D,max}$ Record 47 mV PBS, and Negligible NBS", accepted by International Electron Devices Meeting (IEDM), Dec. 6-10, 2025.
2. **Yu-Shan Wu**, Yuan-Ming Liu, Hsien-Ming Sung, Rong-Wei Ma, Johannes Gracia, Hidenari Fujiwara, Kuan-Wei Lu, and C. W. Liu, "First Demonstration of 2-floor GAA In2O3 Nanosheet FET Enabled by TiN Sacrificial Layers and Fluorine Passivation," Symposium on VLSI Technology and Circuits (VLSI), JUNE 8-12, 2025.
3. **Yu-Shan Wu**, Chuan-Wei Kuo, Yuan-Ming Liu, Jih-Chao Chiu, Johannes Gracia, Rong-Wei Ma, Hidenari Fujiwara, Yu-Cheng Fan, Hsien-Ming Sung, Ting-Chang Chang, and C. W. Liu, "Performance Enhancement of PEALD-In2O3 BCE TFTs and GAA Nanosheet FETs by Oxygen Supercritical Fluid Passivation," accepted by 55th IEEE Semiconductor Interface Specialists Conference (SISC), Dec. 11-14, 2024.
4. Yuan-Ming Liu, Jih-Chao Chiu, **Yu-Shan Wu**, Yu-Cheng Fan, Rong-Wei Ma, Hidenari Fujiwara, Kuan-Wei Lu, and C. W. Liu, "Amorphous IGZO GAA Nanosheet FETs Using Typical Channel Release," accepted by IEEE Transactions on Electron Devices, July 2025.
5. Rachit Dobhal, Yuan-Ming Liu, Jih-Chao Chiu, Hsien-Ming Sung, **Yu-Shan Wu**, Yu-Cheng Fan, Johannes Gracia, Rong-Wei Ma, Hidenari Fujiwara, C. W. Liu, "Amorphous In2O3 FeFET-like Devices by Interface Dipoles," Appl. Phys. Lett., Vol.126, Issue 11, pp. 112102, March 2025, doi: https://doi.org/10.1063/5.0255212.
6. Hsien-Ming Sung, **Yu-Shan Wu**, Yuan-Ming Liu, Rong-Wei Ma, Johannes Gracia, Hidenari Fujiwara, Tsang-Long Chen, Cheng-Hsu Chou, and C. W. Liu, "Mobility Enhancement of BCE-Type Amorphous InGaZnO TFTs by Multi-layer Channel Structure," 5th Symposium on Nano-Device Circuits and Technologies (SNDCT), Hsinchu, Taiwan, May 27-28, 2025.
7. Hsien-Ming Sung, **Yu-Shan Wu**, Yuan-Ming Liu, Ying-Jung Chen, and C. W. Liu, "Titanium as Oxygen Scavenging / Etching Stop Layers to Boost I_{on} of Self-Aligned IGZO Top-Gate Transistors," 2026 International Symposium on VLSI Technology, Systems and Application (VLSI-TSA), April 13-17, 2026.
8. Rong-Wei Ma, Yuan-Ming Liu, **Yu-Shan Wu**, Jih-Chao Chiu, Yu-Cheng Fan, Chia-Chun Yen, Tsang-Long Chen, Cheng-Hsu Chou, and C. W. Liu, "Enhanced Electrical Properties and Positive Bias Stress of Self-Aligned Top-Gate a-IGZO TFTs by Hydrogen Incorporation" Symposium on Nano-Device Circuits and Technologies.
9. Yuan-Ming Liu, Hsien-Ming Sung, **Yu-Shan Wu**, Rong-Wei Ma, Johannes Gracia, Hidenari Fujiwara, Tsang-Long Chen, Cheng-Hsu Chou, and C. W. Liu, "Reliability Study of Self-Aligned Top-Gated a-IGZO TFTs by N2 and N2O Plasma Treatment," 2025 International Symposium on VLSI Technology, Systems and Application (VLSI-TSA), April 21-24, 2025.
10. Johannes Gracia, Yuan-Ming Liu, Yu-Rui Chen, Jih-Chao Chiu, **Yu-Shan Wu**, Zefu Zhao, Yu-Cheng Fan, Rong-Wei Ma, and C. W. Liu, "Achieving 2.1V Memory Window and High Reliability in ZnO-Rich a-InGaZnO Ferroelectric FET with Self-Aligned Top-Gate Structure" International Electron Devices & Materials Symposium.

指教教授 劉致為 特聘教授

- 現職 · Distinguished / Chair Professor, National Taiwan University

學歷 · Ph.D. in Electrical Engineering, Princeton University, 1994

· M.S., National Taiwan University, 1987

· B.S., National Taiwan University, 1985
- 經歷 · IEEE Fellow (2018~present)

· CEO, TSMC-NTU Research Center (2013~2023)

· Deputy General Director (2008~2013) / Senior Full Researcher (2011~2019), National Nano Device Laboratories

· Research Director / Senior Full Researcher, ERSO/ITRI (2002~2005)



吳承鴻 Cheng-Hung Wu

國立臺灣大學 電子工程學研究所

獲獎摘要

吳承鴻同學於 2022 年就讀國立臺灣大學電子工程學研究所博士班，專注於下世代的低功耗記憶體研究與可靠度的優化。研究領域為二氧化鉛鐵電非揮發性記憶體 (Ferroelectric NVMs) 的開發與可靠度評估。相關研究成果發表於 IEEE 頂尖國際會議 Symposium on VLSI Technology、International Electron Devices Meeting (IEDM) 和 IEEE TED 國際期刊，同時也於半導體創新相關競賽取得佳績。

得獎經歷 / 專利

- 2026 國立臺灣大學電子所學生傑出研究獎 *2
- 2026 美光半導體創新應用競賽 - 先進製程技術開發組 金美獎
- 2024 國立臺灣大學電子所學生傑出研究獎
- 2024 美光半導體創新應用競賽 - 先進製程技術開發組 金美獎
- 2024 臺大 1975 級電機系系友捐贈科技研究創新獎
- 2022 台積電博士班獎學金
- 2021 斐陶斐榮譽學會斐陶斐獎
- 2019 國立陽明交通大學國際半導體產業學院書卷獎

重要學術著作

1. **C.-H. Wu**, T. Pun, J.-T. Wu, C.-W. Sung, Y.-M. Tseng, P.-L. Lin, W.-T. Chen, P.-W. Chu, C.-J. Su, and V. P.-H. Hu, "First Experimental Insights into Access-Rate-Dependent Ferroelectric Memory Degradation: Mechanisms and Mitigation through Hybrid Polar Recovery and Operation-Device Co-Optimization," IEEE IEDM, 2025.
2. **C.-H. Wu**, C.-H. Chang, Y.-M. Tseng, T.-Y. Lin, K.-H. Kao, C.-J. Su, and V. P.-H. Hu, "Innovative Nb Electrode Engineering for Ultra-Low-Voltage ($V_{op} = 0.8$ V) Ferroelectric Memory with Record-High Energy Efficiency: Applications in Selector-Free FeRAM and Neuromorphic Computing," IEEE VLSI, 2025.
3. **C.-H. Wu**, J. Liu, X.-T. Zheng, Y.-M. Tseng, M. Kobayashi, V. P.-H. Hu, and C.-J. Su, "Robust Recovery Scheme for MFIS-FeFETs at Optimal Timing with Prolonged Endurance: Fast-Unipolar Pulsing (100 ns), Nearly Zero Memory Window Loss (0.02 %), and Self-Tracking Circuit Design," IEEE IEDM, 2023. (top-ranked student paper)
4. **C.-H. Wu**, J. Liu, X.-T. Zheng, H.-F. Chuang, Y.-M. Tseng, M. Kobayashi, C.-J. Su, and V. P.-H. Hu, "Innovative Recovery Strategy for MFIS-FeFETs at Optimal Timing with Robust Endurance: Fast-Unipolar Pulsing (100 ns), Nearly Zero Memory Window Loss (0.02 %), and Self-Tracking Circuit Design," IEEE Transaction of Electron Devices, vol. 71, no. 5, pp. 3371-3376, 2024.
5. **C.-H. Wu**, J.-T. Wu, W.-T. Chen, C.-J. Su, and V. P.-H. Hu, "Enhancing Cryogenic Performance of BEOL-Compatible FE NVMs via Extended 400°C Annealing: 60 % Ec Boost, Robust 2Pr, Near-Fatigue-Free Endurance, and Selector-Free FeRAM Operation," SSDM, 2025.
6. **C.-H. Wu**, T.-Y. Lin, C.-J. Su, and V. P.-H. Hu, "Comparative Studies of Thermal Stability Between Back-End-of-Line Superlattice and Solid Solution HZO Ferroelectric Memories on Ferroelectricity and Switching Dynamics," SSDM, 2024.
7. **C.-H. Wu**, T.-Y. Lin, C.-Y. Chiu, C.-J. Su, and V. P.-H. Hu, "Enhancing Annealing Strategies for Back-End-of-Line-Compatible HfO_2 -Based Ferroelectric Capacitors with Time Periods and Gas Species," IEEE SNW, 2024.
8. **C.-H. Wu**, C.-J. Su, and V. P.-H. Hu, "Switching Characteristics and Endurance Analysis of Nanolaminated Ferroelectric HZO Gate Stack with Al_2O_3 for Back-End-of-Line Applications," SSDM, 2023.

指導教授 胡璧合 教授

- 現職 · 國立臺灣大學
電機工程學系 / 電子工程學研究所教授
重點科技學院 元件材料與異質整合學位學程副主任兼任國際事務組長
國際學院國際半導體學士學位學程 / 主任
- 學歷 · 國立交通大學 / 電子研究所博士 (2011)
- 經歷 · 國立臺灣大學 / 電機工程學系電子工程學研究所副教授 (2020.8~2024.7)
- 國立中央大學 / 電機工程學系副教授 (2019.8~2020.7)
- 國立中央大學 / 電機工程學系助理教授 (2015.8~2019.7)
- 國立交通大學 / 智慧型記憶體及晶片系統實驗室助理研究員 (2011.11~2015.7)



黃其澤 Chi-Tse Huang

國立臺灣大學 電子工程學研究所

獲獎摘要

黃其澤同學自 2021 年起學士逕讀國立臺灣大學電子工程學研究所博士班，研究領域為適用於記憶體內運算 (In-Memory Computing, IMC) 與記憶體內搜索 (In-Memory Search, IMS) 之記憶體增強型人工智慧演算法與架構協同設計。相關研究成果多次發表於 IEEE 頂尖國際會議 DAC 與 IEDM 以及頂尖國際期刊 IEEE TCAS-I、TCAD、JETCAS。黃同學在學期間成果豐碩並獲多項獎項肯定，難能可貴。

得獎經歷 / 專利

- 2025 台灣國際航電公司 Garmin 獎學金
- 2024 臺大 1975 級電機系系友研究傑出創新獎
- 2023 第二十三屆旺宏金矽獎半導體與設計應用大賽 優勝獎
- 2023 國研院臺灣半導體研究中心成果發表會優良晶片 - 優等設計獎
- 2023 / 2025 臺大電子所傑出研究獎
- 2023~2025 聯詠科技教育基金會博士班獎學金
- 2021~2024 國立臺灣大學 逕行修讀博士學位獎學金

重要學術著作

1. **C.-T. Huang**, H.-Y. Cheng, and A.-Y. Wu, "Energy-Efficient In-Memory Vector Similarity Search with Fidelity-aware Range Encoding," IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems (TCAD), 2025.
2. C.-Y. Chang, **C.-T. Huang**, Y.-C. Chuang, K.-C. Chou, and A.-Y. Wu, "BFP-CIM: Runtime Energy-Accuracy Scalable Computing-in-Memory-Based DNN Accelerator Using Dynamic Block-Floating-Point Arithmetic," IEEE Transactions on Circuits and Systems I: Regular Papers (TCAS-I), 2024.
3. M.-G. Lin*, **C.-T. Huang***, Y.-C. Chuang, et al., "D-NAT: Data-Driven Non-Ideality Aware Training Framework for Fabricated Computing-In-Memory Macros," IEEE Journal on Emerging and Selected Topics in Circuits and Systems (JETCAS), 2022.
4. **C.-T. Huang**, J.-C. Wang, H.-Y. Cheng and A.-Y. Wu, "Segmented Angular Pre-Processing for Accurate and Efficient In-Memory Vector Similarity Search," IEEE/ACM Design Automation Conference (DAC), 2025.
5. C.-Y. Hu*, **C.-T. Huang***, H.-W. Chiang, et al., "Energy-Efficient Large-Scale Vector Similarity Search in NAND-Flash via Hybrid Matching," IEEE/ACM Design Automation Conference (DAC), 2025.
6. H.-W. Chiang, **C.-T. Huang**, H.-Y. Cheng, et al., "Efficient and Reliable Vector Similarity Search Using Asymmetric Encoding with NAND-Flash for Many-Class Few-Shot Learning," IEEE/ACM Asia and South Pacific Design Automation Conference (ASP-DAC), 2025.
7. P.-H. Tseng, S.-Y. Fang, **C.-T. Huang**, et al., "High Dimensional Analog Range In-3D-NAND Search Accelerator for Applications of Search in Few-Shot Learning Model and Retrieval in Retrieval Augmented Generation," IEEE International Electron Devices Meeting (IEDM), 2024.
8. **C.-T. Huang**, C.-Y. Chang, H.-Y. Cheng, and A.-Y. Wu, "BORE: Energy-Efficient Banded Vector Similarity Search with Optimized Range Encoding for Memory-Augmented Neural Network," IEEE Design, Automation & Test in Europe Conference & Exhibition (DATE), 2024.
9. C.-Y. Chang, **C.-T. Huang**, Y.-C. Chuang, K.-C. Chou, A.-Y. Wu, "BFP-CIM: Data-Free Quantization with Dynamic Block-Floating-Point Arithmetic for Energy-Efficient Computing-In-Memory-based Accelerator," IEEE/ACM Asia and South Pacific Design Automation Conference (ASP-DAC), Incheon, 2024.
10. **C.-T. Huang**, C.-Y. Chang, Y.-C. Chuang, and A.-Y. Wu, "BWA-NIMC: Budget-based Workload Allocation for Hybrid Near / In-Memory-Computing," IEEE/ACM Design Automation Conference (DAC), 2023.

指導教授 吳安宇 教授

- 現職 · 國立臺灣大學 / 電機工程學系 / 電子工程學研究所特聘教授
· 聯發科技 - 台大創新研究中心中心主任
- 學歷 · Ph.D. in Electrical Engineering, University of Maryland (1995)
· M.S. in Electrical Engineering, University of Maryland (1992)
· B.S. in Electrical Engineering, National Taiwan University (1987)
- 經歷 · President-Elect, IEEE Circuits and Systems Society (CASS) (2024~2025)
· Editor-in-Chief (EiC), IEEE Journal on Emerging and Selected Topics in Circuits and Systems (JETCAS) (2020~2021)
· 國立臺灣大學 / 電子所所長 (2016~2019)
· IEEE Fellow (2015~Now)
· 工研院 / 系統晶片中心副主任 (2007~2009)
· Member of Technical Staff, AT&T Bell Labs. / Microelectronics (1995~1996)



吳文嘉 Wen-Chia Wu

國立陽明交通大學 電子研究所

獲獎摘要

吳文嘉同學現就讀於國立陽明交通大學電子研究所博士班，研究次世代二維半導體電晶體。研究涵蓋極限尺度電晶體、超低接觸電阻、BEOL 相容接觸技術，以及同質通道 CMOS 與電路應用。研究成果發表於 VLSI (5 篇)、IEDM (4 篇)、ACS Nano 等國際頂尖期刊與會議，並有 AFM 及多篇 Nature 系列期刊論文審查中，展現二維半導體於後摩爾時代應用之發展潛力。

得獎經歷 / 專利

- 2025 施敏教授優秀博士獎學金
 - 2024 tsmc Internship Competition 1st place
 - 2022 國科會優秀博士獎學金
- 2022 台積電博士獎學金
 - 110 學年交大電子工程學系 書卷獎 / 總成績書卷獎

重要學術著作

1. **W.-C. Wu**, T. Y. Hung, D. M. Sathaiya, D. Fan, G. Arutchelvan, C.-F. Hsu, S.-K. Su, A. S. Chou, E. Chen, W. Li et al., "Scaled contact length with low contact resistance in monolayer 2D channel transistors," in 2023 IEEE Symposium on VLSI Technology and Circuits (VLSI Technology and Circuits). IEEE, 2023, pp. 1–2.
2. **W.-C. Wu**, T. Y. Hung, D. M. Sathaiya, E. Chen, C.-F. Hsu, W. Yun, H.-C. Hu, B.-H. Liu, T. Lee, C.-C. Kei et al., "On the extreme scaling of transistors with monolayer MoS₂ channel," in 2024 IEEE Symposium on VLSI Technology and Circuits (VLSI Technology and Circuits). IEEE, 2024, pp. 1–2.
3. K.-H Chiu*, **W.-C. Wu***, H.-Y Huang, J.-H Chih et al., "Homo-Channel WSe₂ n/pFETs with High Performance and On/Off Ratio Using Tunable Doping," in 2025 IEEE Symposium on VLSI Technology and Circuits (VLSI Technology and Circuits). IEEE, 2025, pp. 1–2.
4. **W.-C. Wu**, T. Y. Hung, D. M. Sathaiya, G. Arutchelvan, C.-F. Hsu, S.-K. Su, A. S. Chou, E. Chen, Y.-Y. Shen, S. L. Liew et al., "Comprehensive study of contact length scaling down to 12 nm with monolayer MoS₂ channel transistors," IEEE Transactions on Electron Devices, vol. 70, no. 12, pp. 6680–6686, 2023.
5. **W.-C. Wu**, K.-N Huang, C.-Y Kei, C.-C Kuo, C.-H Chien, "Wafer-scale MOCVD grown WS₂ with normally off transistor behavior and its general application on different amorphous substrates," Applied Physics Letters, vol. 123, no. 18, 2023.
6. **W.-C. Wu**, T. Y. Hung, F.-K. Hsueh, B.-H. Liu, W.-S. Yun, Y.-Y. Chung, Y.-C. Wang, Z.- R. Lin, M.-Z. Li, Z.-S. Jian et al., "Bismuth confinement: A strategy for low resistance and good thermal endurance of integrated contacts to MoS₂," ACS nano, vol. 20, no. 12, pp. 9817–9827, 2026.
7. D. M. Sathaiya, T. Y. Hung, E. Chen, **W.-C. Wu**, A. Wei, C.-P. Chuu, S.-K. Su, A. S. Chou, C.-T. Chung, C.-H. Chien et al., "Comprehensive physics based TCAD model for 2D MX₂ channel transistors," in 2022 International Electron Devices Meeting (IEDM). IEEE, 2022, pp. 28–4.
8. A.-S. Chou, C.-H. Hsu, **W.-C. Wu**, C.-C. Cheng, C.-I. Wu, I. P. Radu et al., "Status and Performance of Integration Modules Toward Scaled CMOS with Transition Metal Dichalcogenide Channel," in 2023 International Electron Devices Meeting (IEDM). IEEE, 2023, pp. 1–4.
9. A.-S. Chou, C.-H. Hsu, **W.-C. Wu**, C.-I. Wu, C.-C. Cheng, I. P. Radu et al., "Low-Power CMOS Inverter with Enhancement-Mode Operation and Matched V_{TH} at V_{DD} = 1V on Monolayer 2D Material Channel." 2024 IEEE International Electron Devices Meeting (IEDM). IEEE, 2024.
10. Hung, T. Y., S.-J. Chang, **W.-C. Wu**, C.-C. Cheng, I. P. Radu, Cao, M. et al., "Mechanics of Integration and Component Performance Step-up for Nanosheet Transistors with Ultrathin 2D Channel. " 2025 IEEE International Electron Devices Meeting (IEDM). IEEE, 2025.

指導教授

簡昭欣 教授

- 現職 · 國立陽明交通大學 / 國際半導體學院 / 電子系所 / 半導體工程學系合聘教授

學歷 · 國立交通大學 / 電子工程博士

經歷 · 國立交通大學 / 前瞻半導體研究所合聘教授 (2021.8~2025.8)

· 國立交通大學 / 奈米學士班系主任 (2021.8~2024.8)
- 國立交通大學 / 電子系所副教授 (2007.8~2010.8)

· 國立交通大學 / 電子系所助理教授 (2005.8~2007.8)

· 國家奈米元件實驗室 / 副研究員 (1999.9~2005.8)



劉昱論 Yu-Lun Liu

國立陽明交通大學 電子研究所

獲獎摘要

劉昱論同學於國立陽明交通大學電子研究所取得博士學位。他的研究聚焦在先進封裝與異質整合，特別是銅 / 高分子混合接合、晶圓層轉移等技術，並成功開發出 Hyper RDL 提供異質整合領域一個高彈性且高可靠度的先進封裝架構。在就讀博士班期間，他將研究成果發表於 IEDM、ECTC 及 EDL 等指標性國際會議與期刊，累積十餘篇論文並取得異質接合相關專利。

得獎經歷 / 專利

- 2025 榮獲陽明交通大學電機學院優秀畢業生獎項
 - 2024 International 3D Systems Integration Conference (3DIC) Best poster award
- 2023 年獲得財團法人樹本教育基金會獎學金
 - 2023 年獲得南亞科技未來之星獎

重要學術著作

1. **Yu-Lun Liu**, Chien-Kang Hsiung, Chun-Ta Li, Tzu-Han Sun, Yu-Tao Yang, Wen Tzu Tsai, Mu-Ping Hsu, and Kuan-Neng Chen (2024, Dec). Hyper RDL (HRDL) Interposer by Layer Transfer Technology for 3D IC and Advanced Packaging. 2024 IEEE International Electron Devices Meeting (IEDM), San Francisco, CA, USA.
2. **Yu-Lun Liu**, Tzu-Yu Chen, Kazuaki Ebisawa, Makiko Irie, Ya-Chien Chuang, Hsiao-Wei Yeh, Satoshi Fujimura, and Kuan-Neng Chen. (2025, Mar). 10-second Cu/Polymer Hybrid Bonding Using Area-selective Metal Passivation for 3D Integration. IEEE Electron Device Letters, vol. 46, no. 5, pp. 833-836.
3. **Y. -L. Liu**, C. -K. Hsu, C. -C. Hsiao, C. -T. Li, J. -R. Lin and K. -N. Chen, "A Transfer Bonding Technology for Advanced 2.5-D Integration With Reduced Warpage and Improved Stacking Flexibility," in IEEE Electron Device Letters, vol. 46, no. 9, pp. 1609-1611, Sept. 2025.
4. **Yu-Lun Liu**, Chien-Kang Hsiung, Tzu-Han Sun, Chun-Ta Li, Yuan-Chiu Huang, Yu-Tao Yang, and Kuan-Neng Chen. (2024, Sep). The HRDL Interposer Technology Using Metal/Polymer Hybrid Bonding and Its Characteristics. IEEE Transactions on Materials for Electron Devices, vol. 1, pp. 15-22.
5. **Yu-Lun Liu**, Tzu-Yu Chen, Kazuaki Ebisawa, Makiko Irie, Chun-Ta Li, Jia-Rui Lin, Yi-Hsuan Chen, Ya-Chien Chuang, Hsiao-Wei Yeh, Satoshi Fujimura, and Kuan-Neng Chen (2025, May). Ultra-Fast Cu/Polymer Hybrid Bonding with Electroless Passivation Layer for Cost-Effective High I/O Interconnection Stacking. 2025 IEEE 75th Electronic Components and Technology Conference (ECTC), Dallas, TX, USA.
6. **Yu-Lun Liu**, Chun-Ta Li, Tzu-Han Sun, Chien-Kang Hsiung, Yuan-Chiu Huang, and Kuan-Neng Chen. (2024, Sep). Cost-Effective Low-Temperature Hybrid Bonding Using Layer Transfer Technology. 2024 International 3D Systems Integration Conference (3DIC), Sendai, Japan. (Best poster award)
7. T. -H. Sun, **Y.-L. Liu** et al., " Low-temperature Adhesive Hybrid Bonding Technology with Novel Aera-selective Passivation Layer," 2024 International 3D Systems Integration Conference (3DIC). (Best paper award)
8. Chun-Ta Li; **Yu-Lun Liu**; Tzu-Han Sun; Chien-Kang Hsiung; Yu-Tao Yang; Wen-Tzu Tsai, "Fabrication Optimization and Reliability Study of Hyper RDL (HRDL) Interposer for Advanced Packaging and Heterogeneous Integration," 2025 IEEE 75th Electronic Components and Technology Conference (ECTC), Dallas, TX, USA, 2025, pp. 1134-1139.
9. T. -Y. Chen, **Y. -L. Liu** and K. -N. Chen, "Advanced CMP Optimization for Enhanced Cu/Polymer Hybrid Bonding in 3D IC," 2025 IEEE International Interconnect Technology Conference (IITC), Busan, Korea, Republic of, 2025, pp. 1-3.
10. Tsai, W. T., Hsu, M. P., Chen, Y. H., **Liu, Y. L.**, Huang, Y. C., & Chen, K. N. (2024). Development of hybrid bonding using area-selective passivation layer deposition technology on various substrates for heterogeneous integrated structure. Japanese Journal of Applied Physics, 63(12), 12SP06.

指導教授

陳冠能 講座教授

- 現職 · 國立陽明交通大學 / 國際半導體學院院長 / 電子研究所講座教授 / 產學創新研究學院合聘教授

· 華宏新科技股份有限公司 / 獨立董事

· 台灣人工智慧晶片聯盟 (AITA)：SIG 異質 AI 晶片整合 / 副主席

· 東京工業大學 / 東京科學大學 / 特任教授

· 台灣電子材料與元件協會 (EDMA) / 常務理事 / 理事 / 秘書長

學歷 · 麻省理工學院 (MIT) / 電機工程與資訊科學博士 (2005)

經歷 · Fellow of IEEE, National Academy of Inventors (NAI), Japanese Society of Applied Physics (JSAP), Institution of Engineering and Technology (IET), International Microelectronics Assembly and Packaging Society (IMAPS), 中國電機工程學會 (CIEE)

· 國科會微電子學門 / 召集人 (2021.1~2023.12)

· IEEE Interconnect Technology Conference (IITC) /General Chair (2019, 2022, 2025)
- 國立陽明交通大學 / 國立交通大學 / 國際長 / 校區國際長 / 校聘國際長 (2018.8~2022.5)

· 印度理工學院孟買分校 / 訪問教授 (2018.6~2020.6)

· 國家實驗研究院晶片系統設計中心 (CIC) / 兼任研究員 / 兼任副研究員 (2012.1~2016.12)

· 工業技術研究院 (ITRI) 電子與光電系統所 / 合聘研發組長 / 無給職特聘研究員 (2009.03~ 迄今)

· IBM T.J. Watson Research Center (華生研究中心) / 研究員 (2005.5~2009.2)



蔣宗哲 Tsung-Che Chiang

國立陽明交通大學 光電工程學系

獲獎摘要

蔣宗哲同學自 2020 年起於國立陽明交通大學光電工程學系攻讀博士學位，主要研究領域為氧化物半導體薄膜電晶體於單晶片三維積體電路之開發。其研究成功開發原子層沉積氧化銦基超薄通道薄膜電晶體，突破傳統氧化物半導體在高導通電流與臨界電壓間的限制，並進一步展示氧化物半導體於異質整合 CFET 邏輯電路之應用潛力。相關成果發表於 VLSI Symposium、IEEE Electron Device Letters，並共同發表於 Small、Advanced Science 等高影響力期刊；同時獲准 2 件美國專利、1 件台灣專利，並獲 2022、2025 年國科會未來科技獎及陽明交大科林論文獎項等獎肯定。

得獎經歷 / 專利

- 國科會『未來科技獎』(2025, 2022)
 - 陽明交大科林論文獎 頭等獎 (2025)
 - 國立交通大學卓越博士生獎學金 (2020-2023)
- 鑫淼重點科技博士生獎學金 (2020-2023)
 - 已獲證美國發明專利 2 項：US12432983B2；US12414305B2
 - 已獲證台灣發明專利 1 項：TWI805116

重要學術著作

1. **Tsung-Che Chiang**, Yu-Ching Chang, Chi-Ruei Huang, Chung-Hsuan Hsu and Po-Tsun Liu*, "First Demonstration of BEOL-compatible ALD-deposited 2 nm-thick Indium-Tungsten-Tin-Oxide (IWTO) TFTs with Superior Short-channel Electrical Characteristics: Achieving Enhancement-mode V_{TH} , $I_{ON/OFF} > 10^{10}$, SS ~ 63.3 mV/dec.", 2025 Symposium on VLSI Technology and Circuits (VLSI Technology and Circuits), Kyoto, Japan, Jun. 8-12, 2025.
2. **Tsung-Che Chiang**, Zhen-Hao Li, Cheng-Wei Wang, Pei-Yun Huang, Jo-Lin Chen, Yu-Ming Zhang, Yao-Chen Chien, Kai-Cheng Syu, You-Syuan Zhou, Po-Tsun Liu, "P-type SnO Thin-Film Transistor with Scaled Channel Lengths for High-Density Monolithic Integration in Complementary Logic Circuits Applications," IEEE Electron Device Letters, vol. 46, no. 5, pp. 769-772, 2025.
3. **Tsung-Che Chiang**, Yu-Ming Zhang, Jo-Lin Chen, Chen-Kai Hsu, Yue Kuo, Po-Tsun Liu*, "Interface-engineered top-gate indium-tin-oxide thin-film transistors with 2-nm channels," Applied Physics Letters, vol. 128, 113502, 2026.
4. Jo-Lin Chen, **Tsung-Che Chiang**, Po-Tsun Liu, "All-Metal-Oxide Heterojunction Optoelectronic Synapses with Multilevel Memory for Artificial Visual Perception Applications," Small, 2502271, 2025.
5. Jo-Lin Chen, Yu-Chuan Chiu, **Tsung-Che Chiang**, Po-Tsun Liu, "Synaptic plasticity enhancement by supercritical fluid processed a-IGZO transistors for robust image recognition applications," Applied Surface Science, 163028, 2025.
6. Zhen-Hao Li, **Tsung-Che Chiang**, Yu-Chen Chen, Hsin-Hua Lee, Yu-Ting Tsai, Po-Tsun Liu*, "Indium Zinc Oxide Nanosheet Transistor with 2 nm Channel Thickness for Monolithic Three-dimensional Integrated Circuit," IEEE Electron Device Letters, Volume 44, 1312, 2023.
7. Zhen-Hao Li, **Tsung-Che Chiang**, Po-Yi Kuo, Chun-Hao Tu, Yue Kuo and Po-Tsun Liu, "Heterogeneous Integration of Atomically-Thin Indium Tungsten Oxide Transistors for Low-Power 3D Monolithic Complementary Inverter", Advanced Science, 2205481, 2023.
8. **Tsung-Che Chiang**, Chen-Kai Hsu, Yi-De Tsai, Zhen-Hao Li, Yu-Chen Chen, Ming-Hsuan Ho, Po-Chun Yeh and Po-Tsun Liu, "High Performance BEOL-compatible Amorphous Oxide Semiconductor Thin Film Transistor by Gate Insulator Improvement", International VLSI Symposium on Technology, Systems and Applications, Taiwan, Apr. 21-24, 2025. (Poster Paper Award)

指導教授 劉柏村 講座教授

- 現職

 - 國立陽明交通大學 / 講座教授兼研發長
 - 國立陽明交通大學 / 顯示科技聯合研究中心 / 主任
 - 國科會矽光子前瞻技術研發與應用專案規劃推動計畫 / 總召集人
 - 國科會光電工程學門 / 學門召集人
 - 國際資訊顯示學會台北總會 (SID Taipei Chapter) / 理事

學歷

 - 國立交通大學 / 電子工程博士
- 經歷

 - IEEE Fellow (2020) / SID Fellow (2021) / ECS Fellow (2023) / OPTICA Fellow (2023) / CIEE Fellow (2023) / CIE Fellow (2025)
 - 第22屆「有岸科技講座」：旺宏電子 / 國立陽明交通大學電機學院「胡定華講座」
 - 國立交通大學 / 光電工程系系主任 (2012~2015)
 - 國立交通大學 / 顯示科技研究所所長 (2009~2012)



許宏禧 Hung-Hsi Hsu

國立清華大學 電機工程學系

獲獎摘要

許宏禧同學自 2023 年起碩士逕讀國立清華大學電機工程學系博士學位，研究聚焦於次世代記憶體內運算與人工智慧處理器設計，並進一步提出異質記憶體內運算、混合精度運算，以及非線性多位階儲存之記憶體內運算等創新架構，致力於突破傳統運算系統在能源效率上的限制。其研究成果已發表於 Nature、Science、ISSCC 與 JSSC 等國際頂尖期刊與會議，並與台積電合作申請多項專利，充分展現其技術前瞻性與卓越的產學合作能力。

得獎經歷 / 專利

- 2023~2026 台積博士班獎學金
 - 2023~2026 國立清華大學博士班校長獎學金
 - 2023~2026 科技部培育優秀博士生獎學金
- 23 屆旺宏金矽獎設計組評審團銅獎
 - 2023~2026 發明專利：已獲證 2 件 (美國)

重要學術著作

1. **H.-H. Hsu** et al., "A 22nm 96Mb 50.6-to-90.2TFLOPS/W Non-Linear MLC ReRAM CIM Macro with High-Retention for Mamba / Transformer/CNN," 2026 IEEE International Solid-State Circuits Conference (ISSCC), 2026, pp. 516–518.
2. W.-S. Khwa*, T.-H. Wen*, **H.-H. Hsu*** et al., "A mixed-precision memristor and SRAM compute-in-memory AI processor," Nature, vol. 639, pp. 617–623, 2025. (*Equally Credited Authors)
3. **H.-H. Hsu** et al., "A 22 nm Floating-Point ReRAM Compute-in-Memory Macro Using Residue-Shared ADC for AI Edge Device," IEEE Journal of Solid-State Circuits (JSSC), vol. 60, no. 1, pp. 171–183, Jan. 2025.
4. **H.-H. Hsu** et al., "A 22nm 41.8TFLOPS/W AI-Edge Transformer/CNN Nonvolatile Processor Using QKV-Softmax-Layer-Fused Hybrid ReRAM-CIM and Concurrent Transpose/Non-Transpose SRAM-CIM," 2025 Symposium on VLSI Technology and Circuits, 2025, pp. 1–3.
5. **H.-H. Hsu** et al., "A Nonvolatile AI-Edge Processor With SLC–MLC Hybrid ReRAM Compute-in-Memory Macro Using Current–Voltage-Hybrid Readout Scheme," IEEE Journal of Solid-State Circuits (JSSC), vol. 59, no. 1, pp. 116–127, Jan. 2024.
6. T.-H. Wen, . . . , **H.-H. Hsu** et al., "Fusion of memristor and digital compute-in-memory processing for energy-efficient edge computing," Science, vol. 384, pp. 325–332, 2024.
7. F. Aguirre, . . . , **H.-H. Hsu** et al., "Hardware implementation of memristor-based artificial neural networks," Nature Communications, vol. 15, art. 1974, 2024.
8. T.-H. Wen*, **H.-H. Hsu*** et al., "A 22nm 16Mb Floating-Point ReRAM Compute-in-Memory Macro with 31.2TFLOPS/W for AI Edge Devices," 2024 IEEE International Solid-State Circuits Conference (ISSCC), 2024, pp. 580–582. (*Equally Credited Authors)
9. T.-H. Wen, . . . , **H.-H. Hsu** et al., "A 28nm Nonvolatile AI Edge Processor using 4Mb Analog-Based Near-Memory-Compute ReRAM with 27.2 TOPS/W for Tiny AI Edge Devices," 2023 IEEE Symposium on VLSI Technology and Circuits, 2023, pp. 1–2.
10. W.-H. Huang, . . . , **H.-H. Hsu** et al., "A Nonvolatile AI-Edge Processor with 4MB SLC-MLC Hybrid-Mode ReRAM Compute-in-Memory Macro and 51.4–251 TOPS/W," 2023 IEEE International Solid-State Circuits Conference (ISSCC), 2023, pp. 15–17.

指導教授 張孟凡 特聘教授

- 現職

 - 台積公司 Director of University Program and Design Solution, Corporate Research
 - 國立清華大學 / 電機工程學系特聘教授
 - Symposium on VLSI Technology & Circuits, Committee
 - International Electron Devices Meeting (IEDM), Executive Committee

學歷

 - 國立交通大學 / 電子工程學系博士
- 經歷

 - 工業界經驗 (15+ 年)：Mentor Graphics (美國俄勒岡州)、積丞科技、台積公司
 - International Solid-State Circuit Conference (ISSCC), Chair of Memory sub-committee (2021~2024)
 - IEEE 中華民國分會理事長 (2019.1~2021.1)
 - IEEE Fellow (2019)
 - 科技部微電子學門召集人 (2018.1–2020.12)



劉俊男 Jun-Nan Liu

國立清華大學 半導體研究學院

獲獎摘要

劉俊男同學自 2022 年起攻讀國立清華大學半導體研究學院博士班，研究涵蓋半導體製程、光電元件、先進封裝材料與積體電路散熱材料，並參與多項產學合作，展現其於半導體領域之研究能力與實務貢獻。相關成果已發表於國際期刊與會議，累計第一作者期刊論文 3 篇，亦於封裝領域重要國際會議 ECTC 發表論文，並獲多項國內獎學金肯定。

得獎經歷 / 專利

- 2025 國立清華大學第四屆科林研發論文獎學金
 - 2022-2026 國立清華大學 半導體研究學院獎學金
 - 2024 國立清華大學 半導體研究學院企業獎學金：東京威力科創、力積電
 - 2023-2024 國立清華大學學生國際訪問獎
- 2023, 2024, 2026 國科會「國內研究生出席國際學術會議」獎學金
 - 2024 教育部博士生獎學金
 - 2023-2025 國科會博士生研究獎學金

重要學術著作

1. **Jun-Nan Liu**, Manik Chandra Sil, Rui Cheng, Shien-Ping Feng, Chih-Ming Chen, "Surface Silanization of Polyimide for Autocatalytic Metallization" JOM (The Journal of The Minerals, Metals & Materials Society) 72.10 (2020): 3529-3537
2. **Jun-Nan Liu**, Chia-Chen Chung, Lung-Hsin Tu, Tzu-Yi Yang, Yu-Ren Peng, Wei-Chih Lin, Chien-Yu Lai, Yi-Jen Yu, Tzu-Ying Lin, Yu-Lun Chueh, Chih-Huang Lai, "Enhancing Cu (In, Ga) Se2 solar cell efficiency with vertically channel-stacked WSe2 rear passivation layers." Nano Energy 138 (2025): 110802
3. Lung-Hsin Tu, **Jun-Nan Liu**, Yung-Ling Chang, Thung-Yu Tsai, Ngoc Thanh Thuy Tran, Rong-Zhi Chen, Tzu-Ying Lin, Shih-kang Lin, Chih-Huang Lai, "Scalable cesium/potassium incorporation via CuGa: CsF/KF precursors enables high-efficiency selenized CIGSe solar cells." Solar Energy Materials and Solar Cells 298 (2026): 114151
4. **Jun-Nan Liu**, Bo-Shiun Chen, Chia-Chen Chung, Tzi-Yi Yang, Yung-Ling Chang, Ji-Shian Tsai, Tzu-Ying Lin, Yu-Lun Cheuh, Chih-Huang Lai, "All Dry Process with K2S Post Deposition Treatment by Atomic Layer Deposition: A Feasible Way for Large-Scale Production of Alkali Post Treatment in CIGS Thin Film Solar Cell Industry." 2024 IEEE 52nd Photovoltaic Specialist Conference (PVSC). IEEE, Seattle, Washington, USA, 2024
5. **Jun-Nan Liu**, Tzu-Tai Chiu, Kuan-Chung Fu, Wan-Yun Lee, Chao-Chih Chen, Wen-Pin Hsieh, Chih-Huang Lai, "Orientation-Engineered AlN for Lateral Heat Spreading and Hotspot Management in 2.5D/3.5D ASICs on the Cloud AI Platform" IEEE 76th Electronic Components and Technology Conference (ECTC), Orlando, Florida, USA, 2026
6. Kuan Chung Fu, **Jun-Nan Liu**, Ying Li Chen, Shih-Lian Cheng, Jin-Sheng Wang, Chih Huang Lai, "Glass Substrate Bonding via Dry Processing and Inorganic Layers for Heterogeneous Integration" IEEE 76th Electronic Components and Technology Conference (ECTC), Orlando, Florida, USA, 2026

指導教授

賴志煌 講座教授

- 現職 · 國立清華大學 / 材料科學工程學系講座教授
· 國立清華大學 / 半導體研究學院副院長暨合聘教授
- 學歷 · 美國史丹佛大學 / 材料科學工程博士

- 經歷 · 國立清華大學 / 工學院院長 (2016.2~2022.7)
· 國立清華大學 / 工學院副院長 (2015.8~2016.7)
· 國立清華大學 / 材料科學工程學系系主任 (2012.8~2015.7)



朱方瑞 Fang-Jui Chu

國立成功大學 微電子工程研究所

獲獎摘要

朱方瑞同學於國立成功大學微電子工程研究所攻讀博士班，研究領域聚焦於銻基高遷移率通道與互補式場效應電晶體 (CFET)。利用晶圓鍵合技術，開發異質通道與異晶向堆疊架構，以提升先進電晶體之驅動能力、元件密度與三維整合可行性。相關研究成果發表於 IEEE EDL、Adv. Funct. Mater. 等國際期刊，並參與台積電產學合作計畫，展現前瞻元件研發能力。

得獎經歷 / 專利

- 2025 教育部博士生獎學金
 - 2024 成大 - 台積電聯合研發中心研究助理獎學金
- 2024 台積電博士獎學金

重要學術著作

1. **F.-J. Chu**, E.-C. Chen, X.-R. Yu, W.-H. Chang, T. Maeda, C.-Y. Wang, G.-L. Luo, Y.-J. Lee, and Y.-H. Wang, "Surface Roughness and Dislocation Defects Improvement in Monolithic High-Mobility Ge CFETs Through Vacuum Annealing," IEEE Electron Device Letters, vol. 46, no. 12, pp. 2357-2360, 2025.
2. **F.-J. Chu**, Y.-C. Chen, L.-C. Shih, S.-C. Mao, and J.-S. Chen, "Reconfigurable Physical Reservoir Enabled by Polarization of Ferroelectric Polymer P(VDF–TrFE) and Interface Charge-Trapping / Detrapping in Dual-Gate IGZO Transistor," Advanced Functional Materials, vol. 34, no. 10, p. 2310951, 2024.
3. Y.-H. Zeng, **F.-J. Chu**, L.-C. Shih, Y.-C. Chen, and J.-S. Chen, "Dual Light Temporal Coding Modes Enabled by Nanoparticle-Mediated Phototransistors via Gate Bias Modulation for Brain-Inspired Visual Perception," ACS Applied Materials & Interfaces, vol. 15, no. 7, pp. 9563-9573, 2023.
4. L.-C. Shih, K.-T. Chen, S.-C. Mao, Y.-C. Huang, **F.-J. Chu**, T.-H. Liu, W.-H. Cheng, and J.-S. Chen, "Super-additive interaction of homo- and heterosynaptic plasticity in a hot electron transfer optosynapse for visual sensing memory and logic operations," Journal of Materials Chemistry C, vol. 11, no. 34, pp. 11440-11450, 2023.
5. **F.-J. Chu**, E.-C. Chen, W.-H. Chang, T. Maeda, G.-L. Luo, Y.-J. Lee, and Y.-H. Wang, "Vertically Stacked Ge Nanosheets for Complementary Field-Effect Transistors Using a Wafer Bonding Technique," International Conference on Si Epitaxy and Heterostructures/International Si Technology and Device Meeting (ICSI/ISTDM), Japan, 2025.
6. **F.-J. Chu**, L.-C. Shih, and J.-S. Chen, "Dual-gate Modulation of Ferroelectric Polymer Coupled IGZO Transistor for Fully Connected Artificial Neural Network and Reservoir Computing," International Conference on Materials for Advanced Technologies (ICMAT), Singapore, 2023.
7. E.-C. Chen, **F.-J. Chu**, C.-Y. Wang, G.-L. Luo, C.-T. Wu, Y.-J. Lee, and Y.-H. Wang, "Selective Si Sacrificial Layer Removal for nearly Defect-Free Three-Tier Ge Nanosheet Transistors Etching," IEDMS 2025, Taiwan, 2025.
8. C. Huang, **F.-J. Chu**, C.-Y. Liao, Y.-J. Lee, and Y.-H. Wang, "Electrical Characteristics and Reliability of GeOI FinFETs with Various Interfacial Layer Treatments and High- κ Dielectric Stacking," IEDMS 2025, Taiwan, 2025

指導教授

王永和 特聘教授

- 現職 · 國立成功大學 / 微電子工程所特聘教授
· 台積電 / 聯合研發中心主任
· IEEE Tainan Section / EDS Chapter Chairman
- 學歷 · 國立成功大學 / 電機工程學系博士
- 經歷 · IEEE Tainan Section / Chairman (2026)
· IEEE EDS Community / Ad Hoc Committee (2025)

- IEEE Tainan Section / 常務理事 (2023-2025)
- 國家實驗研究院 / 院長 (2016~2020)
- 國家實驗研究院 / 副院長 (2007~2012)
- 國立成功大學 / 電機系系主任 (1996~1999)
- AT&T 貝爾實驗室 / 研究員 (1989~1991)



周聖堯 Sheng-Yao Chou

國立中山大學 材料與光電科學學系

獲獎摘要

周聖堯同學於 2021 年碩士逕讀國立中山大學材料與光電科學系博士學位，研究領域為 MOSFET、GaN HEMT 和 RRAM 元件之特性與可靠度物理機制分析。迄今，研究成果發表第一作者國際期刊 6 篇、第一作者研討會論文 1 篇與發明專利共 7 項。周同學於 2025 年獲國科會補助博士生赴國外研究，以訪問學者身分前往比利時 imec 進行 GaN HEMT 的交流研究。

得獎經歷 / 專利

- 2022 台積電博士獎學金
 - 2025 美光半導體創新應用競賽 - 銀光獎
 - 2022 李長榮教育基金會第十一屆優秀獎學金
 - 2021 中山菁英博士班獎學金
- 已獲證美國專利 2 項 (US20240387163A1、US20240154021A1)
 - 已獲證台灣專利 5 項 (TW1854349B、TW1854652B、I892731、I897495、I903926)

重要學術著作

1. **S. Y. Chou**, C. C. Yang, T. C. Chang, T. M. Tsai, S. K. Lin, C. W. Kuo, C. W. Wu, Y. B. Wang, and S. M. Sze, "Increasing Controllable Oxygen Ions to Improve Device Performance Using Supercritical Fluid Technique in ZnO-Based Resistive Random Access Memory," IEEE Transactions on Electron Devices, vol. 69, no. 1, pp. 127-132. (2022)
2. **S. Y. Chou**, S. K. Lin, T. C. Chang, T. M. Tsai, J. W. Huang, S. W. Chen, C. H. Shen, J. M. Shieh, C. C. Lin and C. C. Yang "Advanced supercritical fluid technique to reduce amorphous silicon defects in heterojunction solar cells," Semiconductor Science and Technology, vol. 37, no. 8, pp. 085011. (2022)
3. **S. Y. Chou**, P. Y. Wu, M. C. Chen, T. C. Chang, X. Y. Tsai, S. K. Lin, T. T. Kuo, W. C. Huang, H. Y. Tu, C. W. Wu, T. M. Tsai, and J. W. Huang. "Performance Improvement by Enhancing Passivation Layer of p-Type GaN High-Electron Mo-bility Transistors With Supercritical Oxygen Treatment," IEEE Electron Device Letters, vol. 44, no. 2, pp. 213-216. (2023)
4. **S. Y. Chou**, P. H. Chen, M. C. Chen, T. C. Chang, Y. B. Wang, H. Y. Tu, Y. C. Zhang, C. W. Wu, Y. H. Yeh, T. M. Tsai, Y. C. Huang, and Y. H. Chen. "Forming Free ZnO Based Resistive Random Access Memory with Supercritical Fluid Hydro-genation Technique," physica status solidi (a), vol. 222, no. 7, pp. 2400743. (2024)
5. **S. Y. Chou**, Y. C. Chen, C. H. Lin, Y. L. Chen, S. B. Wu, H. C. Chen, and T. C. Chang "Effective Reduction of Current Collapse in AlGaIn / GaN MISHEMT via Low-Temperature Ni-triding Treatment," IEEE Transactions on Electron Devices, vol. 72, no. 4, pp. 2090-2094. (2025)
6. Y. H. Chen, **S. Y. Chou** (共第一作者), M. C. Chen, T. C. Chang, Y. B. Wang, Y. C. Zhang, C. W. Wu, C. H. Lin, J. T. Hsu, Y. H. Lee, Y. H. Tsai, and T. M. Tsai. "Study of Vth Instability during Recovery after Off-state Stress in p-GaN HEMT" IEEE Elec-tron Device Letters, vol. 46, no. 10, pp. 1717-1720. (2025)
7. **S. Y. Chou**, T. C. Chang, Y. H. Lee, Y. B. Wang, Y. C. Huang, Y. H. Chen, and T. M. Tsai. "Enhancing Performance and Reliability of MIS-GaN HEMT by Advanced Supercritical Fluid Nitridation Technique," 2024 IEEE International Symposium on the Physical and Failure Analy-sis of Integrated Circuits (IPFA) (2024)

指導教授 張鼎張 講座教授

現職 · 國立中山大學 / 物理系 / 半導體及重點科技研究學院 講座教授
學歷 · 國立交通大學 / 電子所博士
經歷 · IEEE Fellow (2020~ 迄今)
· 國立中山大學 / 物理系特聘教授 (2011.8~2016.8)
· 國家奈米元件實驗室研究員 (1998.7~1999.1)
· 國家奈米元件實驗室副研究員 (1994.7~1998.6)

指導教授 蔡宗鳴 副教授

現職 · 國立中山大學 / 材料與光電科學學系副教授
學歷 · 國立交通大學 / 電子工程學系博士
經歷 · 國立中山大學 / 副教授 (2013~ 迄今)
· 國立中山大學 / 助理教授 (2009~2013)
· 力晶半導體股份有限公司 / 主任工程師 (2005.4~2008.1)



涂泓邑 Hong-Yi Tu

國立中山大學 材料與光電科學學系

獲獎摘要

涂泓邑同學於 2021 年碩士逕讀國立中山大學材料與光電科學學系博士學位，研究領域主要為薄膜電晶體 (TFT) 元件與氮化鎵高載子遷移率電晶體 (GaN HEMT) 元件之電性與可靠度物理機制分析。迄今，發表總共 22 篇國際期刊，包含 5 篇第一作者，第一作者國際研討會論文 1 篇與中華民國發明專利 2 項。涂同學於 2025 年獲國科會補助博士生赴國外研究，以訪問學者身分前往加拿大英屬哥倫比亞大學進行 GaN HEMT 元件方面的交流研究。

得獎經歷 / 專利

- 2025 國科會補助博士生赴外研究 (千里馬計畫)
 - 2021 台積電博士獎學金
 - 2021 國立中山大學 菁英博士班獎學金
- 2020 IEEE EDS Master Student Fellowship
 - 已獲證發明專利：中華民國 2 項 (TWI892731B、TWI897495B)

重要學術著作

1. **H.-Y. Tu**, T.-M. Tsai, C.-W. Kuo, Y.-C. Zhang, Y.-T. Chien, S.-Y. Chou, J.-C. Hung, W.-C. Tseng, "Analysis of enhanced degradation under dynamic negative bias temperature instability (NBTI) condition in low-temperature polycrystalline silicon thin-film transistors (LTPS TFTs)" IEEE Transactions on Electron Devices, vol. 72, no. 7, pp. 3624-3629, 2025.
2. Y.-T. Chien, **H.-Y. Tu** (Co-first author), W.-C. Chen, Y.-Z. Zheng, S.-Y. Chou, P.-J. Sun, X.-Y. Tsai, L.-W. Chang, M.-C. Chou and T.-M. Tsai, "Performance improvement of ZnO. 5Mg0. 5O UV sensor by supercritical fluid technology" Materials Science in Semiconductor Processing, vol. 158, pp. 107343, 2023.
3. **H.-Y. Tu**, T.-C. Chang, Y.-C. Tsao, M.-C. Tai, Y.-Z. Zheng, Y.-F. Tu, C.-W. Kuo, C.-C. Wu, Y.-L. Tsai, T.-M. Tsai, C.-C. Lin and Y.-T. Chien, "Abnormal two-stage degradation on P-type low-temperature polycrystalline-silicon thin-film transistor under hot carrier conditions" IEEE Electron Device Letters, vol. 43, no. 5, pp. 721-724, 2022.
4. **H.-Y. Tu**, T.-C. Chang, Y.-C. Tsao, M.-C. Tai, Y.-L. Tsai, S.-P. Huang, Y.-Z. Zheng, Y.-X. Wang, C.-C. Lin, C.-W. Kuo, T.-M. Tsai, C.-C. Wu, Y.-T. Chien and H.-C. Huang, "Abnormal hysteresis formation in hump region after positive gate bias stress in low-temperature poly-silicon thin film transistors" Journal of Physics D: Applied Physics, vol. 53, no. 40, pp. 405104, 2020.
5. **H.-Y. Tu**, Y.-C. Tsao, M.-C. Tai, T.-C. Chang, Y.-L. Tsai, S.-P. Huang, Y.-Z. Zheng, Y.-X. Wang, H.-C. Chen, T.-M. Tsai and C.-C. Wu, "Analysis of negative bias temperature instability degradation in p-type low-temperature polycrystalline silicon thin-film transistors of different grain sizes" IEEE Electron Device Letters, vol. 40, no. 11, pp. 1768-1771. 2019.
6. **H.-Y. Tu**, T.-C. Chang, T.-M. Tsai, L.-C. Sun, C.-W. Kuo, C.-C. Wu and Y.-T. Chien, "Analysis of Distinct Degradation Behavior in LTPS TFTs Under Hot Carrier Condition with Varying Gate Voltage", IEEE International Symposium on the Physical and Failure Analysis of Integrated Circuits (IPFA), 2024.

指導教授 張鼎張 講座教授

現職 · 國立中山大學 / 物理系 / 半導體及重點科技研究學院 講座教授
學歷 · 國立交通大學 / 電子所博士
經歷 · IEEE Fellow (2020~ 迄今)
· 國立中山大學 / 物理系特聘教授 (2011.8~2016.8)
· 國家奈米元件實驗室研究員 (1998.7~1999.1)
· 國家奈米元件實驗室副研究員 (1994.7~1998.6)

指導教授 蔡宗鳴 副教授

現職 · 國立中山大學 / 材料與光電科學學系副教授
學歷 · 國立交通大學 / 電子工程學系博士
經歷 · 國立中山大學 / 助理教授 (2009~2013)
· 力晶半導體股份有限公司 / 主任工程師 (2005.4~2008.1)

得獎感言

Acceptance Speech



感謝指導教授張翼老師長期以來的悉心栽培與專業指導，並於現職研究工作中持續提供完善的研究環境、發展機會與寶貴支持，使我得以在半導體研究領域持續累積成果、精進突破。這份榮耀是對我個人努力的肯定，更屬於一路上提攜與支持我的師長及團隊。未來我將秉持初心，持續投入研究與實踐，回饋學術與產業發展。



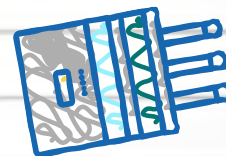
吳瑞堃

• 國立陽明交通大學
• 產學創新研究學院寬能隙化合物半導體中心



黃其澤

• 國立臺灣大學
• 電子工程學研究所



由衷感謝 TSIA 台灣半導體產業協會與評審委員，能獲得 2026 年 TSIA 半導體獎對我而言是莫大的殊榮與肯定。誠摯感謝我的博士班指導老師吳安宇教授，以及中央研究院的鄭湘筠研究員。在博士班研究期間，兩位老師提供我豐富的研究資源與開闊的視野，其嚴謹的學術指導，引領我深入洞察研究問題的本質。同時，我要感謝家人與女朋友。你們始終是我最堅強的後盾與動力來源，讓我能全神貫注於研究，並以積極正向的心態迎接挑戰。最後，我期許自己能在職涯中善用所學，秉持負責、積極、創新的態度為社會貢獻心力。

SID2



吳宇珊

• 國立臺灣大學
• 電子工程學研究所

非常榮幸獲得 TSIA 半導體獎的肯定。能夠獲得產業界與審查委員的認可，對我而言不僅是一份榮耀，更是對研究道路上的重要鼓勵。衷心感謝指導教授劉致為老師長期以來的悉心指導，老師嚴謹的學術態度與對研究的熱忱，讓我在學術探索的過程中獲益良多。同時，也感謝實驗室夥伴與所有合作團隊的支持與陪伴，讓我能交流與挑戰中持續成長。未來我將持續投入氧化物半導體相關研究，期望能為先進半導體科技發展與台灣半導體產業貢獻更多心力。

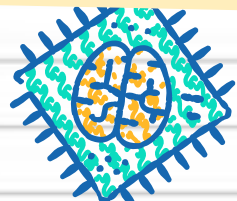


TSIA 半導體獎代表台灣半導體領域對博士生的高度肯定。這份榮譽不僅是對研究的肯定，更是投入半導體研究的動力。感謝指導教授簡昭欣老師一路以來的指導與支持，讓我在二維半導體與次世代元件研究中探索與成長；也特別感謝 tsmc CREDM 團隊於產學合作的指導與啟發。未來我將持續投入先進半導體研究，期望能為半導體產業技術發展貢獻。



吳文嘉

• 國立陽明交通大學
• 電子研究所

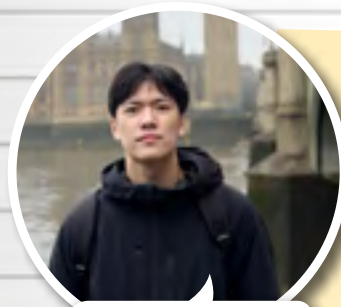


榮獲 TSIA 半導體獎，這份肯定不僅是一路研究生涯中的里程碑，更是對自己一個很大的鼓勵。感謝指導教授胡璧合老師，在學術或是人生都是最好的指引，也謝謝蘇俊榮教授和實驗室的每個夥伴與家人，在追逐目標的過程，是最好的避風港跟堅持下去的動力。非常感謝一路相伴的每一位，期許自己能成為科技發展的一份力量。



吳承鴻

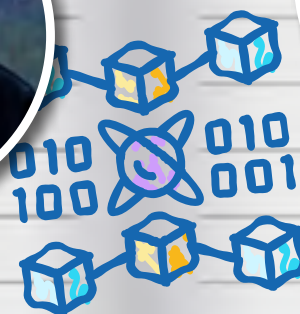
• 國立臺灣大學
• 電子工程學研究所



劉昱論

• 國立陽明交通大學
• 電子研究所

非常榮幸能獲得本屆 TSIA 半導體獎。這份榮耀是對我先進封裝的研究之路上極大的肯定。能有今天的成果，是建立在大量的文獻蒐集與無數次的實驗試錯之上。我要特別感謝指導教授陳冠能老師的悉心指引，同時，我也要衷心感謝學長們的不吝指導，以及同組組員與學弟妹們的共同打拼。正是因為有實驗室團隊的齊心協力，才讓這些研究成果得以躍上國際舞台。



得獎感言

Acceptance Speech

非常榮幸能獲得 2026 TSIA 半導體獎，也感謝評審委員對我博士研究成果的肯定。首先，我要特別感謝我的指導教授劉柏村博士，在研究方向與思考方式上給予我嚴謹的指導與寶貴建議；也感謝實驗室研究夥伴在製程開發、元件量測與研究討論中的協助。同時，我也想感謝台積電 ARP 計畫與工研院產學合作的長官與學長們，在技術發展過程中提供不同面向的建議與支持。最後，感謝家人一路以來的陪伴，未來我會持續累積研究能量，並期許能將所學與研究成果回饋於台灣半導體產業的發展。



蔣宗哲

• 國立陽明交通大學
• 光電工程學系



朱方瑞

• 國立成功大學
• 微電子工程研究所

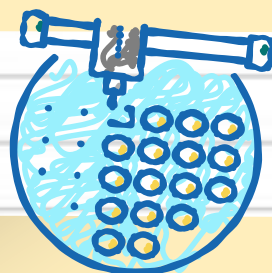
非常榮幸獲得 TSIA 半導體獎，這是對我過去研究的肯定，也是持續前進的動力。特別感謝指導教授王永和博士的支持與指導，並感謝陽明交大李耀仁教授提供台灣半導體中心相關資源，使我能將想法落實於實驗。此外，也感謝 TSRI 工程師與研究員分享經驗，並給予製程建議。期許未來自身持續精進，為台灣半導體產業貢獻心力。



許宏禧

• 國立清華大學
• 電機工程學系

非常榮幸獲得 TSIA 半導體獎，這份肯定對我意義非凡。感謝評審的認可，以及團隊夥伴們的努力與支持，讓我們能在技術與創新上持續突破。半導體產業競爭激烈，每一步進展都來自無數次的嘗試與合作，這份榮耀屬於整個團隊。同時也感謝家人與師長的鼓勵與陪伴，讓我能專注投入研究與工作。未來我將持續深耕專業，推動技術創新，為台灣半導體產業貢獻一份力量。



很榮幸能獲得這份半導體領域博士生最高榮譽獎項，這不僅是對我努力的肯定，更是前行的動力。感謝指導教授一路以來的悉心指導與支持；也感謝所有曾經給予我幫助的師長與產業界前輩，讓我在研究中兼顧學術深度與實務應用。並謝謝實驗室夥伴、家人與朋友的陪伴。未來我將持續努力，期許自己能在半導體研究與技術創新貢獻心力。



劉俊男

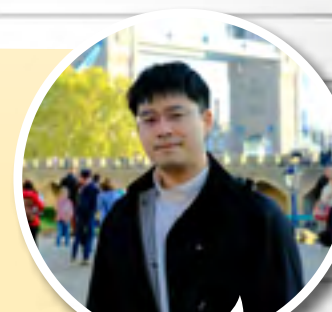
• 國立清華大學
• 半導體研究學院



涂泓邑

• 國立中山大學
• 材料與光電科學學系

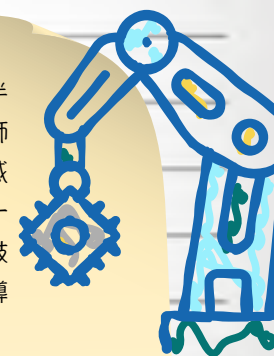
非常榮幸獲得「2026 TSIA 博士研究生半導體獎」。感謝張鼎張老師與蔡宗鳴老師的悉心指導，也感謝 imec 主管與同事們帶來不同的研究視野。謝謝實驗室夥伴在研究與生活中的陪伴與交流，讓我不斷成長。最後，感謝家人與朋友一路支持，讓我能堅持初衷，持續努力為社會創造價值。



周聖亮

• 國立中山大學
• 材料與光電科學學系

非常榮幸獲得「2026 TSIA 博士研究生半導體獎」。感謝 TSIA 台灣半導體產業協會給予的肯定。首先要由衷感謝我的指導教授張鼎張老師與蔡宗鳴老師在研究期間的悉心指導與寶貴建議，讓我受益良多。亦感謝實驗室並肩奮鬥的夥伴們，在學術與生活上的相互支持與討論、一起共同進步。也感謝家人與一路相伴的好友們，因為有你們的支持與鼓勵，使我能秉持初心，專注於研究。未來會持續努力精進，期許為半導體技術的發展貢獻一己之力。



TSIA 2026Q1 IC 產業動態觀察與展望暨研討會

■ TSIA；工研院產科國際所 半導體研究部



一、全球半導體市場概況

根據 WSTS 統計，26Q1 全球半導體市場銷售值達 2,985 億美元，較上季 (25Q4) 成長 25.0%，較 2025 年同期 (25Q1) 成長 79.2%；銷售量達 2,700 億顆，較上季 (25Q4) 成長 0.7%，較 2025 年同期 (25Q1) 成長 14.0%；ASP 為 1.106 美元，較上季 (25Q4) 成長 24.1%，較 2025 年同期 (25Q1) 成長 57.1%。

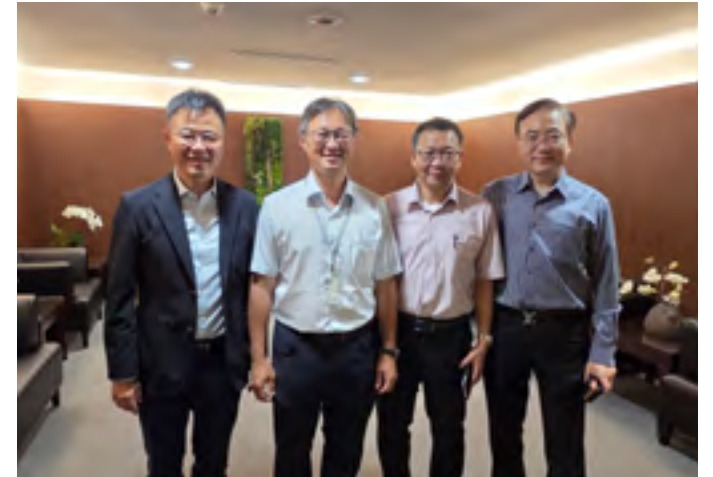
26Q1 美國半導體市場銷售值達 1,014 億美元，較上季 (25Q4) 成長 29.7%，較 2025 年同期 (25Q1) 成長 83.1%；日本半導體市場銷售值達 122 億美元，較上季 (25Q4) 成長 8.6%，較 2025 年同期 (25Q1) 成長 7.4%；歐洲半導體市場銷售值達 186 億美元，較上季 (25Q4) 成長 26.1%，較 2025 年同期 (25Q1) 成長 46.5%；中國大陸市場 802 億美元，較上季 (25Q4) 成長 23.9%，較 2025 年同期 (25Q1) 成長 74.8%；亞太地區半導體市場銷售值達 862 億美元，較上季 (25Q4) 成長 23.1%，較 2025 年同期 (25Q1) 成長 108.5%。

二、台灣 IC 產業產值概況

工研院產科國際所統計 2026 年第一季 (26Q1) 台灣整體 IC 產業產值 (含 IC 設計、IC 製造、IC 封裝、IC 測試) 達新臺幣 19,261 億元 (USD\$ 61.7 B)，較上季 (25Q4) 成長 9.2%，較 2025 年同期 (25Q1) 成長 29.4%。其中 IC 設計業產值為新臺幣 3,896 億元 (USD\$12.5B)，較上季 (25Q4) 成長 10.1%，較 2025 年同期 (25Q1) 成長 7.6%；IC 製造業為新臺幣 13,349 億元 (USD\$42.8B)，較上季 (25Q4) 成長 10.1%，較 2025 年同期 (25Q1) 成長 37.9%，其中晶圓代工為新臺幣 12,284 億元 (USD\$39.4B)，較上季 (25Q4) 成長 7.7%，較 2025 年同期 (25Q1) 成長 32.6%，記憶體與其他製造為新臺幣 1,065 億元 (USD\$3.4B)，較上季 (25Q4) 成長 47.7%，較 2025 年同期 (25Q1) 成長 152.4%；IC 封裝業為新臺幣 1,374 億元 (USD\$4.4B)，較上季 (25Q4) 成長 1.9%，較 2025 年同期 (25Q1) 成長 28.5%；IC 測試業為新臺幣 642 億元 (USD\$2.1B)，較上季 (25Q4) 成

長 2.1%，較 2025 年同期 (25Q1) 成長 24.5%。新臺幣對美元匯率以 31.2 計算。

工研院產科國際所預估 2026 年台灣 IC 產業產值達新臺幣 84,450 億元 (USD\$270.7B)，較 2025 年成長 29.5%。其中 IC 設計業產值為新臺幣 17,046 億元 (USD\$ 54.6B)，較 2025 年成長 19.7%；IC 製造業為新臺幣 59,024 億元 (USD\$189.2B) 較 2025 年成長 34.5%，其中晶圓代工為新臺幣 54,412 億元 (USD\$174.4B)，較 2025 年成長 30.5%，記憶體與其他製造為新臺幣 4,612 億元 (USD\$14.8B)，較 2025 年成長 111.9%；IC 封裝業為新臺幣 5,703 億元 (USD\$18.3B)，較 2025 年成長 18.2%；IC 測試業為新臺幣 2,677 億元 (USD\$8.6B)，較 2025 年成長 17.1%。新臺幣對美元匯率以 31.2 計算。



台灣半導體產業協會 (TSIA) 於 2026 年 5 月 18 日舉辦「TSIA 2026Q1 IC 產業動態觀察與展望暨專題」研討會，超過 100 位會員公司先進報名參加，由市場資訊委員會主委 / 華邦電子洪文章副總主持。

「TSIA 2026Q1 IC 產業動態觀察與展望」由工研院產科國際所陳靖函產業分析師解讀全球總體經濟景氣、終端電子產品成長趨勢、全球與台灣半導體產業發展趨勢並帶來半導體先進封裝產業發展的剖析；陳分析師指出，先進封裝向 3D / 3.5D 技術邁進，整合度更深且對精度要求更為嚴苛，扇出型面板級封裝具備更大的承載面積和成本優勢，將可望成為先進封裝與晶片異質整合的主流趨勢。為了解決 AI 和 HPC 帶來的高頻

單位：億新台幣

2026 年台灣 IC 產業產值統計結果														
	26Q1	季 成長	年 成長	26Q2 (e)	季 成長	年 成長	26Q3 (e)	季 成長	年 成長	26Q4 (e)	季 成長	年 成長	2026 (e)	年 成長
IC 產業產值	19,261	9.2%	29.4%	20,487	6.4%	28.1%	22,026	7.5%	31.9%	22,676	3.0%	28.5%	84,450	29.5%
IC 設計業	3,896	10.1%	7.6%	4,100	5.2%	14.0%	4,450	8.5%	27.5%	4,600	3.4%	29.9%	17,046	19.7%
IC 製造業	13,349	10.1%	37.9%	14,323	7.3%	34.0%	15,459	7.9%	35.9%	15,893	2.8%	31.0%	59,024	34.5%
晶圓代工	12,284	7.7%	32.6%	13,205	7.5%	29.2%	14,262	8.0%	32.0%	14,661	2.8%	28.5%	54,412	30.5%
記憶體與其他製造	1,065	47.7%	152.4%	1,118	5.0%	139.4%	1,197	7.1%	111.5%	1,232	2.9%	70.9%	4,612	111.9%
IC 封裝業	1,374	1.9%	28.5%	1,405	2.3%	21.6%	1,440	2.5%	15.0%	1,484	3.1%	10.0%	5,703	18.2%
IC 測試業	642	2.1%	24.5%	659	2.6%	18.1%	677	2.7%	16.1%	699	3.2%	11.1%	2,677	17.1%
IC 產品產值	4,961	16.4%	22.7%	5,218	5.2%	28.5%	5,647	8.2%	39.2%	5,832	3.3%	36.9%	21,658	31.9%

資料來源：TSIA；工研院產科國際所 (2026/05)

單位：億新台幣

2022 ~ 2026 (e) 年台灣 IC 產業產值										
	2022	2022 成長率	2023	2023 成長率	2024	2024 成長率	2025	2025 成長率	2026 (e)	2026 (e) 成長率
IC 產業產值	48,370	18.5%	43,428	-10.2%	53,151	22.4%	65,225	22.7%	84,450	29.5%
IC 設計業	12,320	1.4%	10,965	-11.0%	12,721	16.0%	14,245	12.0%	17,046	19.7%
IC 製造業	29,203	31.0%	26,626	-8.8%	34,195	28.4%	43,869	28.3%	59,024	34.5%
晶圓代工	26,847	38.3%	24,925	-7.2%	32,438	30.1%	41,693	28.5%	54,412	30.5%
記憶體與其他製造	2,356	-18.2%	1,701	-27.8%	1,757	3.3%	2,176	23.8%	4,612	111.9%
IC 封裝業	4,660	7.0%	3,931	-15.6%	4,233	7.7%	4,825	14.0%	5,703	18.2%
IC 測試業	2,187	7.7%	1,906	-12.8%	2,002	5.0%	2,286	14.2%	2,677	17.1%
IC 產品產值	14,676	-2.3%	12,666	-13.7%	14,478	14.3%	16,421	13.4%	21,658	31.9%
全球半導體市場 (億美元) 及成長率 (%)	5,741	3.3%	5,269	-8.2%	6,305	19.7%	7,956	26.2%	10,049	26.3%

資料來源：TSIA；工研院產科國際所 (2026/05)

說明：

- 註：(e) 表示預估值 (estimate)。
- IC 產業產值 = IC 設計業 + IC 製造業 + IC 封裝業 + IC 測試業。
- IC 產品產值 = IC 設計業 + 記憶體與其他製造。
- IC 製造業產值 = 晶圓代工 + 記憶體與其他製造。
- 上述產值計算是以總部設立在台灣的公司為基準。

寬與高能耗需求，促使 CPO 技術加速發展，預計在 2028 年起將成為主流，以實現超高速傳輸並可顯著降低能耗。本次專題非常榮幸邀請到群聯電子的潘健成董事長，來談「群聯 aiDAPTIV 技術平台讓 AI 落地不再遙不可及」。潘董事長一開場就告訴大家，群聯的儲存產品不只應用到日常生活的各類電子設備中，甚至被運用到太空任務中！面對蓬勃發展的 AI 應用，龐大的運算往往伴隨著高昂的硬體成本與技術門檻，群聯透過 aiDAPTIV 技術平台，結合在儲存技術領域的深厚經驗，協助企業與開發者以更具成本效益的方式建置及運行 AI 應用，推動大家都用得起的 AI。本次演講兩位講師分享的產業趨勢與技術深度，讓與會者對半導體產業的發展趨勢與 AI 實際應用有更深入的了解，過程中，現場提問踴躍、互動熱烈，為本次研討會畫下圓滿句點。



TSIA 市場資訊委員會持續規劃邀請業界專家針對 2026 年台灣半導體產業市場趨勢與熱門分享最新趨勢，請密切注意本協會網站 www.tsia.org.tw 所公佈之活動訊息。TSIA 秘書處聯絡人：陳昱綺資深經理，電話：03-591-7124，Email：doris@tsia.org.tw。

2026 IC DESIGN 聯誼會籌辦及贊助方案

2019 5 月 28 日 IC 設計之友夏季聯誼晚宴 | Cadence 台灣贊助

2020 1 月 3 日 IC 設計之友正月聯誼晚宴 | 瑞士銀行贊助

2022 12 月 21 日 IC 設計聯誼會 | 台灣新思科技贊助

2024 3 月 13 日 IC 設計聯誼會 | Cadence 台灣贊助

2026 3 月 17 日 IC 設計聯誼會 | G2C+ 志聖 均豪 均華 navi

尋求年度場次聯誼活動贊助廠商，請提供公司 Logo，活動贊助廠商將有專題演講機會、蒞會致詞、宴會免費名額等，專題以業界有興趣之主題為主，可偏軟性題目。
方式：講座、品酒、Golf、Music、Art Exhibition...

贊助級次	單位 (新台幣)	權 益			
獨家	10 萬元	蒞會致詞	專題	宴會免費名額 5 名 (可邀請客戶)	文宣放置贊助商



歡迎有興趣或有其他贊助方案之廠商與 TSIA 聯繫

Doris Chen | Senior Manager

Tel : 03-591-7124 | E-mail : doris@tsia.org.tw

TSIA 財務委員會研討會活動報導

■ TSIA / 顏嘉霏 經理

2026Q2-「跨境佈局 × 機密防護：半導體產業面對南向投資與 AI 風險的雙軸策略」研討會

台灣半導體產業協會 (TSIA) 財務委員會與勤業眾信聯合會計師事務所 (Deloitte) 攜手合作，於 2026 年 6 月 16 日下午假新竹國立陽明交通大學電子資訊研究大樓舉辦「跨境佈局 × 機密防護：半導體產業面對南向投資與 AI 風險的雙軸策略」雙主題研討會。

在全球供應鏈重組與地緣政治不確定性加劇的背景下，半導體產業正站在關鍵轉折點。一方面，東南亞 (ASEAN) 各國積極推出投資優惠與產業聚落政策，成為台灣半導體企業分散製造風險、深化跨境佈局的重要選項；另一方面，AI 技術快速導入研發、生產與管理流程，也同步放大營業秘密外洩與技術複製的潛在風險，使「跨境成長」與「核心防護」成為不可分割的雙軸課題。

本次論壇首先聚焦「南向轉折點」，解析泰國、印尼、馬來西亞等 ASEAN 國家在半導體與高科技製造領域的最新投資獎勵、租稅與法規環境，協助企業評估設廠、技術合作與供應鏈移轉的實務關鍵，並思考如何在全球布局中建立具韌性的供應鏈競爭力。

其次，面對 AI 時代的產業變革，論壇將深入探討「營業秘密即護城河」的治理觀點，說明半導體企業如何在 AI 時代辨識資料外洩新樣貌，於 AI 工具導入與資料流通日益頻繁的情境下，使用不當導致專有資訊意外曝光、隱私外洩及潛在聲譽損害。透過制度設計、內控制度與組織文化，確保關鍵製程、參數、演算法與 know-how 不被不當複製或擴散。藉由實務案例與治理框架的整合，本研討會將協助企業高階主管與決策者，同步掌握南向投資機會與 AI 風險管理思維，將「佈局全球」與「守住核心」轉化為可落地、可持續的競爭優勢。

TSIA 持續辦理會員公司關心之重要財稅議題，也歡迎 TSIA 會員公司的高階財稅主管加入 TSIA 財委會給予寶貴意見。若尚未成為 TSIA 會員公司，亦歡迎與 TSIA 秘書處聯繫。TSIA 秘書處聯絡人：顏嘉霏經理，電話：03-591-3477，Email: joyce@tsia.org.tw



如果您不是 WSTS 會員
又需要參考 WSTS Data
請看這裡!!!

為加強服務台灣及周邊部分亞太區非 WSTS 會員，TSIA 與 WSTS 簽署 Distribution License Agreement，代為銷售 WSTS 統計資料給無 End Product & foundry 之非 WSTS 會員。

TSIA 亞太代理銷售地區

台灣、香港、中國大陸、馬來西亞、印尼、菲律賓

WSTS 出版品包括

- (1) **藍皮書 (Blue Book)**，每月出版：將全球半導體出貨地區分為四大區 (美國、歐洲、日本、亞太)，並各自統計各區的銷售金額及銷售數量 (中國大陸資料自 2014 年自亞太區切割出來)
- (2) **綠皮書 (Green Book)**，每月出版：涵蓋自 2000 年以來藍皮書的 467 張表格
- (3) **預測報告 (Forecast Report)**，每半年出版：依當前需求，每半年發布隨後三個年度的預測報告
- (4) **年度報告 (End User Report)**，每年出版：將半導體出貨依五大區、18 項目、分成 6 個最終應用

WSTS Data includes

- **Blue Book**：Worldwide semiconductor shipments covering 205 product categories by revenue and 241 product categories by units, thereof 57 categories split by the regions Americas, Europe, Japan, China and Asia Pacific/All Other.
- **Blue Book History**：Compilation of all Blue Book data since 1991
- **Green Book**：The semiconductor market since 2000 on 467 graphs from the Blue Book
- **End Use**：Semiconductor shipments by 4 regions and 18 product categories into 6 end-use segments
- **Forecast**：Semiconductor industry forecast by quarters of the current and following year and by year for the two subsequent years, similar product and region classification as the Blue Book

If your corporation is located in China (incl. Hong Kong), Malaysia, Indonesia, Philippines and Taiwan and is not a Semiconductor Manufacturer, you may enter a subscription for WSTS Information Services via Taiwan Semiconductor Industry Association (TSIA).

陳昱綺 Doris Chen | Taiwan Semiconductor Industry Association
Tel: 886-3-5917124 | E-mail: doris@tsia.org.tw，或上網查詢 wsts.tsia.org.tw

世界最具公信力的
半導體市場需求面
WSTS
統計資料

2026 TSIA 校園巡迴講座系列

■ TSIA / 顏嘉霽 經理

國立陽明交通大學『Next Generation Advanced Packaging Technologies for Futuristic AI ASICs』講座報導

隨著生成式人工智慧、大型語言模型技術演進以及高效能運算強勁需求，AI ASIC 技術朝向高效能、低功耗與高密度異質整合等方向進行重塑與演進。因此，台灣半導體產業協會 (TSIA) 與國立陽明交通大學電子工程研究所於 2026 年 3 月 24 日下午共同舉辦校園巡迴演講，由溫瓊岸教授主持，特別邀請創意電子股份有限公司 (GUC) 葉恒誠處長擔任演講嘉賓。葉處長結合超過 20 年 IC 設計與 IP 領域專業經驗，精闢分享在先進製程微縮逐漸逼近物理極限之際，藉由 3D IC 技術與 HBM4 高頻寬異質整合，並搭配新興光電傳輸技術，將次世代 AI ASIC 核心需求實踐並將其效益推升至極致。



最後，葉處長分享在電機電子及工商管理跨領域學習與工作經歷，鼓勵同學多元學習與累積專業實戰經歷，在瞬息萬變產業浪潮與挑戰中，以積極探索未知的態度精心擘劃職涯藍圖，實踐自我成長。

國立臺灣大學『Brief History of AI and Its Transformative Power』講座報導

2026 年 3 月 30 日下午，TSIA 與國立臺灣大學重點科技研究學院舉辦專題講座，特別邀請瑞昱半導體股份有限公司副總經理黃依璋博士發表「Brief History of AI and Its Transformative Power」專題演講，由陳立仁教授主持，吸近百位師生熱烈參與。黃副總統結合多年產業實務經驗與對 AI 演進的深刻洞察，引領與會師生回顧 AI 自 20 世紀中葉萌芽以來逾七十年的發展歷程。他以三大技術浪潮為主軸，系統性梳理 AI 從理論基礎建構、技術突破到當前革命性應用的演變脈絡，為師生提供對 AI 演進全面視野，並闡述大型語言模型 (LLM) 核心技術與多模態應用前景，具體說明 AI 驅動產業創新與應用的深層轉變。此次講座兼具歷史縱橫與產業前瞻洞察，不僅是一場知識豐沛的盛宴，更深化產學交流，為青年學子開啟洞察時代變革與掌握未來趨勢的重要啟發。



國立清華大學『人工智慧運算架構與演進趨勢』講座報導

TSIA 與國立清華大學電子工程研究所於 2026 年 4 月 17 日下午聯合舉辦「人工智慧運算架構與演進趨勢」專題講座，由電機資訊學院徐碩鴻院長親自主持，特別邀請聯發科技資深處長梁伯嵩博士擔任主講人，以「人工智慧運算架構與演進趨勢」為題發表專題演講。



近年來，大型語言模型 (LLM) 在人工智慧應用中展現卓越的效能，但其背後要因應人工智慧訓練和推理都仰賴龐大的運算資源，而這些計算需求的成長速度遠遠超過了半導體製程技術的進步。因此，創新 IC 和系統設計技術對於應對運算能力、記憶體、頻寬和能耗等挑戰至關重要。梁處長於演講中提出「7-Layer Model for AI Computing Architecture」觀點，系統性說明人工智慧運算發展脈絡，由底層半導體元件與運算基礎設施出發，透過軟硬體協同設計、異質整合及先進製程封裝等技術，建構支撐生成式人工智慧發展的核心運算引擎；並逐步向上延伸至神經網路模型、情境工程 (Context Engineering)、智慧代理 (AI Agent) 及多代理協作 (Orchestration) 等高階應用層，完整勾勒人工智慧從基礎架構到應用生態的全貌。本次講座吸引眾多師生熱烈參與，不僅展現學界對生成式人工智慧與運算架構發展的高度關注，更為與會者提供涵蓋半導體技術、系統架構至智慧應用的完整全景視角，亦進一步強化有志投入半導體與人工智慧領域學子的學習動能與專業志向。

國立中山大學『後摩爾時代：屬於先進封裝的黃金十年』講座報導

2026 年 4 月 21 日下午，TSIA 與國立中山大學積體電路設計所共同舉辦校園巡迴講座，由謝東佑所長兼教授親自主持，特別邀請聯華電子股份有限公司技術開發處王裕平處長擔任演講嘉賓，以「後摩爾時代：屬於先進封裝的黃金十年」為主題進行專題分享。王處長於演講中分享，隨著 AI 系統日益複雜，傳統製程已難以滿足需求，先進封裝成為推動產業創新的核心引擎。其不僅作為運算能力的擴展者、賦能者與生態系統的推手，帶動記憶體、電源與傳輸等新興 IC 業務的發展，並介紹從傳統銅線到異質整合光引擎的供應鏈轉型。此外，講者也分享先進封裝如何協助 5G / 6G、消費性電子與汽車等多元應用領域的技術遷移，並強調成熟製程與特殊技術的新契機。展望後摩爾時代發展趨勢，已從單一製程節點競賽，轉向系統整合與生態協作綜合能力，唯有串聯完整生態鏈，方能推動下一代創新技術發展，共同開啟後摩爾時代半導體產業的黃金新篇章。



國立中興大學『邁向智慧車輛時代的封測整合新篇章』講座報導

人工智慧 (AI) 技術持續深化各項應用場域，AI 運算需求也由雲端資料中心延伸擴展至邊緣運算、智慧手機及智慧車等終端應用。面對日益攀升的運算效能需求，先進製程與先進封裝持續演進，已成為推動技術創新的雙核心引擎，不僅持續帶動效能、功耗與頻寬瓶頸突破，更重塑半導體技術發展路徑，引領全球半導體產業邁向新一波結構性成長動能。

在 AI 驅動與半導體技術協同演進之脈絡下，TSIA 於 2026 年 5 月 8 日下午，攜手國立中興大學電機工程學系及日月光半導體製造股份有限公司 (ASE) 共同舉辦『邁向智慧車輛時代的封測整合新篇章』校園專題講座，此次講座特別邀請日月光半導體林士絮資深處長擔任演講嘉賓。林處長以半導體市場發展與 AI 運用趨勢為主軸，進一步闡述智慧汽車電子的封裝測試需求及車用高效能運算封測解決方案之關鍵發展方向。此外，講座亦聚焦於智慧封測整合製造之最新進展，說明如何透過自動化製造、數位化管理及全流程可追溯機制，建構具備高度一致性與極致可靠度之品質管理體系，以全面因應車用電子嚴謹規範，進而為 AI 產業的長遠演進奠定堅實的技術底座。最後，林處長分享個人職涯歷程與產業趨勢觀察，勉勵學生永保好奇心與敏銳洞察力，秉持自主驅策的內在動能精進不懈，在瞬息萬變的科技浪潮中掌握契機；更期許以開放心態、服務精神融入團隊、深化跨域協作，在技術持續革新與產業變革交織的時代共同創造價值、成就熠熠生輝的未來。



國立陽明交通大學『Timing & Moments』講座報導

TSIA 與國立陽明交通大學機械工程學系、志聖工業股份有限公司 (C SUN) 於 2026 年 5 月 21 日下午共同舉辦「Timing & Moments」專題講座。本場講座以 Keynote 形式展開，由黃瑞宇教授親自主持，特別邀請志聖工業梁又文總經理與吳晏晟發言人擔任與談貴賓，整場對談以師生提問為主軸，互動議題涵蓋職涯規劃、半導體產業趨勢與設備技術發展等面向，透過實體講座開展雙向對話，透過真誠而開放的互動，引導學生審視自身定位，建構面向未來的職涯布局思維。



面對學生最關心的職涯課題，梁總經理以自身管理與實務經驗分享，強調「解決問題的能力」是職涯發展的核心競爭力，以簡易 5W1H 架構快速系統化釐清問題本質，透過曼陀羅九宮格目標管理法，將抽象願景逐步拆解為可執行的行動策略，使長期目標落實於日常實踐，並逐步培養系統思考、自我管理、持續精進以及面對複雜問題的分析與解決能力。吳發言人則從半導體設備產業的全球化發展趨勢切入，分享英文能力不僅是專業溝通工具，更是接軌國際市場、跨文化協作與技術交流的重要橋樑，以「價值、態度、能力」三大核心素養勉勵學生，在扎實專業之外，開放接納新知識態持續精進的學習以及創造價值的思維，方能在快速演進的科技產業中培養長期且可持續的競爭優勢。

整場講座在熱烈的提問與交流中激盪出多元觀點，不僅深化師生對半導體設備產業與未來職涯發展的認識，更詮釋演講主題「Timing & Moments」所傳達的核心精神 - 機會從非偶然降臨，而是源自正確思維、充分準備與持續行動的長期累積，最終在關鍵時刻綻放成果。

國立臺灣科技大學『啟航之旅 迎向未來』講座報導

2026 年 5 月 25 日下午，TSIA 與國立臺灣科技大學電子工程學系共同舉辦校園巡迴講座，由龐敏熙教授親自主持，特別邀請華邦電子股份有限公司技術長白培霖博士擔任演講嘉賓，以「啟航之旅迎向未來」為主題進行專題分享。



演講一開始從全球半導體產業發展趨勢脈絡切入，進而聚焦人工智慧快速崛起所引發的記憶體需求熱浪。透過深入淺出的圖像化說明邏輯製程與記憶體技術相互牽引的演進脈絡，並指出「顯存牆」與高頻寬記憶體 (HBM) 雖為 AI 晶片提供突破性的頻寬優勢，卻也伴隨製造複雜度、成本快速攀升及供應受限等挑戰，使記憶體由過去的配角躍升為 AI 時代最關鍵的戰略資源，甚至可謂「新石油」，其價值已成為驅動全球科技競逐的重要核心。

除了產業趨勢分享外，白技術長更以豐富而深厚人生積澱為基石，引導學生思考如何在快速變遷的科技時代建構可持續的核心競爭力。他指出，面對元宇宙、人工智慧及數位科技持續重塑產業樣貌，新世代人才除了精進專業能力，更應培養敘事表達能力，主動跨越學科與產業疆界，透過多元交流拓展視野，並在不同觀點的激盪中累積洞察未來的能力。演講中更引用管理學大師 Peter Drucker「工作就是學習的開始」的觀點，強調學習並非止於學位取得，而是貫穿整個職涯的終身歷程；並以「十年的經驗，不等於十次一年的經驗」勉勵學生，每一年都應有意識地突破既有框架，持續提升能力的深度與廣度，而非僅以年資累積衡量成長。他亦鼓勵學生發揮自身優勢、正視不足，透過持續學習、團隊協作與深刻反思，逐步建立源於能力與品格的自信，以前瞻視野、理性判斷與堅定行動，從容迎向未來每一個關鍵時刻。



TSIA 委員會活動摘要

■ TSIA / 黃佳淑 資深經理彙整

一、生產製造技術委員會

主委：聯華電子 - 葉志平協理

- 115 年 4 月 13-17 日協辦「2026 國際超大型積體電路技術、系統暨應用研討會 (VLSI TSA Symposium)」。

二、IC 設計委員會

主委：工研院電光系統所 - 張世杰所長

- 115 年 6 月 25 日召開 TSIA 消費性電子記憶體介面標準工作小組「JEDEC 會後會暨 Workshop」。
- 籌備規劃 2026 TSIA IC 設計研討會。
- IP TF 工作小組支援 WSC / GAMS / JSTC 相關 IP 會議。

三、市場資訊委員會

主委：華邦電子 - 洪文章副總經理

- 115 年 5 月 14 日發佈 2026 Q1 IC 產業動態調查報告中 / 英文新聞稿。
- 115 年 5 月 18 日舉辦「TSIA IC 產業市場趨勢暨專題研討會」。
- 積極參與國際組職 WSTS。

四、財務委員會

主委：力積電 - 邱垂源資深處長

- 115 年 6 月 16 日與勤業眾信聯合會計師事務所 (Deloitte) 合辦「跨境佈局 × 機密防護：半導體產業面對南向投資與 AI 風險的雙軸策略」研討會。

五、環保安全衛生委員會

主委：台積電 - 房漢文處長

- 115 年 4 月 29 日出席由經濟部產業發展署召開「製造業溫室氣體管理因應與調適計畫」電子業關鍵業者諮詢會議。
- 115 年 4 月 29 日出席由經濟部標準檢驗局召開「環境保護國家標準技術委員會 115 年第 8 次會議」。
- 115 年 5 月 15 日召開「2026 年環安委員會第二次委員會會議」。
- 115 年 6 月 24 日出席由環境部召開「列管全氟及多氟烷基物質及其運作管理事項」草案研商會議。

六、產學委員會

主委：台積電 - 張孟凡處長

- 115 年 4 月 17 日假國立清華大學舉辦「人工智慧運算架構與演進趨勢」校園專題講座，特別邀請到聯發科技梁伯嵩資深處長擔任演講嘉賓。

- 115 年 4 月 21 日假國立中山大學舉辦「後摩爾時代：屬於先進封裝的黃金十年」校園專題講座，特別邀請到聯華電子王裕平處長擔任演講嘉賓。
- 115 年 5 月 8 日假國立中興大學舉辦「邁向智慧車輛時代的封測整合新篇章」校園專題講座，特別邀請到日月光半導體林士絜資深處長擔任演講嘉賓。
- 115 年 5 月 21 日假國立陽明交通大學舉辦「Timing & Moments」校園專題講座，特別邀請到志聖工業梁又文總經理兼執行長擔任演講嘉賓。
- 115 年 5 月 25 日假國立臺灣科技大學舉辦「啟航之旅 迎向未來」校園專題講座，特別邀請到華邦電子白培霖副總經理擔任演講嘉賓。
- 為因應全球半導體人才競逐趨勢，解決人才供需不平衡的問題，推動「台灣半導體人才供需分析與職涯地圖建構計畫」。
- 因應經濟部需要，執行辦理「產學訓培育合作網絡計畫」合作案。
- 持續辦理「TSIA 產學校園大使」巡迴校園演講。

七、能源委員會

主委：台積電 - 王英郎資深副總經理

- 115 年 5 月 11 日出席由經濟部產業發展署召開「製造業溫室氣體管理因應與調適計畫」115 年度產業溫室氣體減量績優廠商遴選作業原則 - 專家諮詢會議。
- 115 年 6 月 23 日出席台電與 TSIA 未來十年電力供需交流會議。

八、半導體獎遴選委員會

主委：國立陽明交通大學 - 孫元成副校長暨產學創新研究學院院長

- 籌備 2026 TSIA 半導體獎頒獎典禮及相關事項安排。

九、產業政策委員會

主委：聯發科技 - 顧大為共同營運長暨財務長

- 不定期就政府政策召開會議討論，並提交產業立場及建議。

十、JSTC 委員會

主委：台積電 - 張宇恩處長；協同主委：瑞昱半導體 / 黃依瑋副總經理

- 參與 WSC / JSTC / GAMS 相關會議。
- 定期召開 JSTC Post Meeting。

十一、設備委員會

主委：漢民科技 - 林士青副總經理

- 115 年 5 月 8 日關鍵零組件工作小組與金屬工業研究發展中心召開交流會議。
- 115 年 5 月 15 日召開 2026 TSIA 半導體設備創新獎複審會議。
- 116 年 6 月 2 日召開 TSIA 設備委員會會議。
- 協助臺灣大學雲林分部辦理半導體設備學分班。

新會員介紹

■ 編輯部

南亞塑膠工業股份有限公司

Nanya Plastics Corporation



公司概况：

南亞塑膠公司創立於 1958 年，為台塑集團主要成員，產業佈局涵蓋塑膠加工、化工原料、電子材料、聚酯纖維及機電工程等領域，並於台灣、大陸、美國、越南及印尼建置完整上下游垂直整合生產基地，奠定穩健的經營基礎。

本公司歷經多次產業轉型，電子產品及材料營收占比已超過五成，發展重心聚焦電子產業，並積極推動產品、事業、低碳及數位四大轉型，結合半導體及高階電子材料、生技醫療、減碳與低碳產品等產業趨勢，持續提升競爭力。

隨著 AI、高效能運算與先進封裝等快速發展，公司除持續深化以電路板為主軸的高階電子材料，包括特殊玻纖絲（布）、銅箔、樹脂及銅箔基板外，亦積極開發晶圓保護膜、導線架用隔離片、PFA 管材（件）、CoWoS 封裝用離型膜，以及特殊剝膜液、電子級雙氧水、製程用氣體等關鍵材料，滿足半導體產業需求。

南亞塑膠公司結合跨國製造能力與綠色創新技術，致力成為全球關鍵材料供應夥伴，並持續與產業攜手合作，共同打造兼具韌性與永續的供應鏈。

網址：<https://www.npc.com.tw/>

李長榮先進材料股份有限公司

LCY Advanced Materials CORP.



公司概况：

李長榮先進材料股份有限公司深信生生不息的未來，來自對科學的重新想像；本著健康安全、誠信正直、擁抱責任、持續改善、共創價值的企業價值，於電子與半導體材料科學領域持續耕耘，足跡遍及台灣、中國大陸、及美國。展望明天，李長榮期以不斷成長的動能，培育未來材料科學菁英及帶動整體產業的轉型，催化創新未來。

網址：<https://www.lcycic.com/zh>

偉勝乾燥工業股份有限公司

Weisun Industrial Co. Ltd.



公司概况：

自有品牌「WEISUN」，以「客製化」為導向，為客戶量身打造符合各類製程所需之專業乾燥設備。歷經半導體、電路板、面板等不同產業需求各異的挑戰及淬鍊，我們持續累積自主技術研發能力，代工比重逐年調降至 5%，成功發展自有品牌，由 OEM 轉型至 OBM 廠。偉勝秉持著「品質優良，服務第一，客戶至上」的經營理念，在核心技術上精益求精、研發精實創新，取得多項專利與認證，同時以最精實的專業技術團隊，提供客戶全方位與高效率的軟硬資源整合解決方案及規劃，以達到全自動作業—智能、綠能、永續企業願景。偉勝不僅提供代客烘烤服務，協助廠商降低產品開發初期資本設備支出，也響應循環經濟，協助產業既有烘烤設備的舊機維修、保養，透過舊機台的活化，循環再運用，賦予舊機創新的價值，減少資源的浪費，延長產品生命週期，共同達成淨零減碳。

網址：<https://www.wei-sun-oven.com/>

台灣帆軟有限公司

Taiwan Fanruan Co., Limited



公司概况：

台灣帆軟是行業領先的 BI 商業智慧和資料分析平台的供應商，旗下三大核心產品包含：

1. 低程式碼一站式資料整合平台 FineDataLink：打造輕量化資料中台，實現數據毫秒級同步。
2. 企業戰情室與報表軟體首選 FineReport：從資料錄入、資料整合到資料展示、資料分析的一站式視覺化解決方案。
3. 更適合企業的商業智慧軟體 FineBI：自助式大數據分析平台，讓資料變現更簡單。

截至 2025 年，帆軟在全球已有 20 家分公司，擁有 43,000+ 家合作企業，覆蓋 233 個細分行業。旗下產品已被應用於 92,000+ 個資訊化項目，每日有超過 500 萬+ 使用者於帆軟軟體進行數據分析與決策。

網址：<https://www.fanruan.com/zh-tw>

亞東工業氣體股份有限公司

Air Liquide Far Eastern Ltd.



公司概况：

氧氣、氮氣、氬氣以及許多其他關鍵小分子，是支撐世界與生活的無形支柱。自 1902 年成立以來，這些分子一直是液空集團核心業務的基礎。作為工業與醫療保健領域氣體、技術及服務的全球領導者，液空集團扮演著眾多產業的中流砥柱；我們在 59 個國家擁有約 6.5 萬名員工，服務 430 萬名客戶與患者。2025 年，集團營收接近 270 億歐元，展現了強勁的績效表現與實質性增長。液空集團擁有多元且具韌性的商業模式，並在全球各地建構了強大的在地佈局。憑藉深厚的工程專業知識與技術創新，液空集團提供有彈性的解決方案，協助提升工業效率、加速去碳化進程並強化價值鏈。透過策略性地佈局成長市場與大趨勢，集團持續伴隨關鍵的工業與社會轉型，以創造長期附加價值並打造永續未來。

液空集團於巴黎泛歐交易所 (Euronext Paris) 掛牌上市，並被列入 CAC 40、CAC 40 ESG、EURO STOXX 50、FTSE4Good 及道瓊歐洲最佳企業指數 (Dow Jones Best-in-Class Europe Index)。

亞東工業氣體 (Air Liquide Far Eastern；ALFE) 係由全球工業氣體製造及服務的領導者，營運超過百年的法國液空集團 (Air Liquide) 與遠東新世紀集團 (Far Eastern) 於 1987 年合資設立於台灣，為在台投資規模最大的法籍製造商，在台灣員工超過 800 人，服務據點遍及台北、新竹、台中、台南、高雄，以及各大科學園區。

網址：<https://tw.airliquide.com/zh>

悟智股份有限公司

Deep Wise Co., Ltd.



公司概况：

悟智成立於 2018 年，總部坐落在中科科學園區，是一家專注於 AI 視覺檢測與智慧製造解決方案的領先者。憑藉著「AI 演算法 × AOI 設備 × 自動化整合」的三大核心能力，我們致力於將人工智慧技術深度融入工業製造，為客戶打造升級轉型的關鍵力量。

在產品方面，我們推出了 ADC 自動瑕疵分類軟體、SOP 行為模式監控，以及專業的晶圓瑕疵與外觀檢測設備。這些頂尖技術現已廣泛應用於半導體產業、電子製造與智慧工廠等高精密領域。

我們善用 AI 技術來提升良率、效率與品質管理能力，不僅協助企業在生產線上實現自動化與精準檢測，更透過智慧化的數據驅動，全面優化管理效能。未來，我們將持續深耕技術，成為您邁向智慧製造的最強後盾。

網址：<https://www.deep-wise.com.tw/>

迅得機械股份有限公司

Symtek Automation Asia



公司概况：

迅得機械自 1999 年以來，開拓多個產業之自動化市場，如陶瓷基板、電子組裝、LED、IC 封測、半導體等產業，成立半導體載板事業部 (IBU)、半導體封測事業部 (BBU)、半導體晶圓事業部 (FBU) 與大陸事業部 (SAC)。曾榮獲小巨人獎、國家磐石獎、創新研究獎等多項殊榮。

隨著數位製造技術演進，本公司將自動化之核心技術應用升級，與影像視覺、無線通訊、Big Data (巨量資料) 處理、機械人與自走車及智能化軌道車系統之整合能力，為製造業搭建工業 4.0 之智慧工廠。

為了提供完整的市場服務，迅得集團包括半導體事業群 (SBG) 與大陸事業群 (CBG)，分別由半導體晶圓事業部 (FBU)、半導體封測事業部 (BBU)、半導體載板事業部 (IBU)、智慧物流事業處 (AMHS) 與東莞廠 (SAC)、昆山廠 (SAE)、淮安廠 (SAH) 組成，為人才提供成長環境與發揮之舞台。

主要產品與服務：半導體製程儲存系統、全廠自動化方案、無人化搬運系統等智慧製造解決方案。

主要商品 / 服務項目

- 半導體載板事業部 (IBU)
包含印刷電路板、軟板、IC 載板與封裝、HDI、陶瓷基板…等電子產業自動化設備與整廠物流規劃與智能自動化整合服務。
- 半導體封測事業部 (BBU)
半導體後段封裝領域的自動化設備開發，致力於實現「無人化智慧工廠」的願景。透過精準的機器人控制技術與高效的物流整合方案，提供從物料存儲到搬運的端到端解決方案。
- 半導體晶圓事業部 (FBU)
提供半導體晶圓代工廠、DRAM 廠等 IC 製造以及後段 IC 封測產業完整的無塵室倉儲設備、自動化與整廠物流規劃，以及智能自動化整合服務。
- AMHS 自動化物料搬運事業處
包含無人小車 AGV/RGV、倉儲整合系統、系統智慧控制、軟體設計與控制、物流通訊控制，以及視覺系統設計等產業自動化系統整合規劃與物流整合服務。

網址：https://www.saa-symtek.com/zh_tw/index.html



原來， 祕魯不是只有馬丘比丘

一路玩到掛

■ 羅雅麗

或許是小時候看過的法櫃奇兵令我印象深刻，對於古文明總有些莫名的憧憬，於是印加文明的馬丘比丘一直是我的十多年來的口袋名單，今年終於夢想成真了。

走過一圈祕魯後，才發現祕魯比我預期的好玩好看得多了，原來，祕魯不是只有馬丘比丘。今天將先介紹祕魯的古文明遺址，接著是其自然景觀。

借用網路上的旅遊地圖，大致說明一下此次的路線。

經過兩天一夜的轉機才抵達了首都利馬。走馬看花走過利馬後，第一站重頭戲是納斯卡線，再回到利馬搭國內線飛往印加時期的首都 - 庫斯科，周邊景點 - 聖谷 - 印加遺址非常的豐富。再搭巴士與火車到了熱水鎮，朝聖完馬丘比丘後回到庫斯科搭巴士到普諾。

圖中的阿雷基帕也是很不錯的景點，但因為時間關係此次行程暫時忍痛捨去。



* 資料來源：東南旅遊

納斯卡

• 納斯卡線

(維基百科) 位於秘魯南部沙漠上數百個巨大地面圖形，這些圖案有幾何圖形，也有蜥蜴、蜘蛛、鯨魚及仙人掌等動植物的輪廓圖。推論應與祈雨儀式有關。然而如此巨大的圖案僅能從高空觀察，古人如何精準的製



▲ 蜘蛛，寬約 33 公尺



▲ 仙人掌



▲ 外星人依依不捨說 Bye Bye

圖是一大迷團。納斯卡線條已存在了 2000 多年，因當地人跡罕見，氣候十分乾燥，又四季無風，故地上圖案能一直保存。

從利馬出發須搭單程六小時的車，只為了 30 分鐘小飛機上的驚鴻一撇。

六人座的小飛機，為了讓兩側遊客都可以看到圖案，小飛機會不時回頭，然後，一會壓低右翼，一會壓低左翼。即使我已經吞了兩顆暈車藥，後背還是在冒冷汗，拍照時不敢看螢幕就胡亂按一通，幸好大部分都有拍到。

庫斯科

庫斯科被安地斯山環繞，是過去印加帝國的首都，也是印加文明的商業、農業與宗教中心。城市中的古城列入聯合國教科文組織世界遺產。周邊景點聖谷有著許多印加遺跡，包括 Moray、Pisac、Ollantaytambo 等，這條路線是從庫斯科到馬丘比丘的必經之地。

• Moray 圓形梯田

這些梯田中是古印加人的超級智慧，由於高低落差間的溫差達 15 度，日照的位置角度也不同，將不同的植物在不同溫度日照區種植，藉由實驗發現植物適合生長的條件。

• Maras 鹽田

這裡之所以能生產鹽，是因為源泉水中含有極高的鹽分，從印加帝國時期當地人就利用高海拔的強烈日照，配合地形設計鹽池，便能產出鹽來！世世代代直到現在的讓小鎮的居民以此為生。

• Ollantaytambo 奧揚泰坦博

重要的印加遺址 - 奧揚泰坦博 Ollantaytambo 太陽神廟，僅次於馬丘比丘壯觀與美麗，而大多數前往馬丘比丘的火車都從這裡出發。



▲ 圓形梯田



▲ 鹽田



▲ 奧揚泰坦博

熱水鎮

若要前往馬丘比丘，一定會經過的一個美麗小鎮，鎮內有溫泉故名熱水鎮。

• 馬丘比丘

海拔兩千多米的一個印加遺址，約在 1438-1472 年建造的，1911 年考古學家被當地人帶到馬丘比丘而使全世界都注意到。1983 年馬丘比丘古神廟被聯合國教科文組織定為世界遺產，且為文化與自然雙重遺產。2007 年，馬丘比丘被評為世界新七大奇蹟之一。古印加人將巨大石頭從各地運送到馬丘比丘。這些石塊之間並未使用任何黏著劑卻能夠精確而牢固地堆疊在一起，其縫隙甚至不到一毫米，有的甚至無法容納一張紙的厚度。數百年來，馬丘比丘經歷過無數次的地震和山洪，但古城內的建築物都安然無恙，毫髮無損。這在當時的技術是如何做到的呢？在沒有印加文字的情況下，印加文明留下了令現代人驚嘆的智慧。



► 馬丘比丘



▲ 熱水鎮



接下來介紹一下秘魯的自然景觀，秘魯全境從西向東分為三個區域：西部沿海區為熱帶沙漠區；中部山地高原區主要為安第斯山中段，平均海拔約 4300 米，亞馬孫河發源地；東部為亞馬孫熱帶雨林區，屬亞馬孫河上游流域。這次的行程有熱帶沙漠、安地斯山上的彩虹山與的的喀喀湖。

• 熱帶沙漠

生平第一次踏上一望無際的沙漠，既新奇又興奮，每踏一步，腳都會陷進沙裡而留下深深的腳印。利用沙丘高低差，這裡有很多遊客在玩沙漠越野和滑沙，如同玩雲霄飛車般的刺激。一直到看到夕陽後我們才依依不捨離開。

• 彩虹山

是秘魯安地斯山脈的一座山，海拔 5200 公尺，因富含不同的礦物質而呈現多層不同的顏色一紅、黃、綠、藍交錯，是秘魯最壯觀的自然奇景之一。這樣的高海拔對我來說真的是一項極大的考驗，即使克服高山症的藥已經服用多天，爬上去時還是每十多步就要休息一下，心臟極度不適，呼吸困難，路邊還有人蹲下來吐了。不過這一切的辛苦在看到彩虹山的那刻就值得了。

• 的的喀喀湖

位於安地斯山脈上全世界海拔最高 (3812 公尺) 的高山湖泊，也是南美洲最大的淡水湖。湖泊中有許多島嶼，大部分都有人居住，也有幾個島嶼上面都有印加時代的神廟遺址。而最出名的就是數十座漂浮在湖上，用蘆葦草鋪成的人工島嶼，形成很特殊的景色。



▲ 沙漠滑沙



▲ 彩虹山



▲ 的的喀喀湖



▲ 蘆葦島

後記

在前往的的喀喀湖的巴士上，遇到同樣來自台灣的年輕夫妻。聊天中談到，他們不打算生養孩子，只想一直旅行。這趟是請假一年的環遊世界，才去過了非洲與歐洲。談到我們接下來會去智利看摩艾像，而他們將前進東部的亞馬孫熱帶雨林看動物。聽起來是多麼酷炫的行程啊。立馬筆記下來列入了我的人生清單。秘魯，或許我們會再相遇。



啟動TSIA 產學委員會產學基金募集

TSIA 理監事會於 2013 年 6 月成立產學委員會，宗旨為協助會員善用學術界等資源，以供半導體產業人力資源相關佈局規劃，進而提升半導體產業的研發力與競爭力，促進產業與學界之互動交流，培養學生早期瞭解並參與半導體產業，促成青年才子以半導體產業為其終身事業。

今年計畫持續展開，產學委員會相關計畫執行所需費用需要您的支持，我們邀請所有會員公司共同參與及支持 TSIA 產學委員會產學基金募集，更歡迎個人捐款，共襄盛舉，以利後續工作之推動。

產學委員會目前正在積極進行的工作計畫有：

- 一、規劃執行產業公協會產學訓培育合作網路計畫。
- 二、辦理 CEOs 大專院校校園巡迴演講。
- 三、臺灣半導體產業人才供需調查。
- 四、協辦臺灣半導體產學研發聯盟桂冠計畫 (TIARA)。
- 五、產學基金籌措：目的為支付產學合作運用過程中之必要行政費用，如會議費、專案執行費用、贊助支援 TSIA 半導體獎不足款項及未來陸續新增的產學合作計畫等。

產學基金為專款專用，保管單位為 TSIA 秘書處。本案開收據亦可抵稅，敬邀有志之士共同參與！請填寫並回傳下列回函至 TSIA 秘書處，我們會儘快與您聯絡，謝謝。

本案聯絡人：台灣半導體產業協會 顏嘉霖 經理

Tel : 03-591-3477 E-mail : joyce@tsia.org.tw

公司名稱 / 個人姓名：_____

聯絡人 / 職稱：_____ 電話：_____

E-mail：_____ 傳真：_____

金額：NT\$ _____ (公司/單位 NT\$25,000起，個人無金額限制)

TSIA 入會申請資格及辦法



歡迎申請加入 TSIA 台灣半導體產業協會，請至 TSIA 網站 www.tsia.org.tw 會員專區了解入會辦法，並直接填寫入會申請，或致電 03-591-3477 洽詢，我們將儘速與您聯絡！

會員

團體會員	凡總公司設於中華民國之半導體產業相關機構（研發、設計、製造、構裝、測試、設備、材料及其他與半導體相關廠商），並在台灣設立登記者，填具入會申請書，經理事會審核通過，並繳納會費後，成為會員，並依據所繳常年會費數額推派代表二至三十人行使會員權益。
國際會員	凡總公司設於中華民國境外之半導體產業相關機構（研發、設計、製造、構裝、測試、設備、材料及其他與半導體相關廠商），在台灣設立分公司、辦事處或研發中心，填具入會申請書，經理事會審核通過，並繳納會費後，成為會員。
贊助會員	捐助本會之非半導體相關團體，經本會理事會通過後，得為贊助會員。
榮譽會員	由理事會推薦頒贈。

會費

入會費		會員（榮譽會員除外）於本會時，應一次繳納入會費新台幣1萬元整。		
常年會費	團體會員	資本額(新台幣/元)	常年會費/年(新台幣/元)	得派代表人數
		二億以下	2萬元	2人
		二億(含)~四億	4萬元	3人
		四億(含)~十億	6萬元	4人
		十億(含)~三十億	12萬元	6人
		三十億(含)~一百億	18萬元	8人
		一百億(含)~五百億	32萬元	12人
		五百億(含)以上	90萬元	30人
	國際會員	級數 定義(根據加入會員時之前一年度排名)		常年會費/年(新台幣/元)
		A	全球前二十大半導體公司	60萬元
		B	全球前二十大IC公司及各國/地區十大半導體相關公司，非屬於全球前二十大者	15萬元
		C	其他	5萬元
	贊助會員	每年新台幣2萬元整。		

WELCOME TO JOIN US