



# Taiwan Semiconductor Industry Association



## >> 專題報導

- 由供應鏈營業秘密管理連結落實 ESG

## >> 國際瞭望

- 2025 WSC / JSTC 會議報告
- 2025 Semiconductor PFAS Consortium 會議記要
- 2025 Server / Cloud Computing / AI Forum 活動報導

2025

July

NO. 113

# 目錄 contents



創刊日期：中華民國 86 年 7 月  
出版字號：新聞局版台省誌字 1086 號  
發行人：侯永清  
總編輯：吳志毅  
執行編輯：陳淑芬 / 江珮君  
編輯小組：石英堂 / 黃佳淑 / 陳昱錡 / 顏嘉霏  
發行所：台灣半導體產業協會  
地址：新竹縣竹東鎮中興路四段 195 號  
53 館 802 室  
網址：www.tsia.org.tw  
電話：03-591-3181  
傳真：03-582-0056  
E-mail：candy@tsia.org.tw  
美術編輯：創意有方設計有限公司  
地址：新竹縣竹北市福興路 875 號 3 樓  
電話：03-6563925 / 6563950  
傳真：03-6571809

## 台灣半導體產業協會簡訊

TSIA NEWSLETTER 2025 | July NO. 113

## 編者的話

### 01 編者的話

### 專題報導

02 由供應鏈營業秘密管理連結落實 ESG

### 國際瞭望

06 2025 WSC / JSTC 會議報告

12 2025 Semiconductor PFAS Consortium 會議記要

16 2025 Server / Cloud Computing / AI Forum 活動報導

### 會務報導

21 2025 TSIA 半導體獎獲獎摘要及感言

38 TSIA 2025Q1 IC 產業動態觀察與展望暨研討會

42 TSIA 財務委員會研討會系列報導

44 2025 TSIA 校園巡迴講座系列

50 TSIA 委員會活動摘要

52 新會員介紹

### 廣告索引

15 2025 IC 設計聯誼會贊助方案

20 TSIA 產學基金募集

37 TSIA 入會申請資格及辦法

41 WSTS 半導體統計資料訂購辦法

56 TSIA 2025 年會贊助預告

2025 年 TSIA 年會已確定於 10 月 23 日假新竹國賓大飯店召開，這場年度的最大活動今年將以「提升 AI 上下游供應鏈韌性，再創產業新局」為主軸，邀請和碩聯合科技董子賢董事長擔任專題演講嘉賓及各界專家進行精彩論壇，會中將頒發 2025 TSIA 半導體獎。而為擴大會員服務，去年首次規劃現場展示攤位，獲得熱烈迴響，今年再度特別規劃，提供會員與客戶互動的最佳機會，名額有限，歡迎會員踴躍贊助及參加。

本期「專題報導」單元，邀請資策會科技法律研究所鄒宗萱副所長與會員分享「由供應鏈營業秘密管理連結落實 ESG」一文，探討關於營業秘密外部活動的洩密風險與因應措施，並從國內外案例糾紛類型、判決趨勢，提出供應鏈營業秘密管理建議作法。

「國際瞭望」單元內容相當豐富，包括 5 月份在中國青島舉行的 WSC 年度 CEO 大會及 JSTC 會議分享、2025 年 4 月 14-18 日在亞利桑納州鳳凰城舉辦的 SESH A 研討會及 Semiconductor PFAS Consortium 會議紀要、以及 JEDEC 與 TSIA 聯合於新竹舉辦之「2025 Server / Cloud Computing / AI Forum」活動報導，期能透過國際活動的分享，帶給 TSIA 會員國際間半導體產業的相關訊息，並協助會員了解各國廠商所關注之議題。

本期「會務報導」內容包括 2025 年 TSIA 半導體獎獲獎摘要、2025Q1 IC 產業動態觀察與展望暨研討會、財務研討會以及校園巡迴演講系列、新會員介紹等，感謝會員公司的持續支持及對本會活動的積極參與。

TSIA 近期活動還包括 8 月 15 日舉辦之「TSIA 2025Q2 IC 產業動態觀察與展望暨專題研討會」，8 月 26 日舉辦之「TSIA & AITA IC 設計研討會：生成式 AI 晶片與整合設計」、9 月 22 日舉辦之「TSIA 2025Q3 財務研討會」等，歡迎會員與非會員踴躍報名參加。活動詳情與報名辦法請密切注意 TSIA 網站 www.tsia.org.tw 及 TSIA 臉書所發佈之訊息。會員若對 TSIA 活動有問題，也歡迎與秘書處聯絡。

### 約稿

1. 本簡訊歡迎您的投稿，文章主題範疇包含國內外半導體相關產業技術、經營、市場趨勢等。內文（不包含圖表）以不超過四千字為原則，本會保有刊登之權利。
2. 來稿歡迎以中文打字電腦檔投稿，請註明您的真實姓名、通訊處、聯絡電話及服務單位或公司，稿件一經採用，稿費從優。
3. 本簡訊歡迎廠商刊登廣告，全彩每頁三萬元，半頁一萬八千元。會員廠商五折優待。意者請洽：江珮君 03-591-3181 或 email 至：candy@tsia.org.tw

# 由供應鏈營業秘密管理 連結落實 ESG

■ 財團法人資訊工業策進會 科技法律研究所 / 鄒宗萱 副所長

營業秘密是可以用來保護關鍵技術資訊(如：參數、製程等)或關鍵商業資訊(如：成本分析、市場策略等)的智慧財產權。企業用於生產、銷售或經營的資訊，具備秘密性、經濟價值、合理保密措施，就能主張營業秘密，不用像專利一樣提出申請，而將資訊對外公開。換言之，營業秘密必須透過合理的保密措施，維持其秘密性，一旦洩密，將不再具有秘密性，難以維持市場競爭優勢。因應永續發展浪潮與供應鏈間的活動增加，營業秘密爭議除了新聞報導常見的員工竊密案例外，於外部活動發生的營業秘密外洩事件，有逐步增加的趨勢，例如為了落實 ESG，企業可能推動供應商導入減碳製程等綠色技術，過程中即可能涉及營業秘密的流通，也會增加相關資訊從供應商洩密的風險。

有鑑於此，本文將聚焦討論委外製造、商業投資等外部活動的洩密風險與因應措施。首先從國內外案例類型化涉外活動的營業秘密糾紛，再從我國敗訴判決實務歸納涉外活動的營業秘密管理缺口，最後提出供應鏈營業秘密管理建議作法。

## 一、涉外活動的營業秘密糾紛類型

### (一) 國際案例

美國最大電動汽車公司 Tesla，於 2024 年 6 月 14 日向美國加州北區地方法院控訴前供應商 Matthews International (下稱 Matthews 公司)，主張其不當使用 Tesla 公司有關乾電池電極(下稱「DBE」)的營業秘密。自 2019 年起，Tesla 公司委託 Matthews 公司協助共同開發 DBE 設備，Matthews 公司收受 Tesla 公司提供的設計圖、參數、測試報告與製程設備。其後，Tesla 公司發現 Matthews 公司將合作期間所接觸的技術資訊，寫入其專利申請中，並與第三方企業(Tesla 公司的競爭對手)進行技術合作與設備銷售，Tesla 公司因此於 2024 年與 Matthews 公司終止合作並提起訴訟，目前尚未有判決結果。

另一起案例則是發生在日本，神戶瑞穗本舖專門生產「超 Q 彈生麵」，在 2013 年與東京麵類製造商島田屋簽署保密協議，向對方揭露「超 Q 彈生麵」的製作方法，並將產品製造外包給島田屋，合作關係持續至 2021 年。在 2024 年的一場客戶會議中，神戶瑞穗本舖的負責人試吃島田屋的產品，發現口感幾乎一樣，且查看產品標示後發現原料完全一致，懷疑島田屋可能未經授權使用了其配方與技術，進而於 2025 年 3 月提起訴訟，要求法院判賠 1 億日圓，目前尚在審理中。

### (二) 國內案例

#### 1. 企業的客戶變成供應商的客戶

- (1) 合作終止後繼續使用公司的營業秘密製造產品並銷售：A 公司主要業務為生產金屬球塞，並將部分工序委託 B 公司製造，合作過程中 A 公司曾交付「金屬球塞加工圖紙」及「該圖紙上所載之數據資料」予 B 公司，終止合約後，B 公司竟繼續使用該營業秘密資料生產球塞產品，並銷售給 A 公司的重要客戶。
- (2) 合作過程中私下銷售他人牟利：A 公司主要從事開發食補保健食品，並提供食材與配方委託 B 公司代工製造，結果 B 公司竟私自利用該配方生產產品提供他人牟利。
- (3) 合作過程中私自接洽合作公司的客戶：A 公司主要從事廣告行銷，與知名超商有合作關係，因而向 B 公司訂購托特包等產品，結果 B 公司私自向該知名超商招攬生意，洩漏產品圖、價格、生產細節等營業秘密，意圖以較低報價取代 A 公司與超商的關係。

#### 2. 公司員工與供應商合作瓜分市場

A 公司主要從事仲介投資人在日購置、出售、管理不動產等事宜，與 B 公司訂有仲介契約書，約定 A 公司介紹客戶予 B 公司後，B 公司應給付佣金等事項。嗣後 B 公司竟與 A 公司員工勾結串通私自將客戶資料移轉，再成立業務範圍完全相同之 C 公司，並僱用該名 A 公司員工，以利 C 公司採用 A 公司之作業流程運作等行為。

#### 3. 供應商與競業合作爭奪客戶

A 公司主要業務為製造退火爐，其委託 B 公司設計可以調整參數、溫控模式之退火爐及其操作軟體，並由 A 公司販售予其自身客戶，B 公司則從中抽取權利金。後續因 B 公司不欲再繼續製作及販售退火爐及其操作軟體，雙方約定將 B 公司設計的退火爐及其操作軟體交由 A 公司申請專利。嗣後，B 公司明知 C 公司為 A 公司的競爭對手，竟與 C 公司合作，並向 A 公司的客戶販售相同的退火爐。

#### 4. 合作不成反而洩密

B 公司主要從事彈簧製造加工，甲、乙分別擔任 B 公司的董事長及總經理，兩人以 B 公司名義向 A 公司提出優渥的條件投資氫美機產品。A 公司首肯此投資合作後，甲、乙即藉由需要了解氫美機產品資訊為由，使 A 公司交付有關「產品零件細項」、「電控材料規格表」等營業秘密，嗣後成立醫療器材公司，利用前述營業秘密仿造生產氫美機營利。

#### 5. 供應商藉維修設備竊密

A 公司主要從事晶圓代工測試等服務，某日其設備維護廠商之員工甲進入 A 公司對三號機臺進行自動化連線功能之安裝，期間趁陪同工程師處理其他事務時，甲獨自轉往不在該次維修範圍的二號機臺，並打開操作介面，將該機臺內的製程參數抄錄至預藏之隨身記事本，竊取二號機臺之製程參數。

#### 6. 營業秘密被供應商申請專利

A 公司主要從事研發保健食品，委託 B 公司為其代工代料生產，並將白藜蘆醇配方及其製造方法交給 B 公司製造相關產品，結果 B 公司未經 A 公司同意，竟將系爭配方揭露於產品外盒，並將某配方申請發明專利，更利用代工代料製造產品的機會，仿冒 A 公司的品牌及擅自重製產品，銷售給 A 公司的經銷商。

從以上案例可知，涉外活動的營業秘密糾紛為各行各業、不論規模大小，均不可忽視的議題，其糾紛類型主要有三，一是營業秘密被供應商以其名義申請專利、二是供應商使用營業秘密牟利，包含與公司員工勾結串通等模式，將營業秘密賣給競業或者私自搶奪客戶/瓜分市場等、三是假借合作名義獲取營業秘密。

## 二、涉外活動的營業秘密判決趨勢

由前述案例可知，主張營業秘密受有侵害的前提，必須先能具體企業受侵害的營業秘密標的，例如：Tesla 公司有關乾電池電極的設計圖、參數、測試報告等資料。反觀我國多數企業的情況，根據財團法人資訊工業策進會科技法律研究所創意智財中心（資策會科法所創智中心）近三次（2019年、2021年、2023年）發布的「企業智慧財產管理現況與需求調查」顯示，營業秘密是企業最重要的智慧財產，僅次於發明專利，但是擁有率（掌握度）卻遠低於發明專利，可見企業不清楚自己擁有哪些營業秘密，進而採取合理保密措施。統計2013年至2024年營業秘密判決，約有13%涉及外部活動，雖然比例不高，但敗訴率卻高達80%。以下歸納不具營業秘密三要件的情形。

### （一）不具秘密性的情形

法院判定不具秘密性的事例中，分析其原因包含 1. 未限制接觸的對象（如：資訊揭露予多位非涉及相關業務的員工）、2. 資訊未經篩選分析（如：未涉及任何客戶喜好或特殊需求分析的客戶名單）、3. 得透過公開管道取得的資訊（如：已寫入專利範圍的技術、透過簡單電訪或問卷/市調即可獲得的資訊）、4. 透過簡單還原工程即可得知的資訊（如：拆解市售產品即可得知的電路布局）、5. 業界習知的資訊（如：同業參考相關文獻，並透過有限次試作即可得知的配方）。

### （二）不具經濟價值的情形

法院判定不具經濟價值的事例中，分析其原因包含 1. 未能提升競爭優勢（如：未涉決策名單/成本分析/交易背景的交易資訊、欠缺估值基準的銷售預測）、2. 外洩難以對組織造成不利影響（如：具時效性的歷史估值資訊）、3. 未有利於競爭同業（如：市售競品評分等同業不必然認同或可利用的資訊）、4. 因不具秘密性故不具經濟價值（如：產品尺寸、材質等已為消費者知悉的生產細節）、5. 非最終正確的資訊（如：僅為初稿且欠缺關鍵數據的設計圖）。

### （三）不具合理保密措施的情形

法院判定不具合理保密措施的事例中，分析其原因包含 1. 雖有簽訂保密契約但條款欠缺具體明確（如：僅泛指機密資訊類別，未具體例示需要保密的資訊）、2. 雖有權限控管但欠缺效果（如：有設定密碼但長年未更新、基於資料保存正確性，而非基於保密目的區分讀寫及唯讀兩種權限等）、3. 欠缺資料流通管制（如：資料雖有上鎖但任何人均可調閱、透過傳真機傳送資料使不特定人均可獲悉）、4. 欠缺資料重製管制（如：列印圖紙給工廠生產，卻未在工作結束後回收）、5. 欠缺設備管制（如：未封閉 USB 插槽等技術上可操作的管理）、6. 欠缺營業秘密教育訓練（如：未告知員工哪些資料是公司的營業秘密）。

## 三、供應鏈的營業秘密管理建議

由前述案例可知，涉外活動的營業秘密糾紛當事人不僅只外部單位（如：供應商、投資者、客戶等），還涉及內部員工（如：供應商與員工合作竊密等），故永續供應鏈的營業秘密管理，應同時作好內部管理與外部管理，而第一步均為盤點/鑑別營業秘密標的，確保具備秘密性與經濟價值，其次才是規劃合理的保密措施。

### （一）盤點/鑑別營業秘密

由前述判決歸納可知具備秘密性的資料通常具有以下特性，如：1. 難以透過公開管道取得、2. 非業界習知、3. 經過長期篩選分析、4. 難以透過還原工程取得等。具備經濟價值的資料通常具有以下特性，如：1. 能

提升組織競爭優勢、2. 有利於同業競爭、3. 資料外洩對於組織有不利影響、4. 投入相當人力、時間、資金等成本獲得等。企業應能從人力、時間、資金等方面說明營業秘密從無到有的投入歷程與成本，並凸顯該營業秘密與既有技術的差異性，及因而所能帶來的產業競爭優勢。

### （二）規劃合理的保密措施

不論內部或外部的營業秘密管理，機密識別（標示）、簽訂保密契約（明訂營業秘密歸屬、保密範圍與義務）都是最基本的保密措施。以下進一步區分內、外部管理說明分別所應強化的重點。

#### 1. 內部管理

在「人員面」實施「營業秘密教育訓練」，確保建立其營業秘密管理意識，包含告知營業秘密範圍、管理措施與禁止行為，並施以測驗等「有效性評估」，確保達到訓練效果；在「資料面」依據人員職務所需設定「最小接觸權限」；在「設備面」依據組織的人力、物力採取基本的技術管控，如：封閉 USB 插槽、限制使用隨身硬碟等。此外，已有判決肯定通過 TIPS 驗證可作為採取合理保密措施的佐證之一，臺灣苗栗地方法院 109 年度訴字第 592 號刑事判決「... 經檢視經濟部工業局臺灣智慧財產管理規範 (TIPS) 驗證登錄證書...，更足認○○○於 99 年間導入 TIPS 後，確有獲得經濟部工業局之驗證登錄，... 內部機密資料確已以不易被任意接觸之方式予以控管，而有為相當之有效保密行為，並使人得了解其有將機密資料作為營業秘密保護之意。」，顯示 TIPS 智財管理制度有助於企業內部保護營業秘密。

#### 2. 外部管理

在「人員面」實施「供應商稽核」，如：追蹤原料等使用數量，避免如前述判決情形，供應商私自超額製造銷售產品牟利；在「資料面」於揭露營業秘密時，評估採透過線上瀏覽、不可下載等模式揭露，避免營業秘密的流通，並取得外部單位收受證明。於合作關係結束後，要求外部單位提出聲明書等方式保證不再持有公司的營業秘密。

企業透過供應鏈營業秘密管理，將有助於 ESG 的實踐，例如：在 E 構面發展減碳製程技術並授權供應商使用，在 S 構面透過供應商稽核帶動供應鏈重視營業秘密管理，在 G 構面落實營業秘密內部與外部管理。藉由具體綠色營業秘密的範圍，從內到外落實營業秘密管理，鞏固企業的核心技術，強化供應鏈的永續發展。



資料來源：本文作者繪製

# 2025 WSC / JSTC 會議報告

■ TSIA / 陳淑芬 國際事務執行處長



2025 年 WSC / JSTC / TF 會議於 5 月 20-23 日假中國青島海天大酒店舉行，主要議題包括 ESH、IP、Customs and Tariff、Regional Support、Encryption、Supply Chain、Workforce Development 等。WSC 會議由長江存儲陳南翔董事長主持會議。JSTC 會議則由 CSIA 的 JSTC 主席魏少軍博士主持。相關會議時程如下：

日期	會議
5 月 20 日	各委員會及工作小組會議、雙邊會議
5 月 21 日	JSTC 會議 / WSC Reception / TSIA 代表團晚餐
5 月 22 日	WSC 會議 / WSC 晚宴
5 月 23 日	JSTC 會議

## 台灣半導體產業協會參與之代表包括：

1. WSC 代表團：由簡山傑常務理事（聯電總經理）帶領理監事代表與會，成員包括鈺創盧超群董事長、漢民陳溪新總經理、及力積電朱憲國總經理。
2. JSTC 代表團：由 TSIA JSTC Chair 張宇恩（台積電處長）率團，成員包括 Co-Chair 黃依璋（瑞昱半導體副總經理）、TSIA 吳志毅執行長、遼寧漢京半導體材料李英龍副董事長、TSIA 法律顧問 Christopher Corr、TSIA 陳淑芬國際事務執行處長及石英堂協理。

面對川普的關稅政策及中美貿易戰帶來的挑戰，WSC 各協會均認為在當今的環境下，WSC 這個平台更形重要，也有共識要在共通議題上持續積極合作。在與會 CEO 討論後，WSC 大會順利通過今年度的 WSC 聯合聲明及對政府的各項政策建言，TSIA 已正式將 WSC 建言提交台灣經濟部國際貿易署及相關主管機關參考。

勞動力短缺是目前 WSC 各協會非常重視的問題。這次的 CEO 大會中，CSIA 邀請北大教授就半導體產業人才趨勢及中國勞動力現況進行分享；WSC 各協會也就各自國內最新的勞動力發展相關法規及現況進行報告，本會在會中分享 TSIA 在校園演講與各主要大學學生及研究生分享的經驗。CEO 大會中也進行了車用電子議題的論壇，邀請比亞迪的專家與在場 CEOs 就未來的車用半導體發展趨勢及挑戰進行交流，鈺創盧超群董事長代表本會擔任論壇的與談人之一，分享沒有大規模品牌汽車製造廠的台灣，在車用半導體市場可扮演的角色，內容相當精彩。



## 相關議題重點摘要如下：

### I. Environment, Safety and Health (ESH)

WSC 呼籲各國政府在對半導體產業所需的重要化學品進行監管時，應給予產業足夠的時間，以評估該化學品在製造和供應鏈中的使用情況，以及尋找替代品，必要時並提供豁免。WSC 也呼籲各國政府持續支持針對 PFAS 在半導體製造應用中的檢測、處理與控制方法和技術的研發，並加速這些技術的採用。此外，WSC 建議各國政府在實施《吉佳利修正案》時，繼續對半導體產業使用的 HFCs 提供豁免。

資料收集及各工作小組的進展如下：

**溫室氣體 (GHGs)：**ESH 委員會主席報告了 2023 年 PFC 資料收集的結果。2024 年的資料收集仍在進行中，相關結果將在 11 月召開的 GAMS 會議上向 JSTC 報告。

**化學品：**委員會主席介紹了委員會在化學品及全氟和多氟烷基物質 (PFAS) 方面的合作，包括對 PFAS 排放模型的評估。

**水資源：**委員會主席介紹了關於水資源回用率公式標準化的討論工作以及資料收集的啟動情況。

**安全與健康 (S&H)：**委員會主席報告了 2023 年由五個協會匯總的安全與健康指標資料結果。2024 年的資料收集工作仍在進行中，相關結果將在 11 月召開的 GAMS 會議中向 JSTC 報告。

JSTC 檢討了 ESH 委員會相關資料收集不完整及未及時的問題，並要求 ESH 委員會持續相關努力，接下來將視各項資料收集狀況再決定是否在 11 月的 GAMS 會議中報告 ESH 數據，JSTC 尤其對於 11 月時的資料並未經過 5 月 WSC 會議通過表示疑慮。

會中通過，ESIA 將在 2025 年 6 月召開 ESH 委員會視訊會議，討論 2025 年 2 月 JSTC 會議的行動項目及後續步驟。在 10 月 1 日之前，ESH 委員會成員需向 JSTC 回報 2024 年資料收集的進展，包括各 WSC 協會提交資料的情況，以及溫室氣體、資源保護、安全與健康資料的準確性和可靠性。

## II. Anti-Counterfeiting

WSC 的 ACTF 白皮書更新工作仍在進行中。JSTC 討論後決定，在 2025 年 6 月 6 日前，主席 ESIA 需整合目前收到的所有對白皮書的意見和修改建議，並將整合後的版本分發給所有協會，徵求進一步意見。ESIA 並將於 2025 年 6 月 30 日前，召開電話會議，以協調意見並達成共識。

## III. Customs & Tariffs

### a) WTO Moratorium on Customs Duties on Electronic Transmission

WSC 歡迎 WTO 成員在 2024 年第十三屆部長級會議上作出的決定，即繼續維持不對電子傳輸徵收關稅的做法。但同時也對該暫緩政策最早可能於 2026 年 3 月 31 日到期表示擔憂。WSC 重申其呼籲 GAMS 與其他 WTO 成員合作，推動延長該項暫緩措施，並制定一項 WTO 協議，確保與半導體相關的資料和數位工具永久免於關稅及相關通關程序。主席 ESIA 還分享了 WSC 擬定的清單，列舉了當前跨境傳輸、如若暫緩政策不續期將會受到干擾的半導體相關資料類型。JSTC 決定繼續關注該政策的後續發展，各協會也同意檢視《WSC 半導體相關跨境資料類型清單》內容，並在 11 月的工作小組會議上討論。

### b) Customs Classification

WSC 強調，HS 命名應隨半導體技術的發展及時更新。WCO HS Committee 在 2025 年 3 月的會議上，同意修訂 HS 第 85 章 Multi-component IC 的法律說明，以便將 "MCP non-electrically interconnected" 產品分類至 HS 85.42 號稅號。下一步是等待 WCO 理事會批准該修訂，使其在 HS 2028 版本中正式生效。WSC 也呼籲 GAMS 支持修改 HS 8534，將 "智慧印刷電路板" (Smart PCBs) 納入該稅號。ESIA 表示歐盟海關正在審查該提案，並對此持積極態度。

### c) Digitalisation of Customs

工作小組正在關注 WSC 各地區的海關數位化措施，這些措施可能會影響進出口商提交至電子海關系統的資料的使用及保護方式。目前，工作小組正進一步識別潛在問題及可採取的對策。根據各協會提供的資訊，主席 ESIA 報告了 WSC 各協會提交的各地區海關數位化措施，並介紹了各地區如何保護數位海關資料。工作小組將開始討論 WSC 如何宣導海關數位化的一致性與最佳實踐。

### d) Trade Policy

WSC 呼籲 GAMS 致力於營造一個更可預期的貿易環境，並談判出快速解決各項貿易挑戰的方案。WSC 敦促 GAMS 與產業界密切溝通，也將全力支持 GAMS，共同尋求正面的成果。

## IV. Encryption

JSTC 討論了如何回應 GAMS 2024 年主席總結中的要求 – "檢視其他可能影響半導體產業的相關法規和標準，並在 2025 年的 GAMS Encryption 研討會上報告"。有協會質疑 GAMS 是否希望將討論範圍擴大至加密以外的標準，JSTC 決定將此問題提交至 WSC 2.0 進一步討論。小組主席 ESIA 將在 2025 年 6-7 月期間與所有協會分別召開雙邊會議，進一步討論 JSTC 於 2025 年 2 月會議中提出的行動計劃，以及如何回應 GAMS 的要求。各協會也同意在 7 月 31 日前，努力列出各自地區 1 至 2 項影響半導體產業的標準，以便分享給 GAMS；ESIA 也計劃在 9 月初，召開視訊會議，以確定標準清單並準備 GAMS 研討會。

## V. Protection of Intellectual Property

由於 GAMS 並未就 2024 年 WSC 聯合聲明中 IP 的相關建議作出回應，各協會分享了與各自 GAMS 的溝通情況。在與 WIPO 的合作議題上，關於 GAMS 應如何協助探索收集專利訴訟基礎統計資訊的可行方式，各協會回應如下：

- CSIA：中國的 GAMS 代表可能需要更多資訊，方能進一步推動工作；
- ESIA：歐盟 GAMS 代表在去年十月協商時間有限，但願意在下次會議中繼續討論；
- JSIA：正在與 GAMS 代表順利溝通，目前無任何問題；
- KSIA：韓國 GAMS 代表可能不是政府中處理專利資料事務的合適部門，同時多個議題之間的優先排序也較為困難；
- TSIA：台灣 GAMS 支持 WSC 建議，並準備與 WIPO 合作；
- SIA：美國 GAMS 代表尚未從相關聯邦機構獲得就此議題的指導，建議業界可直接與美國專利商標局 (PTO) 聯繫。

JSTC 指出，2024 年 6 月 WSC 已明確表示，WIPO 可以如 WSC 建議的透過將專利複審程式和專利法院訴訟資料納入 "書目資訊" (bibliographic data) 格式，每年一致且透明地改善相關統計資料。考慮此 WIPO 的回饋，JSTC 理解，需先建立各地區專利局之間的資料互通性與統一性，方能生成可用的統計資料。

JSTC 進一步指出，WSC 曾請求 GAMS 向各國專利局或其他相關機構傳達 WSC 建議，強調當前僅處於 "可行性探索" 階段。關於專利品質的相關建議未被納入 2024 年最終的 GAMS 聲明中，顯示各協會仍需進一步與 GAMS 緊密溝通，了解推進此項工作以及獲取相關統計資料的障礙。



在 " 標準必要專利 (Standard Essential Patents) " 方面，ESIA 表示歐盟委員會已宣佈撤回相關法規提案。因此委員會將結束對此議題的討論。

在 Third-Party Litigation Financing (TPLF) 議題同樣未被納入 2024 年 GAMS 主席總結中。各協會同意與 GAMS 進一步溝通，並鼓勵其在 2025 年釜山 GAMS 會議上支持並採納 WSC 建議。

## VI. Market & Growth

委員會主席 CSIA 對 JSTC 及 WSC 進行市場報告。2024 年全球半導體市場總規模增長 19.7%，達到 6,310 億美元。整體來看，2024 年半導體市場出現顯著增長。

關於晶圓廠產能資料的問題，由於過去 ESIA 的專家對 SEMI 原始資料進行了再計算，該專家退休後，ESIA 無法繼續提供晶圓廠產能資料，而且歷史產能資料需重新整理，因此，今年的產能報告，ESIA 僅能提供 SEMI 官方匯總與已發佈的資料做為暫時替代方案。經各協會討論後決定，ESIA 在 7 月 30 日前，需向所有協會確定是否能夠繼續提供與 2023 年前一致的晶圓廠產能資料。

## VII. WSC 2.0

主席 CSIA 報告了籌辦今年度 WSC 會議的狀況，包括邀請了四位演講嘉賓，以及舉辦了關於 " 汽車智慧化 (Automotive Intelligence) " 的論壇等。關於 WSC 主席代表 WSC 參與外部國際會議的議題則未能有共識。

## VIII. Regional Support

在 2025 年 5 月 21 日 JSTC 會議上，SIA 分享了 "CHIPS 法案 " 和 " 紐約綠色晶片計畫 (New York Green Chips Program) " 的最新進展，其餘協會則表示沒有可更新的報告。因此 JSTC 考慮徵詢 GAMS 是否要結束區域支持計劃的資訊分享。

關於 WSC 研擬中的 "Best Practices on Transfers of Govt / Authorities Funds" 文件，各協會就 WSC 達成共識的兩個原則 (Transparency & Market-Based Principles) 特別徵詢 GAMS 的意見。根據 GAMS 的回應，SIA 提出可附加註腳以澄清 " 透明性原則 " 的適用範圍；CSIA 則對該註腳內容表示擔憂，並提出為 "Market-Based Principles" 增加兩個新要素：自由貿易 (Free Trade) 與 非歧視 (Non-Discrimination)。由於意見分歧，各協會在近兩次 JSTC 會議上均未能就這些提議達成共識，因此所有協會同意向 GAMS 尋求進一步指示，也預計在今年 11 月的 GAMS Regional Support Workshop 中，完成對第三階段區域支持計劃的評估；及就 "Best Practices on Transfers of Govt / Authorities Funds" 的關鍵原則探討未來方向。

## IX. Global Supply Chain

主席 CSIA 就各協會提交的七份既有的研究報告草擬了全球供應鏈報告 (GSC Report)，向 JSTC 及 WSC 報告，該報告涵蓋了全球半導體供應鏈的多個層面及影響其運作的各類因素，最後並總結了六個地區為維持或提升半導體全球供應鏈韌性所做的努力。此份報告也將提交 GAMS 參考。

## X. Workforce Development

主席 JSIA 報告了相關行動的進展，同時分享了針對 WSC " 為什麼學生應該加入半導體行業？四個令人信服的理由 " 的說帖所草擬的新聞稿。各協會也在 WSC 會中簡報各自國內有關勞動力發展的近況。本會由 JSTC 主席，台積電張宇恩處長進行簡報，分享台灣目前的半導體人力需求情形、以及產官學及 TSIA 的各項努力。各協會同意持續就此議題繼續進行資訊分享。

## XI. Future Meetings

a) 2025 年 11 月 GAMS 會議：

由 KSIA 主辦，時間為 2025 年 11 月 3 日至 7 日，地點在韓國釜山。

b) 2026 年 2 月 JSTC 會議：

由 TSIA 主辦，時間為 2026 年 3 月 3 日至 6 日，地點在新竹。

c) 2026 年 6 月 WSC 會議：

由 ESIA 主辦，時間為 2026 年 6 月 9 日至 12 日，地點在瑞士日內瓦舉行。

TSIA 特別要感謝本會代表團成員及其公司 ( 包括台積電、聯電、鈺創科技、力積電、漢民科技、及瑞昱半導體 ) 的投入，這對台灣半導體產業的發展相當重要；本會代表團成員能在繁忙公務之餘，願意抽出時間協助 TSIA 參與 WSC 各項重要議題討論，這種服務公眾、為產業及國家無私奉獻之心，本會再次深表佩服及感激。

TSIA 會員若對 WSC 相關議題有任何意見或建議，歡迎與秘書處聯絡。

### 關於世界半導體理事會 (WSC)：

世界半導體理事會 (WSC) 為一全球主要半導體製造地區之半導體協會共同組成的國際組織，主要成員包括來自台灣 (TSIA)、美國 (SIA)、歐盟 (ESIA)、日本 (JEITA-JSIA)、韓國 (KSIA)、及中國 (CSIA) 的半導體產業協會。各協會所組成的業界代表團定期舉辦會議，共同討論攸關全球半導體產業發展之議題，包括政府之產業支持措施、半導體供應鏈、智財權保護、反仿冒、加密產品法規 (Encryption)、環境安全衛生 (ESH)、全球半導體市場資訊及趨勢、半導體產品關稅及關務、及貿易便捷化等，每年並對來自會員所在地政府組成的 " 政府間半導體會議 (GAMS) " 提交政策建議，並適時向 WTO 等國際組織提交產業立場。台灣國際貿易署每年率團參與 GAMS 會議，與來自美國、日本、歐盟、韓國、及中國之政府代表共同討論 WSC 所提出的各項政策建議，並分享各國相關法規執程序等資訊，因此 WSC 及 GAMS 為台灣半導體產業與國際貿易署能推動全球發展半導體之重要活動。

### 關於台灣半導體產業協會 (TSIA)：

台灣半導體產業協會 (TSIA) 成立於 1996 年，是一個以 " 關心產業發展 " 為出發點的民間團體，透過協會的活動凝聚業界對產業發展的共識，以促成競爭中的合作，提升整體產業競爭力並促進整體產業的健全發展。TSIA 現有研發、設計、製造、封裝、測試、設備、材料等會員廠商 220 餘家。更多資訊，請上 [www.tsia.org.tw](http://www.tsia.org.tw) 查詢。

# 2025 Semiconductor PFAS Consortium 會議記要

■ 工業技術研究院 / 呂慶慧 正工程師



2025 年 SESH 研討會於 4 月 14-18 日在亞利桑納鳳凰城舉辦。同時舉辦的 Semiconductor PFAS Consortium 會議，亦以實體 / 視訊型式在本週進行，此 Semiconductor PFAS Consortium 會議與研討會主要議題是 PFAS 的因應問題。在此說明相關會議對 PFAS 因應的幾項重點：

半導體製造具有高度整合性，包含數千道製程步驟，並在奈米尺度下進行。某些材料極為特殊，具有非常嚴格的技術需求，因此極難尋找可行替代品。對於許多含氟碳材料的用途，目前尚無已知替代物。在許多情況下，必須先成功發明新物質，才能展開後續的認證與導入步驟。當涉及重大變革時，有時需組織協同研究與產業共識。例如，PFOS 的自願淘汰與全氟化碳 (PFC) 減排承諾能夠成功推動，正是仰賴整個產業的齊心協力。開發、驗證與實施替代品的時程，可分為以下四大類：

- 3 至 4 年進行測試：若已有現成非 PFAS 替代品、無需更改基礎設施，且可證明其對特定應用具備足夠效能，則一般需 3 至 4 年進行必要的製造試驗並導入大量生產。
- 3 至 10 年以上：某些應用雖有可行替代品，但需進行機台調整及 / 或製程或設施改造，方能導入量產。此類情況通常需 3 年以上，甚至超過 10 年的時間，才能完成對半導體製造及相關設備 (SMRE) 與製程的調整、認證測試，並導入非 PFAS 替代品。
- 5 至 25 年以上，且需成功發明：某些應用目前無法證明非 PFAS 替代品可滿足其性能需求。在這些情況下，可能需發明並合成新化學品，或開發不同的元件製程路徑，以達成所需的電氣與運算效能。發明具有高度不確定性，無明確時程或成功保證。
- 無可行替代品：某些情況下，可能最終發現無法研發出具有所需化學功能的非 PFAS 替代品。若無法發明替代物，可能需放棄原有積體電路的結構，轉為其他裝置結構，然而新結構未必可提供同等效能。在某些情況下，化學與物理的基本定律本身就限制了無 PFAS 的替代性。

若 PFAS 替代品的效能下降，將導致某些用途的零件消耗與廢棄物產生量上升。半導體產業持續致力於瞭解其製程對環境造成的影響，並盡可能採用合適的工程控制、污染防制與處理系統，以降低排放量。此外，半導體產業也透過製程優化來減少廢棄物的產生與最終進入合法廢棄物處理設施的數量。

半導體產業應努力控制釋放與處理技術提昇，以降低製程中使用的化學物質 (包含 PFAS) 的排放與釋放。常見的環境釋放途徑包括空氣與水體排放，以及有害或非有害廢棄物的處置。部分含 PFAS 的材料會送至廠外處理，例如焚化處理，或進入法定的固體廢棄物處理設施。半導體製造廠亦設有廠內空氣排放防制系統，以及廢水前處理或處理系統，用於廢水排放前的處理。半導體產業仍持續主動鑑別、測試並在可行的情況下導入改良的製程控制方法，以降低 PFAS 對環境的釋放。相關減量措施研析如下：

## • 空氣排放控制與污染防制

製造廠的排氣系統旨在移除設備所產生的化學氣體與熱量。PFCs (全氟化碳) 與 HFCs (氫氟碳化物) 的使用對於電漿蝕刻、電漿清洗等低用量但關鍵的應用至關重要，其使用需兼顧化學與離子的高反應性，以及製程的安全與效能。光蝕刻使用的化學品揮發壓較低，其排放量極小。

半導體產業長期致力於減少溫室氣體排放，並已透過製程優化、替代化學品及污染防制等措施成功降低 PFCs 與 HFCs 的排放。在多數使用 PFCs 與 HFCs 的設備上設置點對點 (POU) 技術，已能降低員工暴露風險並減少溫室氣體排放。導入 WSC (World Semiconductor Council) 之 PFC 最佳實務後，許多新廠區亦需擴增其他處理系統，例如廢水、氟化物與排氣處理設施，以符合廢水與空氣毒物排放標準。

部分 POU 技術採用燃燒程序處理 PFCs 與 HFCs，會因燃燒過程產生額外的氮氧化物、一氧化碳及其他空氣污染物，因此在選擇製程與防制技術替代方案時，必須全面檢討其對員工與社區的安全、健康與環境所造成的影響。



# 2025 IC DESIGN 聯誼會籌辦及贊助方案

此外，除了 PFCs 與 HFCs 外，含氟熱傳導液體 (F-HTF) 也是可能少量釋放 PFAS 至空氣的來源。F-HTF 通常用於冷卻機與測試設備，並以密封方式儲存，避免使用過程中逸散。在維修前，會先將 F-HTF 排入收集容器，再送回原供應商地點回收或再利用。若部分 F-HTF 需作為廢棄物處理，通常會送交經認證的廢棄物管理機構進行焚化或高溫分解。然而，在此過程中仍可能有少量 F-HTF 釋放至空氣。

• 廢水處理 PFAS

半導體製造廠產生有機與水性廢液，並依據當地廢棄物及廢水法規進行處理。歷來，多數用於製造流程中的水性化學品會排入工業廢水排放系統，進行特定污染物的處理後，再排放至公營處理設施或表面水體。由於多數 PFAS 尚未被納入法定管制污染物 (台灣已公告)，因此除非企業內部另有特別規範，含 PFAS 的水性化學品製程廢水往往直接排入公營處理設施，且未經實質去除處理。台灣科技製造產業正積極研究 PFAS 在廢水中的釋放情形與相關處理技術。

傳統的沉澱—混凝—澄清處理程序常用於去除半導體廢水中的溶解金屬與氟化物，但對於溶解態 PFAS 的去除效率普遍不高。不過，某些 PFAS 可能會吸附至生物污泥中，這可能成為 PFAS 在處理過程中移動的重要路徑。目前，PFAS 廢水處理的技術尚不成熟，仍需大幅提升處理效率與可處理 PFAS 種類，才能在成本可控的情況下有效去除。

• 廢棄物處置

有機廢棄物 (包括含 PFAS 的有機液體) 通常會被分類、收集並裝入容器，送往廠外設施進行高溫焚化或再製成混合燃料。

液態 PFAS 潤滑劑僅用於封閉系統中，且設計為長效型，不需頻繁更換。因此，其暴露風險通常僅限於產品損壞或使用壽命結束時。如需更換潤滑劑時，會透過封閉系統將液體抽送至收集容器，幾乎不會產生逸散。通常這類潤滑劑廢液會被收集後進行回收利用，預期不會進入一般廢棄物處理流程。

對於成品與包裝而言，在正常使用期間，含半導體的最終產品應不會或僅會釋放極少量 PFAS。而在產品報廢階段，或製造過程中所更換的零件，會進入廢棄物處理流程，若含有 PFAS，可能因此釋放至環境。若可行，產品與零件會盡量再利用與回收。部分於半導體製程中替換下來的零件可能沾染有毒化學品，因此須依據特定監督管理規定處理，不可進入一般廢棄物系統。

2018 12月12日 IC 設計之友歲末聯誼晚宴 | 經濟部 5G 辦公室主講

2019 5月28日 IC 設計之友夏季聯誼晚宴 | Cadence 台灣贊助

2020 1月3日 IC 設計之友正月聯誼晚宴 | 瑞士銀行協辦

2022 12月21日 IC 設計聯誼會 | 新思科技贊助

2024 3月13日 IC 設計聯誼會 | Cadence 台灣贊助

尋求 2025 場次聯誼活動贊助廠商，請提供公司 Logo，活動贊助廠商將有專題演講機會、蒞會致詞、宴會免費名額等，專題以業界有興趣之主題為主，可偏軟性題目。  
方式：講座、品酒、Golf、Music、Art Exhibition...

贊助級次	單位 (新台幣)	權益			
獨家	10 萬元	蒞會致詞	專題	宴會免費名額 5 名 (可邀請客戶)	文宣放置贊助商



歡迎有興趣或有其他贊助方案之廠商與 TSIA 聯繫

Doris Chen | Senior Manager

Tel : 03-591-7124 | E-mail : doris@tsia.org.tw

# Server/Cloud Computing/AI Forum 活動報導



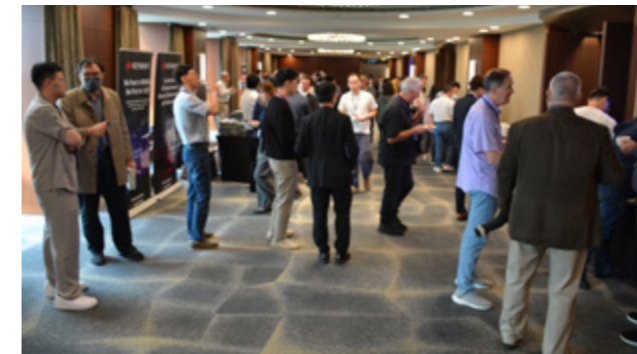
▲ 講者大合照

2025 Server/Cloud Computing/AI Forum 在 5 月底與 6 月初分別於南韓及台灣舉辦，台灣場次由固態技術協會 (JEDEC) 與台灣半導體產業協會 (TSIA) 於 6 月 6 日假新竹國賓大飯店聯合舉行。論壇有來自全球領先企業的專家齊聚，一同探討伺服器、雲端運算與人工智慧 (AI) 領域的最新技術與未來趨勢，論壇涵蓋多場專題演講與討論，主題包括記憶體技術的未來、AI 計算的能源效率、穿戴裝置的記憶體標準、測試與驗證挑戰等。

本場次由 JEDEC 的 Charles Furnweger 擔任主持人，TSIA 『消費性電子記憶體介面標準推動小組 (Consumer Electronics Memory Interface Forum)』現任召集人聯發科技的謝博偉博士與 Mian Quddus, JEDEC Board of Directors 分別代表致歡迎詞。上午有來自 Microsoft, Samsung, Dell, MediaTek, Intel, AMD, Ampere Computing, Synopsys 與 MPS 的業界專家探討 DDR5、HBM4 等記憶體標準的發展，內容涵蓋它們在 AI 計算中的應用，並深入探討提升效能與降低功耗的相關策略與技術；下午則是針對穿戴裝置 (如 AR / AI 眼鏡) 提出新的記憶體標準如何滿足其小型化與低功耗的需求及分析在高效能記憶體系統中，測試與驗證所面臨的挑戰與相應的解決方案，有 Huawei, SK Hynix, Meta, Micron, ONE Semiconductor, Cadence, FuturePlus Systems, Blue Cheetah Analog Design, Eilyan, Keysight 專家提供觀點與看法。最後，邀請上午與下午場次的講者一同在台上，進行精彩的 Panel Discussion。現場多位與會者踴躍提問，與講者深入交流，激盪出許多寶貴的觀點與討論。

此次論壇為業界專業人士提供了一個交流與合作的平台，促進了記憶體技術與 AI 計算領域的知識共享與技術創新。透過專題演講與討論，參與者深入了解未來伺服器與雲端運算的記憶體發展方向，並探討應對日益增長的 AI 計算需求，如何選擇與應用適當的記憶體。

本場次共計 69 家海內外相關公司參加，近 170 人次與會，與會來賓皆是記憶體、伺服器、雲端 / 客戶端系統相關產業，也特別感謝是德科技 (Keysight Technologies) 的贊助及提供摸彩獎項，為活動增添了輕鬆有趣的氣氛，使整體活動在專業交流之餘也充滿互動與驚喜。感謝 TSIA 『消費性電子記憶體介面標準推動小組 (Consumer Electronics Memory Interface Forum)』召集人謝博偉經理與全體成員全力支援，所有參與業界公司及工作人員的全力協助，促使本次活動圓滿成功。



▲ 休息花絮與贊助攤位



▲ 活動現場

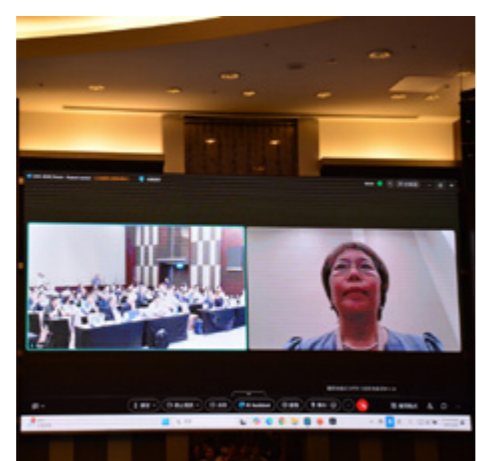
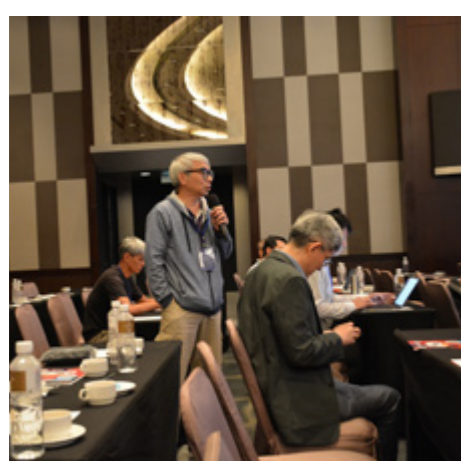


▲ 致詞代表合照



▲ Panel 大合照

活動  
花絮



返回目錄

# 啟動TSIA

## 產學委員會產學基金募集

TSIA 理監事會於 2013 年 6 月成立產學委員會，宗旨為協助會員善用學術界等資源，以供半導體產業人力資源相關佈局規劃，進而提升半導體產業的研發力與競爭力，促進產業與學界之互動交流，培養學生早期瞭解並參與半導體產業，促成青年才子以半導體產業為其終身事業。

今年計畫持續展開，產學委員會相關計畫執行所需費用需要您的支持，我們邀請所有會員公司共同參與及支持 TSIA 產學委員會產學基金募集，更歡迎個人捐款，共襄盛舉，以利後續工作之推動。

產學委員會目前正在積極進行的工作計劃有：

- 一、規劃執行產業公協會產學訓培育合作網路計畫。
- 二、辦理 CEOs 大專院校校園巡迴演講。
- 三、臺灣半導體產業人才供需調查。
- 四、協辦臺灣半導體產學研發聯盟桂冠計畫 (TIARA)。
- 五、產學基金籌措：目的為支付產學合作運用過程中之必要行政費用，如會議費、專案執行費用、贊助支援 TSIA 半導體獎不足款項及未來陸續新增的產學合作計畫等。

產學基金為專款專用，保管單位為 TSIA 秘書處。本案開收據亦可抵稅，敬邀有志之士共同參與！請填寫並回傳下列回函至 TSIA 秘書處，我們會儘快與您聯絡，謝謝。

本案聯絡人：台灣半導體產業協會 顏嘉霏 經理

Tel : 03-591-3477 Fax : 03-582-0056 E-mail : joyce@tsia.org.tw

公司名稱 / 個人姓名：\_\_\_\_\_

聯絡人 / 職稱：\_\_\_\_\_ 電話：\_\_\_\_\_

E-mail：\_\_\_\_\_ 傳真：\_\_\_\_\_

金額：NT\$ \_\_\_\_\_ (公司/單位 NT\$25,000起·個人無金額限制)

## 2025 TSIA 半導體獎

### 獎項介紹

「TSIA 半導體獎」為台灣半導體產業協會於 2014 年設立，旨在獎勵國內積極從事半導體之學術研究、發明或致力投入產業合作並有具體貢獻者而設立。

此獎項之得獎人由本會遴選委員會評選產生，遴選委員均為半導體領域具有卓越成就之學者、專家及產業領袖者擔任。

2025 年「具博士學位之新進研究人員」得獎人為國立陽明交通大學吳俊峯博士與國立成功大學范銘彥博士獲獎；「博士研究生」則由臺大、陽明交通、成大、清大、中山等 5 校共 10 位博士班同學獲獎。本會期許得獎人以成為台灣半導體產業優秀貢獻者為目標，再接再厲，為台灣半導體產業之永續發展而戮力前進。

### 贊助單位：理監事公司

力成科技股份有限公司	力晶創新投資控股股份有限公司	力晶積成電子製造股份有限公司
工業技術研究院	日月光半導體製造股份有限公司	世界先進積體電路股份有限公司
立錡科技股份有限公司	台灣積體電路製造股份有限公司	欣銓科技股份有限公司
矽品精密工業股份有限公司	南亞科技股份有限公司	凌陽科技股份有限公司
創意電子股份有限公司	華邦電子股份有限公司	鈺創科技股份有限公司
漢民科技股份有限公司	聯發科技股份有限公司	聯華電子股份有限公司

◎ 以上依公司筆劃順序排列

◎ 以下得獎者資料依姓氏筆劃順序排列



## 吳俊峯 Chun-Feng Wu

國立陽明交通大學 資訊工程學系

### 獲獎摘要

吳俊峯博士於 2021 年畢業於國立臺灣大學曾於哈佛大學擔任一年博士後研究，並於 2022 年加入陽明交大資工系。研究領域為次世代記憶體 / 儲存系統設計及軟硬體整合設計，針對關鍵應用與軟硬體系統進行協同設計，達到高效低成本等優勢。共發表 21 篇 IEEE / ACM 頂尖期刊論文及 19 篇頂尖國際會議，包含 8 篇發表於頂尖國際會議 ACM / IEEE DAC，一篇發表於人工智慧頂尖會議 NeurIPS 2023。

### 得獎經歷 / 專利

- 2025 中華民國資訊協會『李國鼎青年研究獎』
- 2025 旺宏電子『旺宏電子學者』
- 2024 國科會『2030 跨世代年輕學者方案：新秀學者』
- 2022 教育部『玉山青年學者』
- 2022 中華民國資訊學會『博士論文優等獎』
- 2021 科林研發『博士論文頭等獎』
- 2021 科技部『博士後千里馬計畫』
- 2021 台灣半導體產業協會『半導體獎：博士研究生』

### 重要學術著作

1. Chun-Chien Liu, **Chun-Feng Wu\***, and Yunho Jin, "UPVSS: Jointly Managing Vector Similarity Search with Near-Memory Processing Systems," ACM/IEEE Design Automation Conference (DAC), San Francisco, CA, USA, Jun. 22-25, 2025. (Top-Conference)
2. Wen-Tse Chang, **Chun-Feng Wu\***, and Yun-Chen Lo, "P-DAC: Power-Efficient Photonic Accelerators for LLM Inference," ACM/IEEE Design Automation Conference (DAC), San Francisco, CA, USA, Jun. 22-25, 2025. (Top-Conference)
3. Che-Wei Lin, and **Chun-Feng Wu\***, "ALISA: An Adaptive Learned Index Structure for Spatial Data on Solid-State Drives," ACM/IEEE International Conference on Computer-Aided Design (ICCAD), New Jersey, NJ, USA, Oct. 27-31, 2024. (Top-Conference)
4. **Chun-Feng Wu\***, Yuan-Hao Chang, Ming-Chang Yang, and Tei-Wei Kuo, "How to Steal CPU Idle Time When Synchronous I/O Mode Becomes Promising," ACM/IEEE Design Automation Conference (DAC), San Francisco, CA, USA, Jun. 23-27, 2024. (Top-Conference)
5. Yunho Jin, **Chun-Feng Wu**, David Brooks, and Gu-Yeon Wei, "S3: Increasing GPU Utilization during Generative Inference for Higher Throughput," Conference on Neural Information Processing Systems (NeurIPS), New Orleans, LA, USA, Dec. 10-16, 2023. (Top-Conference)
6. **Chun-Feng Wu**, Carole-Jean Wu, Gu-Yeon Wei, and David Brooks, "A Joint Management Middleware to Improve Training Performance of Deep Recommendation Systems with SSDs," ACM/IEEE Design Automation Conference (DAC), San Francisco, CA, USA, Jul. 10-14, 2022. (Top-Conference)
7. **Chun-Feng Wu**, Martin Kuo, Ming-Chang Yang, and Yuan-Hao Chang, "Performance Enhancement of SMR-based Deduplication Systems," IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems (TCAD), vol. 41, no. 9, pp. 1835-2848, Sep. 2022.
8. **Chun-Feng Wu**, Yuan-Hao Chang, Ming-Chang Yang, and Tei-Wei Kuo, "Joint Management of CPU and NVDIMM for Breaking Down the Great Memory Wall," IEEE Transactions on Computers (TC), vol. 69, no. 5, pp. 722-733, May. 2020.
9. **Chun-Feng Wu**, Yuan-Hao Chang, Ming-Chang Yang, and Tei-Wei Kuo, "When Storage Response Time Catches Up with Overall Context Switch Overhead, What is Next?," accepted and to appear in IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems (TCAD). (Integrated with ACM/IEEE CODES+ISSS'20).
10. **Chun-Feng Wu**, Ming-Chang Yang, Yuan-Hao Chang, and Tei-Wei Kuo, "Hot-Spot Suppression for Resource-Constrained Image Recognition Devices with Non-Volatile Memory," IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems (TCAD), vol. 37, no. 11, pp. 2567-2577, Nov. 2018. (Integrated with ACM/IEEE EMSOFT 2018)

### 指導教授 郭大維 教授

現職 · 國立臺灣大學 / 資訊工程學系特聘教授  
· 台達電子 / 技術長  
學歷 · 美國德州大學奧斯汀分校 / 電腦科學博士  
經歷 · 國立臺灣大學 / 代理校長  
· 國立臺灣大學 / 學術副校長  
· 美國計算機協會會士 ACM Fellow  
· 國際電機電子工程師學會會士 IEEE Fellow  
· 美國發明家學院院士 NAI Fellow

### 共同指導教授 張原豪 研究員

現職 · 中央研究院 / 資訊科學研究所  
· 國際電機電子工程師學會會士 IEEE Fellow  
學歷 · 國立臺灣大學 / 資訊工程博士  
經歷 · 中央研究院 / 資訊科學研究所副所長  
· 中央研究院 / 資訊科學研究所研究員



## 范銘彥 Ming-Yan Fan

國立成功大學 電機工程學系

### 獲獎摘要

范銘彥博士專長於電源管理、類比電路、記憶體與寬頻通訊 IC 設計。2019 年自英國劍橋大學取得博士學位，曾任職於 Arm 英國總部與台積電，參與美國國防部 DARPA ERI 計畫，並於 2023 年返英國劍橋大學擔任訪問學者。任教以來主持或共同主持多項產官學計畫，累計經費逾台幣 1.5 億元，包括國科會「晶片創新臺灣計畫」總計劃主持人。研究成果發表於 IEEE 頂尖期刊與會議，並擁有 12 項美國專利或申請。獲教育部玉山青年學者、成大鈺楨講座及 IEEE 傑出青年會員獎，致力推動台灣半導體發展。

### 得獎經歷 / 專利

- IEEE Tainan Section Best Young Professional Member Award, offered by IEEE Tainan Section, 2024.
- Yushan Youth Scholar (玉山青年講座), offered by Ministry of Education, Taiwan, 2021~2026.
- Yu-Jen Scholar (鈺楨青年講座), offered by National Cheng Kung University, 2021~2025.
- AISSM 旺宏延攬學者專家, offered by Academy of Innovative Semiconductor and Sustainable Manufacturing (AISSM), National Cheng Kung University, 2021~2024.
- Tomorrow's Engineer of UK, 2017.
- Taiwan-Cambridge Scholarship (台灣劍橋獎學金), jointly offered by Ministry of Education, Taiwan, and University of Cambridge, 2014~2018.
- 已獲證發明專利：中華民國 1 件、美國 11 件、中國 1 件
- 申請中發明專利：中華民國 1 件、美國 1 件

### 重要學術著作

1. \***Philex Ming-Yan Fan**, Ming-Xun Wang, Wei-Ting Lin, and Yao-Chia Liu, "A 36-Gb/s 1.6-pJ/b PAM-3 Transmitter Leveraging Digital Logic Cells and 4-Tap FFE in 22-nm CMOS," in IEEE Transactions on Circuits and Systems – I: Regular Papers (TCASI), vol. 72, issue 1, pp. 365-373, January 2025. DOI: <https://doi.org/10.1109/TCSI.2024.3509802> (IF=5.2)
2. \***Philex Ming-Yan Fan**, Chen-An Chen, Chih-Hao Wang and Hsiang-Yu Ko, "A 1.1V-Programmable Metal-Fuse Technology With Current-Mode Programming and Program-Guarantee Technique in 28 nm CMOS Technology," in IEEE Transactions on Circuits and Systems – I: Regular Papers (TCASI), vol. 72, issue 2, pp. 685-693, February 2025. DOI: <https://doi.org/10.1109/TCSI.2024.3447276> (IF=5.2)
3. \*Benoit Labbe, **Philex Fan**, Thanusree Achuthan, Pranay Prabhat, Graham Peter Knight, James Myers, "A Supply Voltage Control Method for Performance Guaranteed Ultra-Low-Power Microcontroller", in IEEE Journal of Solid-State Circuits (JSSC), vol. 56, issue 2, pp. 601-611, February 2021. DOI: <https://doi.org/10.1109/JSSC.2020.3023001> (IF=4.6)
4. \***Philex Ming-Yan Fan**, Anand Savanth, Benoit Labbe, Pranay Prabhat, and James Myers, "A 0.98nW/kHz 33kHz Fully-Integrated Subthreshold-Region Operation RC Oscillator With Forward-Body Biasing," in IEEE Solid-State Circuit Letters (SSC-L), vol. 2, issue 9, pp. 175-178, October 2019. DOI: <https://doi.org/10.1109/LSSC.2019.2935571> (IF=2.2)
5. \***Philex Ming-Yan Fan**, and Mohamad Hazwan bin Mohd Daut, "Near-Unity Power Factor, Voltage Step-Up/Down Conversion Mono-periodical Pulse-Width Modulated Integrated Switching Rectifier for Near-Field Wireless Power Transfer," in IEEE Transactions on Power Electronics (TPEL), vol. 34, issue 11, 2019. DOI: <https://doi.org/10.1109/TPEL.2019.2900276> (IF=6.6)
6. \*Anand Savanth, **Philex Fan**, Sahan Gamage, Thanusree Achuthan and Fernando Garcia-Redondo, "-17dBm Differential Charge Pump EPC Gen2 UHF RFID Demodulator for 9 dB Receive Sensitivity Boost," in IEEE Asian Solid-State Circuits Conference (ASSCC), 2021. DOI: <https://doi.org/10.1109/A-SSCC53895.2021.9634715>
7. \*Shaun Chou, Gu-Huan Li, Shawn Chen, Jun-Hao Chang, Wan-Hsueh Cheng, Shao-Ding Wu, **Philex Fan**, Chia-En Huang, Yu-Der Chih, Yih Wang, and Jonathan Chang, "A 16Kb Antifuse One-Time-Programmable Memory in 5nm High-K Metal-Gate FinFET CMOS Featuring Bootstrap High Voltage Scheme, Read Endpoint Detection and Pseudo-Differential Sensing," in IEEE Symposium on VLSI Circuits, June, 2021. DOI: <https://doi.org/10.1109/LSSC.2021.3115638>
8. \*Pranay Prabhat, Benoit Labbe, Graham Knight, Anand Savanth, Jonas Svedas, Matthew J. Walker, Supreet Jeloka, **Philex Ming-Yan Fan**, Fernando Garcia-Redondo, Thanusree Achuthan and James Myers, "M0N0: A Performance-Regulated 0.8-38MHz DVFS Arm Cortex-M33 SIMD MCU With 10nW Sleep Power," in IEEE International Solid-State Circuits Conference (ISSCC) – Digest of Technical Papers, February, 2020.
9. \***Philex Fan**, Anand Savanth, Benoit Labbe, Pranay Prabhat, and James Myers, "A 0.98nW/kHz 33kHz Fully-Integrated Subthreshold-Region Operation RC Oscillator With Forward-Body Biasing," in Proceedings of IEEE European Solid-State Circuits Conference (ESSCIRC), September 2019.
10. \***Philex Ming-Yan Fan**, Hashem Zare-Hoseini, David G. Hasko, and Arokia Nathan, "High Power Factor Wireless Power Transfer Front-End Circuit For Heterogeneous Systems", in IEEE International Midwest Symposium on Circuits and Systems (MWSCAS), pp. 444-447, August 2017.

### 推薦專家 江孟學 教授

現職 · 國立成功大學 / 電機工程學系教授兼系主任  
學歷 · 美國佛羅里達大學 / 電機暨電腦工程博士  
經歷 · 國立成功大學 / 電機工程學系系主任 (2018~ 迄今)  
· 美國加州大學柏克萊分校 / 訪問學者 (2017.8~2018.2)  
· 國立成功大學 / 電機工程學系教授 (2015~ 迄今)  
· 國立成功大學 / 電機工程學系副教授 (2014~2015)  
· 國立宜蘭大學 / 電子工程學系助理教授 / 副教授 / 教授 (2003~2014)  
· 美國加州大學柏克萊分校 / 訪問學者 (2012~2012)  
· 美國普渡大學 / 訪問學者 (2008)  
· 美國 AMD / 資深元件工程師 (2001~2003)  
· 美國佛羅里達大學 / 研究助理 (1995~2001)  
· 美國 AMD / 暑期實習生 (1999)  
· Acer / 硬體研發工程師 (1996)



## 呂育誠 Yu-Cheng Lu

國立臺灣大學 重點科技學院 元件材料與異質整合博士學位學程

### 獲獎摘要

呂育誠同學於 2023 年碩士二年級逕讀國立臺灣大學重點科技學院元件材料與異質整合博士，其主要研究領域為藉由整合二維材料 (two dimension material)、積層型 (Monolithic) 堆疊、互補式場效電晶體 (CFET) 等方式，達成先進技術節點下的靜態隨機存取記憶體和邏輯電路的設計技術協同優化 (DTCO)，相關研究成果發表在國際頂尖期刊和會議如 Nature Nanotechnology、IEDM、ISCAS 等等。

### 得獎經歷 / 專利

- 2025 鴻海科技獎
- 國立臺灣大學 113 年科林研發論文及傑出科技獎學金
- 國立臺灣大學 112 年臺灣大學椰林優秀博士生獎學金
- 2024 美光半導體創新應用競賽 - 元件設計開發組 - 銀光獎 (第二名)
- 112 年台積電博士獎學金
- 參與 2022 台積電 JDP 計畫，Energy-Efficient CFET-based Logic and SRAM with New BEOL Channel Materials
- 國立臺灣大學重點科技學院 113-1 研發實習績優獎特優
- 國立臺灣大學重點科技學院 112 年菁英博士獎學金
- 國立臺灣大學重點科技學院 111 年菁英碩士獎學金
- 國立臺灣大學重點科技學院 111-1 研發實習績優獎甲等

### 重要學術著作

1. **Y. -C. Lu**, J. -K. Huang, K. -Y. Chao, L. -J. Li and V. P. -H. Hu, "Projected performance of Si- and 2D-material-based SRAM circuits ranging from 16nm to 1 nm technology nodes," Nature Nanotechnology, 19, 1066–1072, 2024.
2. **Y. -C. Lu**, M. -L. Wu and V. P. -H. Hu, "Conflict-Free and Area-Efficient 4N4P CFET 8T SRAM with Double-Sided Signal Routing for Multibit Compute-in-Memory in AI Edge Devices," 2024 IEEE International Electron Devices Meeting (IEDM), San Francisco, CA, USA, 2024.
3. M. Lee, Z. -Y. Huang, S. -F. Fan, **Y. -C. Lu** and V. P. -H. Hu, "Energy-and Area-Efficient 8T SRAM Cell with FEOL CFETs and BEOL-Compatible Transistors," 2022 IEEE International Electron Devices Meeting (IEDM), San Francisco, CA, USA, 2022, pp. 15.2.1-15.2.4.
4. **Y. -C. Lu**, M. Lee, Z. -Y. Huang and V. P. -H. Hu, "Analysis of Monolithic 3D SRAM with Back-End-of-Line-compatible Transistors," 2023 IEEE International VLSI Symposium on Technology, Systems and Applications (VLSI-TSA/VLSI-DAT), Hsinchu, Taiwan, 2023.
5. **Y. -C. Lu**, M. -L. Wu and V. P. -H. Hu, "Optimizing Chip Performance Using (110) Channel-Oriented CFET for Advanced Logic Circuits and SRAMs," 2025 IEEE International Nanoelectronics Conference (INEC), Tamsui, Taiwan, 2025. (invited)
6. **Y. -C. Lu**, M. -L. Wu and V. P. -H. Hu, "Design Technology Co-Optimization for CFET SRAM Cells Considering Double-Sided Signal/Power Routing," 2025 IEEE International Symposium on Circuits and Systems (ISCAS), London, United Kingdom, 2025.
7. **Y. -C. Lu**, M. -L. Wu, A. -R. Trivedi and V. P. -H. Hu, "Challenges and Opportunities in CFET-Based SRAM Design," 2025 International Conference on Solid State Devices and Materials (SSDM), Yokohama, Japan, 2025. (invited)

### 指導教授 胡璧合 教授

- 現職 · 國立臺灣大學 / 電機工程學系電子工程學研究所  
 學歷 · 國立交通大學 / 電子研究所博士 (2011)  
 經歷 · 國立臺灣大學 / 重點科技學院 元件材料與異質整合學位學程副主任兼任國際事務組長 (2023.8~ 迄今)  
 · 國立臺灣大學 / 電機工程學系電子工程學研究所副教授 (2020.8~2024.7)  
 · 國立中央大學 / 電機工程學系副教授 (2019.8~2020.7)  
 · 澳洲國立大學 / 訪問學者 (2019.7~8)  
 · 國立中央大學 / 電機工程學系助理教授 (2015.8~2019.7)
- University of California, Berkeley / 訪問學者 (2017.7~8, 2018.7~8)  
 · 國立交通大學 / 智慧型記憶體及晶片系統實驗室助理研究員 (2011.11~2015.7)  
 · 美光講座教授 (2024)  
 · 科技部年輕學者 (2018~2023)  
 · 國科會 / 微電子學門複審委員  
 · IEEE Circuits and Systems Society, Nanoelectronics and Gigascale Systems Technical Committee (Nano-Giga TC), Secretary, (2023~2025)  
 · Committee, IEEE EDS Women in Electron Devices, (2023~2025)



## 林禹彤 Yu-Tung Lin

國立臺灣大學 光電工程學研究所

### 獲獎摘要

林禹彤同學自 2021 年起逕讀國立臺灣大學光電工程學研究所博士班。研究領域為二維材料應用於先進半導體元件之研究，開發具低接觸電阻與高導通電流的二維場效型電晶體，並實現低功耗 CMOS 反向器。其成果發表於 IEDM / VLSI 與 ACS 期刊，並具多項產學合作與專利成果，展現對次世代半導體技術的重要貢獻。

### 得獎經歷 / 專利

- 參與 2021 國科會 Å 世代前瞻半導體專案計畫，負責高性能二維電晶體研發工作
- 參與 2022~2023 台積電 JDP 計畫
- 參與 2024 台積電 JDP 計畫
- 參與超 3 奈米前瞻半導體技術研究計畫
- 2022~2025 台積電 - 臺大聯合研發中心 研究助理獎助金
- 美國發明專利申請 3 件

### 重要學術著作

1. **Lin, Y.-T.**; Hsu, Y.-W.; Fong, Z.-Y.; Shen, M.-Y.; Hsu, C.-H.; Chang, S.-J.; Chiu, Y.-Z.; Chen, S.-H.; Chiang, N.-E.; Ni, I.-C.; Lee, T.-E.; Wu, C.-I. Photolithography-Induced Doping and Interface Modulation for High- Performance Monolayer WSe<sub>2</sub> P-Type Transistors. Nano Lett. 2025, 25 (9), 3571– 3578.
2. Chou, A.-S.; Hsu, C.-H.; **Lin, Y.-T.**; Hou, F.-R.; Chen, E.; Mao, P.-S.; Li, M.-Y.; Chou, S.-A.; Heh, D.; Hu, H.-C.; Chang, Y.-S.; Wu, W.-C.; Huang, Z.-S.; Hsu, Y.-W.; Su, Y.-C.; Hung, T. Y. T.; Ho, P.-H.; Lee, T.-E.; Hsu, C.-F.; Arutchelvan, G.; Chung, Y.-Y.; Chien, C.-H.; Vellianitis, G.; Woon, W.-Y.; Cai, J.; van Dal, M.; Chang, W.-H.; Wu, C.-I.; Cheng, C.-C.; Radu, I. P. Low-Power CMOS Inverter with Enhancement-Mode Operation and Matched VTH at V<sub>DD</sub> = 1 V on Monolayer 2D Material Channel. In 2024 IEEE International Electron Devices Meeting (IEDM); IEEE, 2024; pp 1–4.
3. **Lin, Y.-T.**; Hsu, C.-H.; Chou, A.-S.; Fong, Z.-Y.; Chuu, C.-P.; Chang, S.-J.; Hsu, Y.-W.; Chou, S.-A.; Liew, S. L.; Chiu, T.-Y.; Hou, F.-R.; Ni, I.-C.; Hou, D.-H. V.; Cheng, C.-C.; Radu, I. P.; Wu, C.-I. Antimony-Platinum Modulated Contact Enabling Majority Carrier Polarity Selection on a Monolayer Tungsten Diselenide Channel. Nano Lett. 2024, 24 (29), 8880–8886.
4. Chou, A.-S.; Hsu, C.-H.; **Lin, Y.-T.**; Arutchelvan, G.; Chen, E.; Hung, T. Y. T.; Hsu, C.-F.; Chou, S.-A.; Lee, T.-E.; Madia, O.; Doornbos, G.; Su, Y.-C.; Azizi, A.; Sathaiya, D. M.; Cai, J.; Wang, J.-F.; Chung, Y.-Y.; Wu, W.-C.; Neilson, K.; Yun, W.-S.; Hsu, Y.-W.; Hsu, M.-C.; Hou, F.-R.; Shen, Y.-Y.; Chien, C.-H.; Wu, C.-C.; Wu, J.; Wong, H.-S. P.; Chang, W.-H.; van Dal, M.; Cheng, C.-C.; Wu, C.-I.; Radu, I. P. Status and Performance of Integration Modules Toward Scaled CMOS with Transition Metal Dichalcogenide Channel. In 2023 International Electron Devices Meeting (IEDM); IEEE, 2023; pp 1–4.
5. Chiu, H.; Chao, T.; Safron, N. S.; Su, S.; Liew, S.; Yun, W.; Mao, P.; **Lin, Y.-T.**; Hou, V. D.; Lee, T.; Chang, W.; Passlack, M.; Wong, H. P.; Radu, I. P.; Wang, H.; Pitner, G.; Chien, C. Self Aligned Contact Doping for Performance Enhancement of Low Leakage Carbon Nanotube Field Effect Transistors. Adv. Electron Mater. 2024, 10 (3).
6. Huang, L.-Y.; Li, M.-Y.; Liew, S.-L.; Lin, S.-C.; Chou, A.-S.; Hsu, M.-C.; Hsu, C.-H.; **Lin, Y.-T.**; Mao, P.-S.; Hou, D.-H.; Liu, W.-C.; Wu, C.-I.; Chang, W.-H.; Wang, H.; Li, L.-J.; Wei, K.-H. Area-Selective Growth of Two-Dimensional Mono- And Bilayer WS<sub>2</sub> for Field Effect Transistors. ACS Mater. Lett. 2023, 5 (6), 1760–1766.
7. Chou, A.-S.; **Lin, Y.-T.**; Lin, Y. C.; Hsu, C.-H.; Li, M.-Y.; Liew, S.-L.; Chou, S.-A.; Chen, H.-Y.; Chiu, H.-Y.; Ho, P.-H.; Hsu, M.-C.; Hsu, Y.-W.; Yang, N.; Woon, W.-Y.; Liao, S.; Hou, D.-H.; Chien, C.-H.; Chang, W.-H.; Radu, I.; Wu, C.-I.; Philip Wong, H.-S.; Wang, H. High-Performance Monolayer WSe<sub>2</sub> p/n FETs via Antimony-Platinum Modulated Contact Technology towards 2D CMOS Electronics. In 2022 International Electron Devices Meeting (IEDM); IEEE, 2022; pp 7.2.1-7.2.4.
8. Zhou, Y.-X.; **Lin, Y.-T.**; Huang, S.-M.; Chen, G.-T.; Chen, S.-W.; Wu, H.-S.; Ni, I.-C.; Pan, W.-P.; Tsai, M.-L.; Wu, C.-I.; Yang, P.-K. Tungsten Disulfide Nanosheets for Piezoelectric Nanogenerator and Human-Machine Interface Applications. Nano Energy 2022, 97, 107172.
9. Hsu, C.-H.; Hou, F.-R.; Hsu, T.-W.; **Lin, Y.-T.**; Chou, S.-A.; Chang, M.-H.; Huang, L.-Y. C. Z.-D.; Ni, I.-C.; Chou, A.-S.; Wu, C.-I. Low-Power CMOS Inverter Using Homogeneous Monolayer WSe<sub>2</sub> Channel with Polarity Control. IEEE Electron Device Letters 2025, 1–1.
10. Chou, A.-S.; **Lin, Y.-T.**; Li, M.-Y.; Mao, P.-S.; Hsu, C.-H.; Chou, S.-A.; Hsu, Y.-W.; Ku, Shuer; Arutchelvan, G.; Yun, W.-S.; Hsu, C.-F.; Wu, W.-C.; Hung, Terry H.-T.; Li, M.-Z.; Heh, D.-W.; Ho, P.-H.; Chiu, Y.-Z.; Vellianities, G.; Dal, M.-K.; Chang, W.-H.; Wu, C.-I.; Cheng, C.-C.; Radu, I.; Cao, Min. Performance Step-up in PMOS with Monolayer WSe<sub>2</sub> Channel. In 2025 IEEE Symposium on VLSI Technology and Circuits (VLSI Technology and Circuits); IEEE, 2025.

### 指導教授 吳志毅 教授

- 現職 · 國立臺灣大學 / 光電工程學研究所 電機工程學系  
 學歷 · 美國普林斯頓大學 / 電機工程博士  
 經歷 · 工研院 / 資深技術專家 (2022~ 迄今)  
 · 工研院副總 (2021~ 迄今)  
 · 台積電 / 臺灣大學聯合研發中心主任 (現任)
- TSIA 台灣半導體產業協會 / 執行長 (2023~ 迄今)  
 · 工研院 / 電子與光電系統研究所所長 (2015~2022)  
 · 國立臺灣大學 / 電機系與光電所教授 (2004~ 迄)  
 · 美國英特爾公司 / 元件研究實驗室研發組長 (2000~2004)



## 林懷恩 Huai-En Lin

國立陽明交通大學 材料科學與工程學系

### 獲獎摘要

林懷恩同學自 2020 年起於國立陽明交通大學材料科學與工程學系攻讀博士班，並於 2025 年 3 月完成博士學位。其研究致力於先進封裝、三維積體電路封裝、異質接合，以及臨場原子力顯微鏡等技術，成果豐碩，已發表 5 篇國際期刊論文及 9 篇國際研討會論文。其於 2024 年封裝領域頂尖會議 ECTC 發表之論文榮獲 Student Travel Award，並曾獲多項獎項肯定。

### 得獎經歷 / 專利

- 2024 74th Electronic Components and Technology Conference (ECTC) Student Travel Award
- 2024 國立陽明交通大學「第 29 屆科林研發論文獎」博士論文優等獎
- 2024 台灣電路板協會 PCB Best Paper Award Silver Price
- 2024 19th International Microsystems, Packaging, Assembly and Circuits Technology Conference (IMPACT) Best Student Award
- 2024 29th International Electron Devices & Materials Symposium (IEDMS) Outstanding Poster Award
- 2022 台積電博士班獎學金
- 2022 國科會優秀博士生獎學金

### 重要學術著作

1. **H. E. Lin**, D. P. Tran, W. L. Chiu, H. H. Chang, C. Chen, (2024). In-situ measurement of thermal expansion in Cu/SiO<sub>2</sub> hybrid structures using atomic force microscopy at elevated temperatures. *Applied Surface Science*, 662, 160103.
2. **H. E. Lin**, D. P. Tran, W. L. Chiu, H. H. Chang, C. Chen, (2024). Enhanced thermal expansion with nanocrystalline Cu in SiO<sub>2</sub> vias for hybrid bonding. *Applied Surface Science*, 672, 160784.
3. **H. E. Lin**, W. L. Chiu, H. H. Chang, Y. T. Yang, C. Chen, (2025). Revealing challenges of downscaling effects on Cu thermal expansion in advanced hybrid bonding using in-situ AFM. *Applied Surface Science*, 162539.
4. **H. E. Lin**, D. P. Tran, G. H. Lin, H. J. Chuang, C. Chen, (2024). Effects of residual stress and microstructure on extremely anisotropic grain growth in nanotwinned Cu films. *Materials Characterization*, 211, 113891.
5. **H. E. Lin**, W. L. Chiu, H. H. Chang, C. Chen, (2024). Observation of Thermal Expansion Behavior of Nanotwinned-Cu/SiO<sub>2</sub> & Regular-Cu/SiO<sub>2</sub> Hybrid Structure via In-Situ Heating AFM. 2024 IEEE 74th Electronic Components and Technology Conference (ECTC). IEEE.
6. **H. E. Lin**, Y. X. Huang, W. L. Chiu, H. H. Chang, C. Chen, (2025). Elimination of Leakage in NaOH-activated Cu/SiO<sub>2</sub> Hybrid Bonding for Plasma-Free Surface Activation Schem. 2025 International Conference on Electronics Packaging (ICEP). IEEE.
7. **H. E. Lin**, W. L. Chiu, H. H. Chang, C. Chen, (2024). Inspection, estimation, and design of hybrid bonding in 3D IC fabrication using in-situ heating atomic force microscopy. 2024 19th International Microsystems, Packaging, Assembly and Circuits Technology Conference (IMPACT). IEEE.
8. **H. E. Lin**, C. Chen (2023). Investigation on Thermal Stability of NT-Cu in Fine Pitch Damascene Vias. 2023 18th International Microsystems, Packaging, Assembly and Circuits Technology Conference (IMPACT). IEEE.
9. **H. E. Lin**, C. Chen, (2021). Improvement of bonding strength via anisotropic grain growth in Cu-Cu bonds. 2021 16th International Microsystems, Packaging, Assembly and Circuits Technology Conference (IMPACT). IEEE.
10. **H. E. Lin**, W. L. Chiu, H. H. Chang, C. Chen, (2025). In-situ AFM Observation of Enhanced Thermal Expansion in Downscaled Nanotwinned-Cu/SiO<sub>2</sub> Vias for 3D IC Integration. *Journal of Materials Research and Technology*, 36, 9091-9099.

### 指導教授 陳智 講座教授

現職 · 國立陽明交通大學 / 材料科學與工程學系  
 學歷 · UCLA Materials Science & Engineering Ph.D.  
 經歷 · 國立交通大學 / 材料系 特聘教授兼系主任 (2017.2~2023.1)  
 · 國立交通大學 / 材料系 特聘教授兼奈米學士班主任 (2012.8~2017.1)  
 · 國立交通大學 / 材料科學與工程研究所教授 (2007.8~ 迄今)



## 洪皓君 Hao-Chun Hung

國立成功大學 微電子工程研究所

### 獲獎摘要

洪皓君同學自 2019 年起於國立成功大學微電子工程研究所攻讀博士班，研究領域為金屬氧化物半導體薄膜，包括錫基氧化物薄膜 (Sn-based oxide thin film) 以及第四類半導體氧化鎵 (Ga<sub>2</sub>O<sub>3</sub>)，透過高性價比之噴霧式化學氣相沉積 (Mist CVD) 技術進行相關元件的研發。迄今為止，已通過 1 項相關的中華民國專利，並且已投稿 4 篇 IEEE TED 期刊與 9 篇國際研討會論文。

### 得獎經歷 / 專利

- 2023 IEDMS Excellent Poster Paper Award
- 已獲證之發明專利：中華民國專利 (I790667)

### 重要學術著作

1. **H.-C. Hung**, H.-C. Chang, F.-Y. Chang, H.-Y. Liu and W.-C. Hsu, "A Study of Deposition/Annealing Cyclic Method to Enhance the Performance of Zinc-Tin Oxide Thin-Film Transistor by Ultrasonic Spray Pyrolysis Deposition," *IEEE Transactions on Electron Devices*, vol. 71, no. 3, pp. 1913-1919, Mar. 2024.
2. **H.-C. Hung**, Y.-C. Hsiao, C.-Y. Cheng, C.-C. Hsu, F.-Y. Hsu, R.-M. Ko, H.-Y. Liu and W.-C. Hsu, "Heteroepitaxial Growth of Sn δ-Doped β-Ga<sub>2</sub>O<sub>3</sub> MOSFETs on c-Plane Sapphire via Nonvacuum Mist-CVD Process," *IEEE Transactions on Electron Devices*, vol. 72, no. 3, pp. 996-1001, Mar. 2025.
3. H.-Y. Liu, **H.-C. Hung** and W.-T. Chen, "Deposition of c-Axis Aligned Crystalline InGaZnO by Mist Atmospheric Pressure Chemical Vapor Deposition for Thin-Film Transistor Applications," *IEEE Transactions on Electron Devices*, vol. 67, no. 10, Oct. 2020.
4. H.-Y. Liu, **H.-C. Hung**, Y.-L. Hsu, C.-S. Lee, M.-Y. Hsu, Y.-J. Liu, Y.-T. Huang and W.-C. Hsu, "C-Axis Aligned Crystalline InSnZnO Thin Film Using Mist Chemical Vapor Deposition and Deposition/Annealing Cyclic Method for Thin-Film Transistors Applications," *IEEE Transactions on Electron Devices*, vol. 70, no. 7, Oct. 2023.
5. **H.-C. Hung**, C.-T. Chang, H.-Y. Liu and W.-C. Hsu, "A Study of Stable Gallium-Tin-Oxide Thin-Film Transistors by Ultrasonic Spray Pyrolysis Deposition," *International Conference on Solid State Device and Material*, Sep 5-8. 2023.
6. **H.-C. Hung**, H.-C. Chang, Y.-Y. Lin, H.-Y. Liu and W.-C. Hsu, "Utilizing Ultrasonic Spray Pyrolysis Deposition and Various Precursor Combinations to Fabricate High-Performance Zinc-Tin Oxide Thin-Film Transistors," *International Conference on Solid State Device and Material*, Sep 1-4. 2024.
7. F.-Y. Fang, **H.-C. Hung**, C.-Y. Cheng, Y.-C. Hsiao, C.-C. Hsu and W.-C. Hsu, "A Study of Heteroepitaxial Single Crystal β-Ga<sub>2</sub>O<sub>3</sub> δ-doped MESFET on C-plane Sapphire by Mist-CVD," *International Conference on Solid State Device and Material*, Sep 1-4. 2024.
8. Y.-C. Hsiao, **H.-C. Hung**, F.-Y. Chang and W.-C. Hsu, "A Study of High Performance Zinc Tin Oxide and Strontium-Doped Tin Oxide Normally-off Double Active Layer Thin Film Transistor," *International Electron Devices & Materials Symposium*, Oct 19-20. 2023.
9. F.-Y. Chang, C.-T. Chang, H.-Y. Liu, **H.-C. Hung**, and W.-C. Hsu, "A Study of Stable Aluminum-Tin-Oxide Thin-Film Transistors by Ultrasonic Spray Pyrolysis Deposition," *International Electron Devices & Materials Symposium*, Oct 27-28. 2022.
10. L.-W. Wang, T.-H. Weng, C.-Y. You, **H.-C. Hung**, and W.-C. Hsu, "Enhancing the High Breakdown Voltage of InAlGaIn/GaN HEMTs via Low Thermal Budget and Trenched Ohmic Contact Regions," *International Workshop on UV Materials and Devices*, Jun 2-5. 2024.

### 指導教授 許渭州 特聘教授

現職 · 國立成功大學 / 電機工程學系  
 學歷 · 國立成功大學 / 電機博士  
 經歷 · 國立成功大學 / 智慧半導體及永續製造學院 副院長 (2022~ 迄今)  
 · 國立成功大學 / 電資學院院長 (2015~2021)  
 · 國立成功大學 / 電資學院副院長 (2012~2015)  
 · 國立成功大學 / 尖端光電中心主任 (2007~ 迄今)  
 · 國立成功大學 / 電機工程學系系主任 (2005~2007)  
 · 國立成功大學 / 特聘教授 (2002~ 迄今)  
 · 國立成功大學 / 電機工程學系 副主任兼微電子工程所長 (2000~2005)  
 · 國立成功大學 / 電機系教授 (1993~ 迄今)  
 · 國立成功大學 / 電機系副教授 (1985~1993)  
 · 國立成功大學 / 電機系講師 (1982~1985)  
 · 美國州立佛羅里達大學 / 訪問副教授 (1991~1992)  
 · 美國四維公司 / 工程師 (1983~1984)



## 徐承煒 Chen-Wei Hsu

國立陽明交通大學 前瞻半導體研究所

### 獲獎摘要

徐承煒同學自 2022 年逕讀國立陽明交通大學前瞻半導體研究所博士班，專注於積體電路可靠度設計，特別聚焦於靜電放電 (ESD) 防護與栓鎖效應 (Latch-up) 免疫技術的創新研究。其研究成果與產業界密切合作，已實際導入業界產品，展現研究在實務應用上的價值。相關技術成果以第一作者身分發表於 3 篇《IEEE Transactions on Electron Devices》期刊與 3 篇國際會議論文，顯示其對半導體元件可靠度議題的深度投入與專業能力。其研究表現亦獲頒 2024 年鴻海科技獎，肯定其在技術創新與產學合作上的傑出貢獻。

### 得獎經歷 / 專利

- 2024 鴻海科技獎
- 2022 國立陽明交通大學產學創新研究學院 產學菁英博士獎學金
- 2024 國科會「國內研究生出席國際學術會議」獎學金
- 2021 國立陽明交通大學電子研究所 書卷獎
- 2023 國立陽明交通大學 優良教學助理獎

### 重要學術著作

1. **Chen-Wei Hsu** and M.-D. Ker, "Cost-efficient solution to overcome latch-up path in 5 V-tolerant I/O with low-voltage biased NBL isolation ring in a 0.18- $\mu$ m BCD technology," IEEE Transactions on Electron Devices, vol. 71, no. 3, pp. 2224-2227, Mar. 2024, doi: 10.1109/TED.2024.3350002.
2. **Chen-Wei Hsu** and M.-D. Ker, "Design of bi-directional ESD protection circuit with uni-directional ESD device in BCD technology," IEEE Transactions on Electron Devices, vol. 70, no. 10, pp. 5028-5035, Oct. 2023, doi: 10.1109/TED.2023.3307653.
3. **Chen-Wei Hsu**, Y.-H. Li, and M.-D. Ker, "Optimization on Bi-Directional PNP ESD protection device for high-voltage flexRay applications," IEEE Transactions on Electron Devices, vol. 69, no. 10, pp. 5713-5721, Oct. 2022, doi: 10.1109/TED.2022.3198388.
4. **Chen-Wei Hsu**, M.-D. Ker, P.-L. Chung, C.-T. Cheng, and C.-P. Chen, "Embedded deep-Nwell collector used to improve latch-up immunity of multi-functional I/O buffer with indirect power-connected N-well," in Proc. IEEE International Reliability Physics Symposium (IRPS), 2024, pp. 1-4, doi: 10.1109/IRPS48228.2024.10529416.
5. **Chen-Wei Hsu** and M.-D. Ker, "Latch-up risk in 5V-tolerant I/O buffer surrounded by NBL isolation ring with low-voltage bias," in Proc. IEEE International VLSI Symp. on Technology, Systems and Applications (VLSI-TSA), 2024, pp. 1-2, doi: 10.1109/VLSITSA60681.2024.10546361.
6. **Chen-Wei Hsu**, M.-D. Ker, P.-L. Chung, C.-T. Cheng, and C.-P. Chen, "EOS failure in low-voltage core circuits during latch-up test at I/O pins," in Proc. International Symposium for Testing and Failure Analysis (ISTFA), 2024, pp. 42-46, doi: 10.31399/asm.cp.istfa2024p0042.
7. C.-C. Ker, **Chen-Wei Hsu**, C.-Y. Lin, M.-D. Ker, C.-C. Wang, and T.-Y. Chiang, "Dependence of N-Well guard ring bias on latch-up failure level in a HV/LV mixed-voltage CMOS IC," in Proc. IEEE International VLSI Symp. on Technology, Systems and Applications (VLSI-TSA), 2025, pp. 1-2.

### 指導教授 柯明道 講座教授

現職 · 國立陽明交通大學 / 電機學院副院長  
 · 國立陽明交通大學 / 半導體工程學系系主任  
 · 國立陽明交通大學 / 電子研究所講座教授  
 學歷 · 國立陽明交通大學 / 電子研究所博士

經歷 · IEEE Fellow (2008~ 迄今)  
 · 國立陽明交通大學 / 前瞻半導體研究所所長 (2022.2~2023.1)  
 · 國立陽明交通大學 / 生醫電子轉譯研究中心 (神經調控醫療電子系統研究中心) 主任 (2011.8~ 迄今)  
 · 國立交通大學 / 光電學院院長 (2012.8~2015.7)



## 郭娟瑋 Chuan-Wei Kuo

國立中山大學 材料與光電科學學系

### 獲獎摘要

郭娟瑋同學於 2019 年碩士逕讀國立中山大學材料與光電科學系博士學位，研究領域為 MOSFET 和 TFT 元件之特性與可靠度物理機制分析。迄今，研究成果發表第一作者國際期刊 6 篇、第一作者研討會論文 1 篇。同時，郭同學博士班期間研究超臨界流體高壓處理技術，相關研究成果獲證 4 項發明專利。

### 得獎經歷 / 專利

- 2024 南亞科技未來之星獎學金博士組銀質獎
- 2022 國防工業獎學金
- 2022 李長榮教育基金會第十屆優秀獎學金
- 2020 平安教育基金會博士班菁英獎學金
- 已獲證美國專利 1 項 (US11417511B1)、台灣專利 3 項 (TWI784545、TWI854652B、TWI769628)

### 重要學術著作

1. **C.-W. Kuo**, T.-M. Tsai, T.-C. Chang, H.-Y. Tu, Y.-H. Tsai, J.-J. Chen, I.-Y. Huang, "The characteristics and reliability with channel length dependent on the deposited sequence of SiO<sub>2</sub> and Si<sub>3</sub>N<sub>4</sub> as PV in LTPS TFTs" IEEE Trans. De-vice Mater. Reliab., Early Access, 2024
2. **C.-W. Kuo**, T.-C. Chang, J.-J. Chen, K.-J. Zhou, and T.-M. Tsai, "Abnormal Subthreshold Swing Decrease in a-InGaZnO Thin-Film Transistor After Self-Heating Stress" IEEE Transactions on Electron Devices, vol. 69, no. 12, pp. 9789-9793, 2022.
3. **C.-W. Kuo**, T.-C. Chang, Y.-C. Chien, Y.-L. Tsai, H.-Y. Tu, Y.-C. Tsao, Y.-T. Chien, H.-C. Chen, J.-J. Chen, T.-M. Tsai and Simon M. Sze, "On the Optimization of Performance and Reliability in a-InGaZnO Thin Film Transistors by Versatile Light Shielding Design" IEEE Transactions on Electron Devices, vol. 68, no. 4, pp. 1654-1658, 2021.
4. **C.-W. Kuo**, T.-C. Chang, H.-C. Chen, Y.-C. Tsao, J.-J. Chen, K.-J. Zhou, W.-C. Wu, H.-C. Li, C.-C. Lin, Y.-C. Zhang, T.-M. Tsai and J.-W. Huang, "Vertical Electric Field-induced Abnormal Capacitance-Voltage Electrical Charac-teristics in a-InGaZnO TFTs" IEEE Transactions on Electron Devices, vol. 68, no. 9, pp. 4431-4436, 2021.
5. H.-C. Chen, **C.-W. Kuo** (共第一作者), T.-C. Chang, W.-C. Lai, P.-H. Chen, G.-F. Chen, S.-P. Huang, J.-J. Chen, K.-J. Zhou, C.-C. Shih, Y.-C. Tsao, H.-C. Huang and Simon M. Sze, "Investigation of the Capacitance-Voltage Elec-trical Characteristics of Thin-Film Transistors Caused by Hydrogen Diffusion under Negative Bias Stress in a Moist Environment" ACS applied materials & interface, vol. 11, no. 43, pp. 40196-40203. 2019.
6. Y.-W. Liu, **C.-W. Kuo** (共第一作者), T.-C. Chang, Y.-C. Hung, Y.-F. Tan, C.-C. Wu, C.-H. Lin, W. C. Chen, W.-L. Hu, T.-M. Tsai, "Analysis of meridian flow direction by electrical stimulation method" Nanoscale Research Letters, vol. 17, no. 1, pp. 1-9. 2022.

### 指導教授 張鼎張 講座教授

現職 · 國立中山大學 / 物理系  
 學歷 · 國立交通大學 / 電子所博士  
 經歷 · IEEE Fellow  
 · 國立中山大學 / 物理系講座教授 (2016.8~ 迄今)  
 · 國立清華大學 / 半導體研究學院特聘教授 (2023.1~ 迄今)  
 · 國家奈米元件實驗室研究員

### 蔡宗鳴 副教授

現職 · 國立中山大學 / 材料與光電科學學系  
 學歷 · 國立交通大學 / 電子工程學系博士  
 經歷 · 國立中山大學 / 副教授  
 · 力晶積成電子製造 / 工程師





## 郭庭慈 Ting-Tzu Kuo

國立中山大學 電機工程學系

### 獲獎摘要

郭庭慈同學於 2019 年學士選讀國立中山大學電機工程學系博士學位，研究領域為 GaN HEMT 和 FinFET 元件之特性與可靠度物理機制分析。迄今，研究成果發表第一作者國際期刊 4 篇、第一作者研討會論文 3 篇與發明專利共 2 項。郭同學於 2024 年獲國科會補助博士生赴國外研究，以年輕訪問學者身分前往日本東京科學大學進行 AlScN 鐵電記憶體方面的交流研究。

### 得獎經歷 / 專利

- 2024 國科會補助博士生赴國外研究 (千里馬計畫)
- 2024 西灣領航計畫出國研修獎助
- 2023 南亞科技未來之星獎學金
- 2023 國防工業獎學金
- 2020 物理學會大專生優秀論文獎
- 2018 菁英博士班獎學金
- 2018 日月光半導體公司獎學金
- 2017~2019 書香獎
- 已獲證美國專利 1 項：US20230378337A1
- 已獲證台灣專利 1 項：TWI837667B

### 重要學術著作

1. **T.-T. Kuo**, Y.-C. Chen, T.-C. Chang, C.-H. Yeh, J.-H. Lin, Y.-H. Lee, W.-C. Hung, H.-M. Kuo, J.-T. Hsu, C.-H. Lin, B.-Y. Chen, and Y.-H. Kuo, "The Reliability and Noise Investigation of Boron Diffusion under Positive Bias Temperature Instability in 16nm Node High Voltage FinFETs," IEEE Transactions on Electron Devices, vol. 71, no. 12, pp. 7302-7307, Dec. 2024.
2. **T.-T. Kuo**, Y.-C. Chen, T.-C. Chang, J.-H. Lin, K.-C. Chang, J.-T. Hsu, Y.-Z. Wu, C.-H. Yeh, W.-C. Hung, Y.-H. Lee, H.-M. Kuo, C.-H. Lin, Jason Lee and Simon. M. Sze, "An Extensive Negative Gate Bias Stress Degradation Mechanism in GaN MIS-HEMTs for Aerospace Applications," IEEE Transactions on Electron Devices, vol. 71, no. 10, pp. 5941-5948, Oct. 2024.
3. **T.-T. Kuo**, Y.-C. Chen, T.-C. Chang, M.-C. Tai, Y.-X. Wang, K.-H. Chen, Y.-S. Lin, F.-M. Ciou, F.-Y. Jin, K.-C. Chang, W.-C. Hung, Y.-C. Chang and C.-H. Yeh, "Analysis of Abnormal Threshold Voltage Shift Induced by Surface Donor State in GaN HEMT on SiC Substrate," Applied Physics Letters, vol. 120, no. 23, pp. 233505, June 2022.
4. **T.-T. Kuo**, Y.-C. Chen, T.-C. Chang, K.-C. Chang, C.-H. Yeh, F.-M. Ciou, Y.-H. Lin, C.-Y. Lin, F.-Y. Jin, Y.-S. Lin, W.-C. Hung, Y.-C. Chang, K.-H. Chen, "Abnormal Trend in Hot Carrier Degradation with Fin Profile in Short Channel FinFET Devices at 14 nm Node," Semiconductor Science and Technology, vol. 37, no 4, pp. 045010 Feb. 2022.
5. C.-H. Yeh, T.-C. Chang, **T.-T. Kuo**, W.-C. Hung, J.-H. Lin, Y.-H. Lee, W.-T. Yen, H.-M. Kuo, F.-M. Ciou, K.-C. Chang, and W.-C. Hung, "Reliability Enhancement by Doping Boron and Fluorine in Lightly Doped Drain Region of High-Voltage FinFET," IEEE Electron Device Letters, 44(6), 971-974. (2023)
6. **T.-T. Kuo**, Y.-C. Chen, T.-C. Chang, F.-M. Ciou, C.-H. Yeh, P.-H. Chen, and Simon M Sze, "An Extended Method to Analyze Boron Diffusion Defects in 16 nm Node High-Voltage FinFETs," 2023 35th International Conference on Microelectronic Test Structure (ICMTS), Tokyo, Japan. (2023)
7. **T.-T. Kuo**, Y.-C. Chen, Y.-S. Lin, Y.-C. Chien, and F.-M. Ciou, P.-H. Chen, T.-C. Chang, "A Comprehensive Negative Bias Temperature Instability Model for Gallium-nitride Metal-insulator-semiconductor High Electron Mobility Transistors From 77K to 393K," IEEE International Symposium on the Physical and Failure Analysis of Integrated Circuits (IPFA), Marina Bay Sand Expo and Convention Centre, Singapore. (2021)
8. **T.-T. Kuo**, Y.-C. Chen, T.-C. Chang, K.-C. Chang, Y.-S. Lin, F.-M. Ciou, M.-C. Tai, and P.-H. Chen, "Effects of FinFET Fin Shape on Electrical Characteristics and Hot Carrier Stress," International Electron Devices & Materials Symposium (IEDMS), Taoyuan, Taiwan. (2020)
9. J.-T. Hsu, T.-C. Chang, **T.-T. Kuo**, J.-H. Lin, P.-H. Chen, and Shawn S. H. Hsu, "Investigating Kink drain Voltage of Drain Current with Capacitance-Voltage Measurement Method in GaN HEMTs," IEDMS & SNDCT 2024, Hsinchu, Taiwan. (2024)
10. Y.-Z. Wu, F.-Y. Jian, **T.-T. Kuo**, P.-H. Chen, and T.-C. Chang, "Investigating the Relationship Between Kink Voltage and Width Effect in GaN-on-SiC HEMTs," 2023 International VLSI Symposium on Technology, Systems and Applications (VLSI TSA), Hsinchu, Taiwan. (2023)

### 指導教授

陳英忠 特聘教授

張鼎張 講座教授

現職 · 國立中山大學 / 半導體及重點科技研究院 電機工程學系  
 學歷 · 國立成功大學 / 電機工程博士  
 經歷 · 國立中山大學 / 學術副校長  
 · 國立中山大學 / 研發長  
 · 國立中山大學 / 工學院院長  
 · 臺灣知識創新學會 / 副理事長

現職 · 國立中山大學 / 物理系  
 學歷 · 國立交通大學 / 電子所博士  
 經歷 · IEEE Fellow  
 · 國立中山大學 / 物理系講座教授 (2016.8~ 迄今)  
 · 國立清華大學 / 半導體研究院合聘教授 (2023.1~ 迄今)  
 · 國家奈米元件實驗室研究員



## 溫戴豪 Tai-Hao Wen

國立清華大學 電機工程學系

### 獲獎摘要

溫戴豪同學自 2022 年起碩士選讀國立清華大學電機工程學系博士學位，其研究專注於次世代記憶體內運算以及人工智慧處理器領域，進一步提出異質記憶體內運算與混合精度運算等創新設計，致力於突破傳統運算架構的能源效率瓶頸，其研究成果已發表於 Nature、Science、ISSCC 及 JSSC 等國際頂尖期刊與會議，並與台積電合作申請多項專利，展現產學合作成果與技術前瞻性。

### 得獎經歷 / 專利

- 2024 IEEE Taipei Section 最佳博士論文獎
- 2023 23th MXIC Golden Silicon Award (旺宏金矽獎) 設計組銅獎
- 2021 21th MXIC Golden Silicon Award (旺宏金矽獎) 設計組銅獎
- 2022~2024 台積電博士獎學金
- 2022~2024 國科會培育優秀博士生研究獎學金
- 2022~2024 發明專利：已獲證 2 件 (美國)、申請中 1 件 (美國)

### 重要學術著作

1. Win-San Khwa, **Tai-Hao Wen**, Hung-Hsi Hsu et al., "A mixed-precision memristor and SRAM compute-in-memory AI processor," Nature 639, 617-623, 2025.
2. Hung-Hsi Hsu, **Tai-Hao Wen** et al., "A 22 nm Floating-Point ReRAM Compute-in-Memory Macro Using Residue-Shared ADC for AI Edge Device," in IEEE Journal of Solid-State Circuits, vol. 60, no. 1, pp. 171-183, Jan. 2025.
3. **Tai-Hao Wen** et al., "Fusion of memristor and digital compute-in-memory processing for energy-efficient edge computing," Science 384, 325-332, 2024.
4. **Tai-Hao Wen** et al., "34.8 A 22nm 16Mb Floating-Point ReRAM Compute-in-Memory Macro with 31.2TFLOPS/W for AI Edge Devices," 2024 IEEE International Solid-State Circuits Conference (ISSCC), San Francisco, CA, USA, pp. 580-582, 2024.
5. Hung-Hsi Hsu, **Tai-Hao Wen** et al., "A Nonvolatile AI-Edge Processor With SLC-MLC Hybrid ReRAM Compute-in-Memory Macro Using Current-Voltage-Hybrid Readout Scheme," in IEEE Journal of Solid-State Circuits, vol. 59, no. 1, pp. 116-127, Jan. 2024
6. **Tai-Hao Wen** et al., "A 28nm Nonvolatile AI Edge Processor using 4Mb Analog-Based Near-Memory-Compute ReRAM with 27.2 TOPS/W for Tiny AI Edge Devices," IEEE Symposium on VLSI Technology and Circuits (VLSI Technology and Circuits), Kyoto, Japan, pp. 1-2, 2023.
7. Wei-Hsing Huang, **Tai-Hao Wen** et al., "A Nonvolatile AI-Edge Processor with 4MB SLC-MLC Hybrid-Mode ReRAM Compute-in-Memory Macro and 51.4-251TOPS/W," IEEE International Solid-State Circuits Conference (ISSCC), San Francisco, CA, USA, pp. 15-17, 2023.
8. Je-Min Hung, **Tai-Hao Wen** et al., "8-b Precision 8-Mb ReRAM Compute-in-Memory Macro Using Direct-Current-Free Time-Domain Readout Scheme for AI Edge Devices," in IEEE Journal of Solid-State Circuits, vol. 58, no. 1, pp. 303-315, Jan. 2023.
9. Je-Min Hung, Yen-Hsiang Huang, Sheng-Po Huang, Fu-Chun Chang, **Tai-Hao Wen** et al., "An 8-Mb DC-Current-Free Binary-to-8b Precision ReRAM Nonvolatile Computing-in-Memory Macro using Time-Space-Readout with 1286.4-21.6TOPS/W for Edge-AI Devices," IEEE International Solid-State Circuits Conference (ISSCC), San Francisco, CA, USA, pp. 1-3, 2022.
10. Win-San Khwa, Yen-Cheng Chiu, Chuan-Jia Jhang, Sheng-Po Huang, Chun-Ying Lee, **Tai-Hao Wen** et al., "A 40-nm, 2M-Cell, 8b-Precision, Hybrid SLC-MLC PCM Computing-in-Memory Macro with 20.5 - 65.0TOPS/W for Tiny-AI Edge Devices," IEEE International Solid-State Circuits Conference (ISSCC), San Francisco, CA, USA, pp. 1-3, 2022.

### 指導教授

張孟凡 特聘教授

現職 · 國立清華大學 / 電機工程學系  
 · 台灣積體電路製造公司 (TSMC) Director of Corporate Research  
 學歷 · 國立交通大學 / 電子工程博士  
 經歷 · IEEE Fellow (2019)  
 · 工業界經驗 (15+ 年) : Mentor Graphics (美國紐澤西州)、積丞科技、台灣積體電路製造公司  
 · 國立清華大學 / 電機工程學系特聘教授 / 教授 / 副教授 / 助理教授 (since 2006.8)

· International Solid-State Circuit Conference (ISSCC), Chair of Memory sub-committee (2021~)  
 · International Electron Devices Meeting (IEDM), Executive Committee (2018~)  
 · IEEE 中華民國分會理事長 (2019.1~2021.1)  
 · 科技部 微電子學門召集人 (2018.1~2020.12)



## 黃柏崴 Bo-Wei Huang

國立臺灣大學 電子工程學研究所

### 獲獎摘要

黃柏崴同學於 2021 年學士班選讀國立臺灣大學電子工程學研究所博士班，研究領域為高載子遷移率奈米片電晶體、互補式場校電晶體 (CFET) 與電晶體堆疊，利用改善電晶體結構，進一步提升電晶體密度。相關研究成果發表於 IEEE 頂尖國際會議 Symposium on VLSI Technology、International Electron Devices Meeting 和 IEEE EDL、IEEE TED 等國際期刊。參與發表 14 篇國際期刊 (2 篇第一作者)、9 篇 IEDM 及 VLSI 國際研討會論文 (2 篇第一作者) 以及 12 篇其他研討會論文 (3 篇第一作者)

### 得獎經歷 / 專利

- 2024 年電子所學生傑出研究獎
- 2024 年美光半導體創新應用競賽 (Mimory Award) 優秀獎
- 2022 年 MRS-T 華立創新材料大賽 (Wah Lee Material Innovation Award) 金質獎
- 2022~2023 年「1975 級電機系系友科技研究創新獎」
- 2021 年「Dialog 戴樂格半導體獎勵學生優良研究成果獎」
- 2021 年台積電 2021 年博士獎學金
- 2021 年臺大學士班論文院長獎
- 申請中發明專利：美國 6 件 (3 項第一發明人，3 項共同發明人)

### 重要學術著作

1. **Bo-Wei Huang**, Ying-Qi Liu, Ching-Wang Yao, Wei-Jen Chen, Min Kuan Lin, Xin-Yuan Lin, Chun-Yi Cheng, Yi Huang, Ding-Wei Lin, Chih-Hsuan Lu, Tsung-Han Tsai, and C. W. Liu, "First Demonstration of Monolithic 3-Tier Nanosheet Transistor Stacking with Split Gate Featuring Tri-State Inverter/Half SRAM Functionalities," Symposium on VLSI Technology and Circuits (VLSI), JUNE 8-12, 2025.
2. **Bo-Wei Huang**, Chun-Yi Cheng, Wan-Hsuan Hsieh, Yu-Rui Chen, Wei-Jen Chen, Yi-Chun Liu, Min-Kuan Lin, Ying-Qi Liu, Hao-Yi Lu, Yi Huang, Ding-Wei Lin, and C. W. Liu, "WN<sub>x</sub>C<sub>y</sub> V<sub>T</sub> Tuning of Split Gate Nanosheet CFET with Dual Work Function Metals Achieving 0.93 V<sub>T</sub> Match/ Improved 0.24V Noise Margin/ Record Gain of 61V/V," 2024 IEEE International Electron Devices Meeting(IEDM), San Francisco, CA, USA, Dec. 2024.
3. **Bo-Wei Huang**, Wan-Hsuan Hsieh, Chien-Te Tu, Yi-Chun Liu, Yu-Rui Chen, Wei-Jen Chen, Chun-Yi Cheng, Hung-Chun Chou, and C. W. Liu, "Breakdown Voltage Enhancement of Nanosheet Transistors by Ultrathin Bodies," IEEE Electron Device Letters, vol. 45, no. 6, pp. 956-959, June 2024.
4. **Bo-Wei Huang**, Chung-En Tsai, Yi-Chun Liu, Chien-Te Tu, Wan-Hsuan Hsieh, Sun-Rong Jan, Yu-Rui Chen, Shee-Jier Chueh, Chun-Yi Cheng, and C. W. Liu, "Highly Stacked GeSn Nanosheets by CVD Epitaxy and Highly Selective Isotropic Dry Etching," IEEE Transactions on Electron Devices, Vol. 69, No. 4, pp. 2130-2136, Apr. 2022.
5. Chung-En Tsai, Yi-Chun Liu, Chien-Te Tu, **Bo-Wei Huang**, Sun-Rong Jan, Yu-Rui Chen, Jyun-Yan Chen, Shee-Jier Chueh, Chun-Yi Cheng, Chia-Jung Tsen, Yichen Ma, and C. W. Liu, "Highly Stacked 8 Ge<sub>0.9</sub>Sn<sub>0.1</sub> Nanosheet pFETs with Ultrathin Bodies (~3nm) and Thick Bodies (~30nm) Featuring the Respective Record I<sub>ON</sub>/I<sub>OFF</sub> of 1.4x10<sup>7</sup> and Record I<sub>ON</sub> of 92 μA at V<sub>OV</sub>=V<sub>DS</sub>= -0.5V by CVD Epitaxy and Dry Etching," pp. 569-572, International Electron Devices Meeting (IEDM), 2021.
6. **Bo-Wei Huang**, Wei-Jen Chen, Yu-Rui Chen, and C. W. Liu, "Enhanced Breakdown Voltage and Photo Response of Ultrathin Body Nanosheets," accepted by 55<sup>th</sup> IEEE Semiconductor Interface Specialists Conference (SISC), Dec. 11-14, 2024.
7. **Bo-Wei Huang**, Yu-Rui Chen, Tao Chou, Hsin-Cheng Lin, Chien-Te Tu, Yi-Chun Liu, Wan-Hsuan Hsieh, Wei-Jen Chen, Min-Kuan Lin, Ying-Qi Liu, Li-Kai Wang, Hung-Chun Chou, Yi Huang, Ding-Wei Lin, and C. W. Liu, "Enhanced Electrical Performance of Ultrathin Body Nanosheets," IEEE Silicon Nanoelectronics Workshop (SNW), Jun. 15 - 16, 2024.
8. Chien-Te Tu, Wan-Hsuan Hsieh, Yu-Rui Chen, **Bo-Wei Huang**, Yu-Tsung Liao, Wei-Jen Chen, Yi-Chun Liu, Chun-Yi Cheng, Hung-Chun Chou, Hao-Yi Lu, Cheng-Hsien Hsin, Geng-Min He, Dong Soo Woo, Shee-Jier Chueh, and C. W. Liu, "First Demonstration of Monolithic Self-aligned Heterogeneous Nanosheet Channel Complementary FETs with Matched V<sub>T</sub> by Band Alignments of Individual Channels," International Electron Devices Meeting (IEDM), Dec. 9-13, 2023.
9. Chien-Te Tu, Yi-Chun Liu, **Bo-Wei Huang**, Yu-Rui Chen, Wan-Hsuan Hsieh, Chung-En Tsai, Shee-Jier Chueh, Chun-Yi Cheng, Yichen Ma, and C. W. Liu, "First Demonstration of Monolithic 3D Self-aligned GeSi Channel and Common Gate Complementary FETs by CVD Epitaxy Using Multiple P/N Junction Isolation," pp. 479-482, International Electron Devices Meeting (IEDM), 2022.
10. Chia-Che Chung, **Bo-Wei Huang**, Hsin-Cheng Lin, Tao Chou, Chia-Jung Tsen, and C. W. Liu, "Self-Heating of FinFET Circuitry Simulated by Multi-Correlated Recurrent Neural Networks," IEEE Electron Device Letters, vol. 43, no. 8, pp. 1179-1182, Aug. 2022.

### 指導教授

劉致為 特聘教授

現職 · Distinguished / Chair Professor, National Taiwan University

學歷 · Ph.D. 1994 Electrical Engineering, Princeton University

· M.S. 1987 and B.S. 1985, National Taiwan University

經歷 · IEEE Fellow (2018~)

· CEO, tsmc-NTU research center (2013~2023)

· Deputy General Director (2008~2013) / Senior full researcher

(2011~2019), National Nano Device Labs

· Research Director / Senior full researcher, ERSO/ITRI (2002~2005)



## 楊宗穎 Tsung-Ying Yang

國立陽明交通大學 國際半導體產業學院

### 獲獎摘要

楊宗穎同學於國立陽明交通大學國際半導體產業學院中就讀博士班。主題研究以鐵電閘極介電層實現常關型氮化鎵高功率元件。包含元件製程之優化、閘極介電層材料開發，以及元件特性及可靠性分析。其主題研究已經發表於 IEDM、EDL、TED 等頂尖國際期刊，同時也獲得國內多項獎學金肯定。

### 得獎經歷 / 專利

- 2023 鴻海科技獎
- 2022~2023 交大 - 台積電聯合研發中心研究助理獎助金
- 2022 南亞科技未來之星金質獎
- 2020 國家科學及技術委員會大學院校培育優秀博士獎學金

### 重要學術著作

1. **T.-Y. Yang**, H. -Y. Huang, Y. -K. Liang, J. -S. Wu, M. -Y. Kuo, K. -P. Chang, H. -T. Hsu, and E. -Y. Chang, "A normally-off GaN MIS-HEMT fabricated using atomic layer etching to improve device performance uniformity for High Power Applications," IEEE Electron Device Letters, vol. 43, no. 10, pp. 1629-1632, Oct. 2022. doi: 10.1109/LED.2022.3201900.
2. **T.-Y. Yang**, S. -R. Wu, J. -S. Wu, Y. -K. Liang, M. -Y. Kuo, H. Iwai, and E. -Y. Chang, "The effect of fluorine doping in the charge trapping layer on device characteristics and reliability of E-mode GaN MIS-HEMTs," IEEE Transactions on Electron Devices, vol. 71, no. 6, pp. 3603-3608, Jun. 2024. doi: 10.1109/TED.2024.3393933.
3. **T.-Y. Yang**, M. -Y. Kuo, J. -S. Wu, Y. -K. Liang, R. Rai, S. K. Rathaur, and E. -Y. Chang, "Improvement of the Enhancement-Mode GaN MIS-HEMTs by Fluorine Doping in the Dielectric Gate Stack," in IEEE Transactions on Nanotechnology, vol. 24, pp. 42-47, 2025, doi: 10.1109/TNANO.2024.3522371.
4. **T.-Y. Yang**, J.-S. Wu, Y. -C. Weng, R. Rai, T. -F. Liu, T. -H. Tseng, P. -X. Beh and E. -Y. Chang, "Impact of Aluminum Concentration Variations on the Performance of Thin Barrier Enhancement-mode GaN MIS-HEMTs," Japanese Journal of Applied Physics, vol. 64, no. 1, Jan. 2025. doi:10.35848/1347-4065/ada619.
5. J.-S. Wu, P.-H. Liao, S.-J. Chang, **T.-Y. Yang**, C.-Y. Teng, Y.-K. Liang, D. Panda, Q. H. Luc, and E. -Y. Chang, "Superior Breakdown, Retention, and TDD Lifetime for Ferroelectric Engineered Charge Trap Gate E-mode GaN Mis-HEMT," 2022 International Electron Devices Meeting (IEDM), San Francisco, CA, USA, 2022, pp. 847-850. doi: 10.1109/IEDM45625.2022.10019471.
6. Y. -K. Liang, W. -L. Li, Y. -L. Lin, D. -R. Hsieh, **T.-Y. Yang**, T. -T. Chou, C. -C. Kei, H. -Y. Huang, Y. -C. Tseng, T. -S. Chao, E. -Y. Chang, K. Toprasertpong, S. Takagi, and C. -H. Lin, "Improved Stability of BEOL-Compatible Highly Scaled Ultrathin InZnO Channel Ferroelectric Thin-Film Transistor With TiO<sub>2</sub> Interfacial Layer," in IEEE Transactions on Electron Devices, vol. 71, no. 9, pp. 5788-5791, Sept. 2024, doi: 10.1109/TED.2024.3433835.
7. S. K. Rathaur, J. -S. Wu, **T.-Y. Yang**, A. Amin, A. Dixit and E. Y. Chang, "High-Temperature TDD Investigation on High Performance-Centered Hybrid HZO/HfON/Al<sub>2</sub>O<sub>3</sub> Ferro-Electric Charge-Trap (FEG) GaN-HEMT," in IEEE Transactions on Electron Devices, vol. 70, no. 9, pp. 4584-4590, Sept. 2023, doi: 10.1109/TED.2023.3295766.
8. Z.-H. Huang, **T.-Y. Yang**, J. -S. Wu, Y. -K. Liang, J. -F. Hsu, W. -C. Lin, T. -L. Wu and E. -Y. Chang, "Investigation of Time-Dependent Gate Dielectric Breakdown in Recessed E-mode GaN MIS-HEMTs using Ferroelectric Charge Trap Gate Stack (FEG-HEMT)," Microelectronics Reliability, vol. 150, p. 115215, Nov. 2023. doi:10.1016/j.microrel.2023.115215.
9. J.-S. Wu, Y. -C. Weng, **T.-Y. Yang**, C. -H. Wu, C. -C. Lee, H. Iwai and E. -Y. Chang, "Recent Progress of E-mode Gallium Nitride Metal-Insulator-Semiconductor -High Electron Mobility Transistors with Hybrid Ferroelectric Charge Trap Gate (FEG-HEMT) for Power Switching Applications," physica status solidi (a), vol. 220, no. 16, Aug. 2023. doi:10.1002/pssa.202370036.
10. S. K. Rathaur, L. T. Hieu, **T.-Y. Yang**, S. -H. Tsai, W. -Y. Lin and A. Dixit, "Investigation on Traps Dynamics & Negative Bias Stress in D-Mode GaN-on-Si Power MIS HEMTs Under High-Temperature," in IEEE Transactions on Device and Materials Reliability, vol. 24, no. 3, pp. 414-421, Sept. 2024, doi: 10.1109/TDMR.2024.3426526.

### 指導教授

張翼 教授

現職 · 國立陽明交通大學 / 材料科學與工程學系 終身講座教授

學歷 · 美國明尼蘇達大學 / 材料科學與工程博士

經歷 · 國立交通大學 / 副校長 (2015.08~2021.7)

· 國立交通大學 / 國際半導體產業學院院長 (2014.9~2022.7.31)

· 國立交通大學 / 研發長 (2011.2~2016.7)

· 國立交通大學 / 台積電聯合研發中心主任 (2013.5~ 迄今)

· 國立交通大學 / 材料所 / 電子所合聘教授 (2008.2~ 迄今)

· 國立交通大學 / 材料科學與工程學系系主任 (2004.2~2008.2)

· 國立交通大學 / 國際化事務辦公室執行長 (2002.6~2004.1)

· 國立交通大學 / 材料科學與工程學系教授 (1999.2~2008.2)

· 漢威光電公司 / 總經理 (1997.12-1999.1)

· 美國 Comsat Labs, Senior MTS/Microelectronics Division (1988.5~1990.1)

· 美國 Unisys Corp, Senior MTS/GaAs Component Division (1985.12~1988.5)



# 得獎感言

## Acceptance Speech



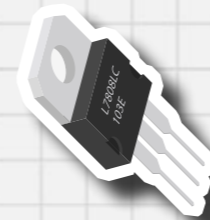
林懷恩

首先，我要感謝 TSIA 台灣半導體產業協會以及審查委員們的肯定。TSIA 半導體獎是全台半導體領域最高的榮譽，能夠在我剛畢業、踏入職場之際獲得此殊榮，是我莫大的榮幸。我要特別感謝恩師——陳智教授，在我博士期間提供大量資源與協助，讓我得以完成並實現多項研究成果。沒有您的指導，我是無法獲得這份肯定。也感謝 CClab 的所有成員，及曾在研究路上協助過我的各位貴人，有大家的幫助，我才能順利完成博士階段的挑戰。期許自己未來在半導體業界，能發揮博士生涯中所培養的能力與直覺，為台灣半導體的發展貢獻一份心力。



吳俊峯

感謝台灣半導體產業協會的肯定與殊榮。感謝一路支持我的家人與師長，特別感謝郭大維教授與張原豪教授的指導，為我奠定研究與帶領團隊的基礎。一個人可以走很快，一群人可以走很遠，感謝 OSCAR Lab 大家的努力，讓實驗室研究成果持續突破。也感謝群聯電子、旺宏電子、哈佛大學與明尼蘇達大學的合作，使研究成果得以落地實現。最後，感謝所有生命中的貴人，讓我在職涯初期就獲得許多獎項及大型計畫。期許未來持續深耕系統領域，回饋社會，為台灣的半導體發展盡一份心力。



很榮幸獲得 TSIA 半導體獎殊榮，這不僅是對我在此類 IC、電源管理、記憶體和寬頻通訊等領域研究的鼓勵，也是對我和成大及產業夥伴多年合作的肯定。衷心感謝研究團隊與家人一路以來的支持與陪伴。未來我將持續深耕技術創新，強化產學合作，迎戰國際挑戰，為厚植台灣半導體競爭力持續努力。



范銘彥



洪皓君

非常榮幸獲得 TSIA 台灣半導體產業協會所頒發的博士研究生半導體獎，這對我來說是非常大的肯定。特別感謝我的指導教授許渭州教授以及劉漢胤教授給予我的支持與訓練，讓我在博士班的這幾年學會了勇敢提出創意、解決問題的方法以及心態上的建立，這些訓練與互動都讓我有所成長，最後，也要感謝我的家人與和我一同成長的學弟妹們。



呂育誠

TSIA 半導體獎是台灣半導體領域博士生所追求的最高榮譽，能夠獲得半導體協會與審查委員的肯定，對我而言是莫大的榮幸。這個獎項不僅是對我個人努力的肯定，更代表本實驗室的研究成果獲得業界的高度認可。首先，誠摯感謝指導教授胡璧合博士的栽培與指導，不僅在研究上給予我寶貴的建議，更以其卓越的學術視野與嚴謹的研究態度，為我樹立了學習的典範。其次，感謝實驗室的前輩、同儕與學弟妹，在共同努力與交流的過程中，我從大家身上學到了許多。這個獎項對我而言意義深遠，它是對過去努力的肯定，也是未來持續精進的動力。我將珍惜這份榮譽，秉持初心，持續學習與成長，期許自己能為半導體領域帶來更多創新與貢獻。

非常榮幸能獲得台灣半導體產業協會的肯定。衷心感謝長期以來指導我的柯明道教授，憑藉其深厚的學術造詣與嚴謹的研究精神，啟發我在積體電路可靠度設計領域持續深耕與創新。博士期間有幸參與多項產學合作計畫，使研究成果成功導入實際半導體產品，讓我深刻體認到研究價值與產業需求之間的緊密連結。感謝一路支持我的合作夥伴、同儕與家人。未來我將持續努力精進，期許在學術與產業之間扮演橋樑角色，為臺灣半導體技術的發展貢獻一己之力。



徐承煒



能榮獲 2025 年 TSIA 博士研究生半導體獎，我感到非常榮幸與感激。這份肯定不僅是對我過去在二維材料與先進半導體元件研究努力的鼓勵，更是推動我持續前行的重要力量。感謝我的指導教授吳志毅老師一路上的指導與陪伴，給予我自由探索與穩定前進的空間，也感謝台積電 CREDM 部門在產學合作過程中的啟發與協助，讓我更貼近實務技術的發展方向。同時也感謝家人與實驗室夥伴們一路以來的支持與陪伴。這個獎項屬於我們每一個曾在研究過程中堅持不懈的時刻。未來我將持續以熱情與專業投入半導體研究，期許自己能為台灣科技發展貢獻一份力量。



林禹彤



郭娟瑋

非常榮幸獲得「2025 TSIA 博士研究生半導體獎」的肯定。誠摯感謝張鼎張老師與蔡宗鳴老師在研究過程中給予我寶貴的指導與建議，也感謝實驗室夥伴們在學術與生活上的交流與支持，陪伴我持續成長。衷心感謝家人及一路上遇到的朋友們，因為有你們的陪伴與鼓勵，使我能堅持初心，持續努力為社會帶來正面影響。





# 得獎感言

## Acceptance Speech



很榮幸獲「2025 TSIA 博士研究生半導體獎」的肯定。誠摯感謝陳英忠老師與張鼎張老師的指導，提供我寶貴的指導及建議，也感謝東京科學大學的角嶋老師讓我對物理有不同的觀點。感謝實驗室夥伴們在研究與生活上的討論，讓我不斷成長。最後，感謝家人與一路上遇到的朋友，因為有你們的支持，讓我得以堅持初衷，持續為社會創造價值。



郭庭慈

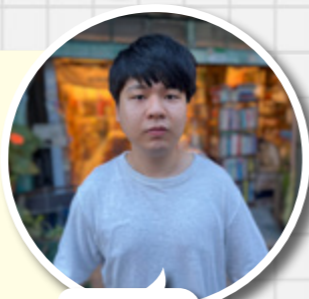


溫戴豪

由衷感謝 TSIA 頒發此項殊榮，這是我對博士研究的重要肯定。我的研究專注應用於人工智慧處理器及記憶體內運算技術，致力於突破運算效能與能源效率的瓶頸，這些成果有賴於指導老師與實驗室團隊的支持，也感謝台灣半導體產業提供寶貴的資源與合作機會，使我能無後顧之憂地投入研究，未來我將持續深耕此領域，期待能為台灣半導體產業發展貢獻一己之力。



非常榮幸能獲得 2024 TSIA 博士研究生半導體獎，內心充滿感謝。特別感謝我的指導教授劉致為教授，從研究方向到思考方式，皆給予我細心指導與寶貴建議，讓我受益良多。這份榮耀也屬於一路支持我的實驗室夥伴與家人，沒有他們的陪伴與鼓勵，我無法走到今天。我仍有許多需要學習的地方，未來也將持續努力，希望能為台灣半導體產業盡一份微薄之力。



黃柏崴



楊宗穎

能夠獲得 TSIA 半導體獎，我深感榮幸，也充滿感激。半導體領域的研究充滿挑戰，但正因為如此，更需要持續的熱忱與不斷求索的精神。我始終相信，唯有真正熱愛研究，才能在一次次的嘗試與挫折中堅持下去，並最終獲得突破。特別感謝張翼老師的指導與支持，他的專業與啟發讓我在研究的道路上受益匪淺。此外，也要向仍在努力的博士班同學們說聲加油，研究的過程或許艱辛，但每一份努力都將成為未來的重要養分。願我們都能在這條道路上持續前行，為半導體技術的進步貢獻一份心力！

# TSIA 入會申請資格及辦法



歡迎申請加入 TSIA 台灣半導體產業協會，請至 TSIA 網站 [www.tsia.org.tw](http://www.tsia.org.tw) 會員專區了解入會辦法，並直接填寫入會申請，或致電 03-591-3477 洽詢，我們將儘速與您聯絡！

### 會員

團體會員	凡總公司設於中華民國之半導體產業相關機構（研發、設計、製造、構裝、測試、設備、材料及其他與半導體相關廠商），並在台灣設立登記者，填具入會申請書，經理事會審核通過，並繳納會費後，成為會員，並依據所繳常年會費數額推派代表二至三十人行使會員權益。
國際會員	凡總公司設於中華民國境外之半導體產業相關機構（研發、設計、製造、構裝、測試、設備、材料及其他與半導體相關廠商），在台灣設立分公司、辦事處或研發中心，填具入會申請書，經理事會審核通過，並繳納會費後，成為會員。
贊助會員	捐助本會之個人或非半導體相關團體，經本會理事會通過後，得為贊助會員。
榮譽會員	由理事會推薦頒贈。

### 會費

入會費	會員（榮譽會員除外）於本會時，應一次繳納入會費新台幣1萬元整。																										
常年會費	團體會員	<table border="1"> <thead> <tr> <th>資本額(新台幣/元)</th> <th>常年會費/年(新台幣/元)</th> <th>得派代表人數</th> </tr> </thead> <tbody> <tr> <td>二億以下</td> <td>2萬元</td> <td>2人</td> </tr> <tr> <td>二億(含)~四億</td> <td>4萬元</td> <td>3人</td> </tr> <tr> <td>四億(含)~十億</td> <td>6萬元</td> <td>4人</td> </tr> <tr> <td>十億(含)~三十億</td> <td>12萬元</td> <td>6人</td> </tr> <tr> <td>三十億(含)~一百億</td> <td>18萬元</td> <td>8人</td> </tr> <tr> <td>一百億(含)~五百億</td> <td>32萬元</td> <td>12人</td> </tr> <tr> <td>五百億(含)以上</td> <td>90萬元</td> <td>30人</td> </tr> </tbody> </table>	資本額(新台幣/元)	常年會費/年(新台幣/元)	得派代表人數	二億以下	2萬元	2人	二億(含)~四億	4萬元	3人	四億(含)~十億	6萬元	4人	十億(含)~三十億	12萬元	6人	三十億(含)~一百億	18萬元	8人	一百億(含)~五百億	32萬元	12人	五百億(含)以上	90萬元	30人	
	資本額(新台幣/元)	常年會費/年(新台幣/元)	得派代表人數																								
二億以下	2萬元	2人																									
二億(含)~四億	4萬元	3人																									
四億(含)~十億	6萬元	4人																									
十億(含)~三十億	12萬元	6人																									
三十億(含)~一百億	18萬元	8人																									
一百億(含)~五百億	32萬元	12人																									
五百億(含)以上	90萬元	30人																									
國際會員	<table border="1"> <thead> <tr> <th>級數</th> <th>定義(根據加入會員時之前一年度排名)</th> <th>常年會費/年(新台幣/元)</th> </tr> </thead> <tbody> <tr> <td>A</td> <td>全球前二十大半導體公司</td> <td>60萬元</td> </tr> <tr> <td>B</td> <td>全球前二十大IC公司及各國/地區十大半導體相關公司，非屬於全球前二十大者</td> <td>15萬元</td> </tr> <tr> <td>C</td> <td>其他</td> <td>5萬元</td> </tr> </tbody> </table>	級數	定義(根據加入會員時之前一年度排名)	常年會費/年(新台幣/元)	A	全球前二十大半導體公司	60萬元	B	全球前二十大IC公司及各國/地區十大半導體相關公司，非屬於全球前二十大者	15萬元	C	其他	5萬元														
級數	定義(根據加入會員時之前一年度排名)	常年會費/年(新台幣/元)																									
A	全球前二十大半導體公司	60萬元																									
B	全球前二十大IC公司及各國/地區十大半導體相關公司，非屬於全球前二十大者	15萬元																									
C	其他	5萬元																									
贊助會員	每年新台幣2萬元整。																										

WELCOME TO JOIN US

# TSIA 2025Q1 IC 產業動態觀察與展望暨研討會

■ TSIA；工研院產科國際所 半導體研究部



## 一、全球半導體市場概況

根據 WSTS 統計，25Q1 全球半導體市場銷售值達 1,677 億美元，較上季 (24Q4) 衰退 2.8%，較 2024 年同期 (24Q1) 成長 18.8%；銷售量達 2,368 億顆，較上季 (24Q4) 衰退 3.4%，較 2024 年同期 (24Q1) 成長 8.5%；ASP 為 0.708 美元，較上季 (24Q4) 成長 0.6%，較 2024 年同期 (24Q1) 成長 9.6%。

25Q1 美國半導體市場銷售值達 557 億美元，較上季 (24Q4) 衰退 8.2%，較 2024 年同期 (24Q1) 成長 45.3%；日本半導體市場銷售值達 113 億美元，較上季 (24Q4) 衰退 6.6%，較 2024 年同期 (24Q1) 成長 5.8%；歐洲半導體市場銷售值達 127 億美元，較上季 (24Q4) 成長 2.0%，較 2024 年同期 (24Q1) 衰退 2.0%；中國大陸市場 462 億美元，較上季 (24Q4) 衰退 2.9%，較 2024 年同期 (24Q1) 成長 7.6%；亞太地區半導體市場銷售值達 417 億美元，較上季 (24Q4) 成長 5.3%，較 2024 年同期 (24Q1) 成長 15.4%。

## 二、台灣 IC 產業產值概況

工研院產科國際所統計 2025 年第一季 (25Q1) 台灣整體 IC 產業產值 (含 IC 設計、IC 製造、IC 封裝、IC 測試) 達新臺幣 14,888 億元 (USD\$ 46.4 B)，較上季 (24Q4) 衰退 0.4%，較 2024 年同期 (24Q1) 成長 27.6%。其中 IC 設計業產值為新臺幣 3,620 億元 (USD\$11.3B)，較上季 (24Q4) 成長 8.4%，較 2024 年同期 (24Q1) 成長

20.6%；IC 製造業為新臺幣 9,683 億元 (USD\$30.2B)，較上季 (24Q4) 衰退 2.8%，較 2024 年同期 (24Q1) 成長 34.6%，其中晶圓代工為新臺幣 9,261 億元 (USD\$28.9B)，較上季 (24Q4) 衰退 3.3%，較 2024 年同期 (24Q1) 成長 37.2%，記憶體與其他製造為新臺幣 422 億元 (USD\$1.3B)，較上季 (24Q4) 成長 8.2%，較 2024 年同期 (24Q1) 衰退 5.0%；IC 封裝業為新臺幣 1,069 億元 (USD\$3.3B)，較上季 (24Q4) 衰退 3.7%，較 2024 年同期 (24Q1) 成長 8.3%；IC 測試業為新臺幣 516 億元 (USD\$1.6B)，較上季 (24Q4) 衰退 2.3%，較 2024 年同期 (24Q1) 成長 6.4%。新臺幣對美元匯率以 32.1 計算。

單位：億新台幣

2025 年台灣 IC 產業產值統計結果														
	25Q1	季 成長	年 成長	25Q2 (e)	季 成長	年 成長	25Q3 (e)	季 成長	年 成長	25Q4 (e)	季 成長	年 成長	2025 (e)	年 成長
IC 產業產值	14,888	-0.4%	27.6%	15,324	2.9%	20.6%	16,458	7.4%	18.9%	16,643	1.1%	11.4%	63,313	19.1%
IC 設計業	3,620	8.4%	20.6%	3,565	-1.5%	14.1%	3,710	4.1%	13.9%	3,600	-3.0%	7.8%	14,495	13.9%
IC 製造業	9,683	-2.8%	34.6%	10,115	4.5%	25.3%	10,983	8.6%	22.5%	11,300	2.9%	13.4%	42,081	23.1%
晶圓代工	9,261	-3.3%	37.2%	9,655	4.3%	27.0%	10,470	8.4%	23.1%	10,775	2.9%	12.5%	40,161	23.8%
記憶體與其他製造	422	8.2%	-5.0%	460	9.0%	-1.3%	513	11.5%	12.3%	525	2.3%	34.6%	1,920	9.3%
IC 封裝業	1,069	-3.7%	8.3%	1,118	4.6%	9.4%	1,223	9.4%	9.8%	1,205	-1.5%	8.6%	4,615	9.0%
IC 測試業	516	-2.3%	6.4%	526	1.9%	8.7%	542	3.0%	7.3%	538	-0.7%	1.9%	2,122	6.0%
IC 產品產值	4,042	8.4%	17.3%	4,025	-0.4%	12.1%	4,223	4.9%	13.7%	4,125	-2.3%	10.6%	16,415	13.4%

資料來源：TSIA；工研院產科國際所 (2025/05)

單位：億新台幣

2021 ~ 2025 年台灣 IC 產業產值										
	2021	2021 成長率	2022	2022 成長率	2023	2023 成長率	2024	2024 成長率	2025 (e)	2025 (e) 成長率
IC 產業產值	40,820	26.7%	48,370	18.5%	43,428	-10.2%	53,151	22.4%	63,313	19.1%
IC 設計業	12,147	42.4%	12,320	1.4%	10,965	-11.0%	12,721	16.0%	14,495	13.9%
IC 製造業	22,289	22.4%	29,203	31.0%	26,626	-8.8%	34,195	28.4%	42,081	23.1%
晶圓代工	19,410	19.1%	26,847	19.1%	24,925	-7.2%	32,438	30.1%	40,161	23.8%
記憶體與其他製造	2,879	51.0%	2,356	-18.2%	1,701	-27.8%	1,757	3.3%	1,920	9.3%
IC 封裝業	4,354	15.3%	4,660	7.0%	3,931	-15.6%	4,233	7.7%	4,615	9.0%
IC 測試業	2,030	18.4%	2,187	7.7%	1,906	-12.8%	2,002	5.0%	2,122	6.0%
IC 產品產值	15,026	44.0%	14,676	-2.3%	12,666	-13.7%	14,478	14.3%	16,415	13.4%
全球半導體市場 (億美元) 及成長率 (%)	5,559	26.2%	5,741	3.3%	5,269	-8.2%	6,305	19.7%	7,104	12.7%

資料來源：TSIA；工研院產科國際所 (2025/05)

說明：

- 註：(e) 表示預估值 (estimate)。
- IC 製造業產值 = 晶圓代工 + 記憶體與其他製造。
- IC 產業產值 = IC 設計業 + IC 製造業 + IC 封裝業 + IC 測試業。
- 上述產值計算是以總部設立在台灣的公司為基準。
- IC 產品產值 = IC 設計業 + 記憶體與其他製造。

工研院產科國際所預估 2025 年台灣 IC 產業產值達新臺幣 63,313 億元 (USD\$197.2B)，較 2024 年成長 19.1%。其中 IC 設計業產值為新臺幣 14,495 億元 (USD\$ 45.2 B)，較 2024 年成長 13.9%；IC 製造業為新臺幣 42,081 億元 (USD\$131.1B)，較 2024 年成長 23.1%，其中晶圓代工為新臺幣 40,161 億元 (USD\$125.1B)，較 2024 年成長 23.8%，記憶體與其他製造為新臺幣 1,920 億元 (USD\$6.0B)，較 2024 年成長 9.3%；IC 封裝業為新臺幣 4,615 億元 (USD\$14.4B)，較 2024 年成長 9.0%；IC 測試業為新臺幣 2,122 億元 (USD\$6.6B)，較 2024 年成長 6.0%。新臺幣對美元匯率以 32.1 計算。

台灣半導體產業協會 (TSIA) 於 2025 年 5 月 19 日舉辦「TSIA 2025Q1 IC 產業動態觀察與展望暨專題」研討會，近 100 位會員公司先進報名參加，由市場資訊委員會主委 / 華邦電子洪文章副總主持。

「TSIA 2025Q1 IC 產業動態觀察與展望」邀請工研院產科國際所劉美君資深產業分析師解讀全球總體經濟景氣現況，點出製造業因關稅的不確定性面臨嚴峻的挑戰；所以劉分析師在熱門議題上分享她對「美國關稅政策與半導體供應鏈的未來展望」的觀察與見解。她以貿易、投資及技術三方面分析「對等關稅」政策對台灣產業帶來的衝擊，而在關稅保護與地緣政治的雙重壓力下，台灣半導體產業長期以來的專業分工 (利潤導向) 正逐漸轉變，轉向在地製造服務當地市場與客戶。AI 已成為當代推動科技進步的核心力量之一，隨著 AI 發展重心逐漸朝應用轉移，AI 代理 (AI Agent)，成為 2025 年最受注目的 AI 應用之一。本次邀請亞達科技蘇愷宏總經理以「藍領 AI Agent for Fab Operation Management」為題，分享蘇總經理對 AI Agent 的市場觀察，蘇總也以自身業界經驗，提供場域的實際案例與務實解決方案。活動現場座無虛席，與會先進也藉此活動熱絡交流。

TSIA 市場資訊委員會持續規劃台灣半導體產業市場趨勢與熱門專題研討會，歡迎業界人員密切注意本協會網站 [www.tsia.org.tw](http://www.tsia.org.tw) 所公佈之活動訊息。TSIA 秘書處聯絡人：陳昱錡資深經理，電話：03-591-7124，Email：[doris@tsia.org.tw](mailto:doris@tsia.org.tw)。

如果您不是 WSTS 會員  
又需要參考 WSTS Data  
請看這裡!!!

# 世界最具公信力的 半導體市場需求面 WSTS 統計資料

為加強服務台灣及周邊部分亞太區非 WSTS 會員，TSIA 與 WSTS 簽署 Distribution License Agreement，代為銷售 WSTS 統計資料給無 End Product & foundry 之非 WSTS 會員。

## TSIA 亞太代理銷售地區

台灣、香港、中國大陸、馬來西亞、印尼、菲律賓

## WSTS 出版品包括

- (1) 藍皮書 (Blue Book)，每月出版：**將全球半導體出貨地區分為四大區 (美國、歐洲、日本、亞太)，並各自統計各區的銷售金額及銷售數量 (中國大陸資料自 2014 年自亞太區切割出來)
- (2) 綠皮書 (Green Book)，每月出版：**涵蓋自 2000 年以來藍皮書的 467 張表格
- (3) 預測報告 (Forecast Report)，每半年出版：**依當前需求，每半年發布隨後三個年度的預測報告
- (4) 年度報告 (End User Report)，每年出版：**將半導體出貨依五大區、18 項目、分成 6 個最終應用

## WSTS Data includes

- **Blue Book** : Worldwide semiconductor shipments covering 205 product categories by revenue and 241 product categories by units, thereof 57 categories split by the regions Americas, Europe, Japan, China and Asia Pacific/All Other.
- **Blue Book History** : Compilation of all Blue Book data since 1991
- **Green Book** : The semiconductor market since 2000 on 467 graphs from the Blue Book
- **End Use** : Semiconductor shipments by 4 regions and 18 product categories into 6 end-use segments
- **Forecast** : Semiconductor industry forecast by quarters of the current and following year and by year for the two subsequent years, similar product and region classification as the Blue Book

If your corporation is located in China (incl. Hong Kong), Malaysia, Indonesia, Philippines and Taiwan and is not a Semiconductor Manufacturer, you may enter a subscription for WSTS Information Services via Taiwan Semiconductor Industry Association (TSIA).

陳昱錡 Doris Chen | Taiwan Semiconductor Industry Association  
Tel: 886-3-5917124 | E-mail: [doris@tsia.org.tw](mailto:doris@tsia.org.tw)，或上網查詢 [wsts.tsia.org.tw](http://wsts.tsia.org.tw)



## TSIA 財務委員會研討會系列報導

■ TSIA / 顏嘉霽 經理

### ■ 2025Q1- 『川普 2.0：新政策對半導體產業出口管制與財稅影響』 研討會

面對全球貿易政策瞬息萬變，出口管制已成為台灣半導體產業佈局國際市場不可忽視的核心議題。為協助業界掌握最新趨勢與因應對策，台灣半導體產業協會 (TSIA) 財務委員會攜手資誠聯合會計師事務所 (PwC)，於 2025 年 4 月 21 日假新竹國立陽明交通大學電資學院舉辦專題研討會，主題為「川普 2.0：新政策對半導體產業出口管制與財稅影響」。



本次研討會邀請三位具實務經驗與專業專家進行主題分享，分別為資誠聯合會計師事務所副總經理周依潔、資誠稅務諮詢顧問公司執行董事蘇宥人，以及普華商務法律事務所合夥律師李益甄。三位講者分別就「川普 2.0：新政後台灣廠商應注意之稅務及法律議題」、「台灣出口管制法規」，以及「台資企業因應川普 2.0 新政的移轉訂價管理思維」三大主題深入剖析，內容涵蓋美國政策調整下之法規趨勢、合規要求與稅務規劃策略。隨著「川普 2.0」政策逐漸開展，美方對高端前瞻技術與高科技產品的出口審查日益嚴格，對台灣半導體產業構成新挑戰。研討會中，講者深入解析出口管制對供應鏈與跨國營運的挑戰，並分享在貿易壁壘升高下，企業如何強化合規機制、調整美國投資架構與移轉訂價策略，透過整合風險控管與稅務規劃，有效掌握風險並提前因應。本次活動吸引眾多半導體相關產業高階主管與法遵、財會專業人士參與，現場互動熱烈，顯見業界對「川普 2.0」議題高度關注。TSIA 財務委員會持續關注國內外稅務政策發展，透過與專業機構合作舉辦系列研討活動，協助業者穩健掌握全球財稅動態。



### ■ 2025Q2- 『準備迎接 IFRS 18- 財務績效表達之重大變革』 研討會

TSIA 財務委員會與安侯建業聯合會計師事務所 (KPMG) 攜手合作，於 2025 年 6 月 19 日假新竹集思竹科會議中心舉辦「準備迎接 IFRS 18 - 財務績效表達之重大變革」專題研討會。在國際財務報導標準邁入新里程的重要時刻，國際會計準則理事會 (IASB) 推出全新準則 IFRS 18「財務報表中之表達與揭露」，預計自 2027 年起取代現行 IAS 1，成為企業財務資訊傳遞方式的重大轉折點。該準則核心目標在於提升財務報表的可讀性、連結性與透明度，回應市場對企業財務績效更清晰表達的殷切期待。儘管 IFRS 18 實施後企業整體淨利數字不變，但其對損益表架構將帶來深層重塑，涵蓋報導邏輯與項目分類的全面調整。此次研討課程以系統化架構引領與會者掌握新準則的關鍵脈絡與實務挑戰，包括：如何界定營業、投資與籌資三大類別下的損益項目；各類收入與費用的重新分類標準；以及企業是否涉及「特定主要經營活動」的判定依據與實務應用。課程中亦特別說明，IFRS 18 除重塑損益表邏輯外，亦重新定位主要財務報表與附註在資訊傳遞中的角色，並調整對資訊彙總與細分類的處理原則。針對「管理階層定義之績效衡量指標」(MPM) 新增揭露要求，也將使企業需同步強化內部資訊控管與財報一致性表達。在轉換過渡期前，企業及早啟動評估與部署，包括內部系統調整、管理階層溝通及對外報導策略規劃，方能從容應對這場「重構財報語言」的準則革新。IFRS 18 所帶來的不僅是報表形式的調整，更將深刻影響企業如何向外界講述其財務表現的語彙與邏輯。



# 2025 TSIA 校園巡迴講座系列



## 國立臺灣大學『電源 IC 技術發展及市場展望』講座報導

■ 立錡科技 / 左仲先 副總經理  
■ TSIA / 顏嘉霽 經理



隨著 AI 對運算資源的依賴日益加劇，儘管先進製程技術持續創新精進，但目前其進展難以完全支撐其整體需求擴張，使得能源供應、效能管理與永續發展等議題躍升關鍵挑戰與系統性課題。為了引導學生思辨未來科技挑戰並掌握電源管理領域的最新趨勢，台灣半導體產業協會 (TSIA) 與國立臺灣大學電子工程學研究所 (GIEE, NTU)、立錡科技 (Richtek) 於 2025 年 3 月 17 日 (一) 共同舉辦校園巡迴講座，由電子所江介宏所長主持，特邀 TSIA 理事公司暨立錡科技副總經理左仲先博士擔任主講人，分享「電源 IC 技術發展與市場展望」主題演講，吸引百位碩博士生踴躍參與。

講座中，左副總精闢講解當前電源管理 IC (PMIC) 技術演進與應用挑戰，說明面對 AI、雲端與車用等高耗能場域，電源管理技術正邁向高功率密度與低功耗設計的雙軸優化，透過低損耗開關模式穩壓器、先進 BCD 製程及 3D 封裝等技術，提升整體能源使用效率。在資料中心與電信基礎設施領域，對電力使用效率與電源精準監控需求日益提升下，電源 IC 的性能也必須隨之升級，例如導入連線供電、高效轉換拓樸等設計。在智慧汽車領域，以電動車 (EV) 為主，其應用涵蓋先進駕駛輔助系統 (ADAS)、資訊娛樂與電池管理系統 (BMS) 等多元場景，對電源管理 IC 在傳輸路徑、功能安全、低待機功耗與高穩定性等方面提出更為嚴謹的設計規範與性能要求。然而，為因應多樣化與高度穩定與可靠的應用場景，半導體製造和 IC 設計積極投入技術創新，涵蓋碳化矽 (SiC)、氮化鎵 (GaN) 等新材料的導入、同時強化數位介面與數位控制等整合協定能力，展現 PMIC 技術在能源效率與系統整合上的關鍵演進，為推動科技創新奠定堅實基礎。

講座尾聲，立錡科技人資部副處長李幼嵐簡介立錡公司與人才培育策略。對於初入職場的新鮮人，立錡公司建構完善的 Mentor 制度與「Rdemy 線上學習平台」，全方位支持技能與職涯成長，亦提供具競爭力的薪酬與完善福利，秉持「以人為本」的理念，從育才、選才、用才到留才，精緻經營每個環節，志在凝聚卓越群英，共同推動產業創新與永續發展。

## 國立中山大學『邁向智慧車輛時代的封測整合新篇章』講座報導

■ 日月光半導體 / 林士絮 資深處長  
■ TSIA / 顏嘉霽 經理



TSIA 與國立中山大學積體電路設計所 (IICD, NSYSU)、日月光半導體 (ASE) 聯合於 2025 年 3 月 25 日 (二) 舉辦校園專題講座，此次講座由謝東佑教授兼所長親自主持，特別邀請日月光半導體林士絮資深處長擔任演講嘉賓，與百位師生分享『邁向智慧車輛時代的封測整合新篇章』專題演講。

隨著汽車逐步從傳統「交通工具」轉型為「智慧載具」，智慧化、綠能化及安全可靠系統成為新世代車輛的核心議題，車輛系統設計與技術正經歷深刻迭代演進，而車用半導體正是驅動此波轉型的核心動能。為回應這跨時代演進浪潮，本次講座從全球汽車市場銷量與成長趨勢觀點切入，精闢闡述車用半導體生態體系與產業鏈的發展趨勢，引領師生了解車用半導體的封裝測試需求與解決方案，其中聚焦車用產品在系統驗證與可靠性測試方面的嚴格標準，如何透過嚴謹封測的流程，協助客戶實現高穩定性與高可靠性的設計，為智慧汽車的技術發展奠定堅實基礎。再者，智慧車輛所倚重的先進駕駛輔助系統 (ADAS)，因運作時，需仰賴大量即時感測資料的整合、高速運算與低延遲聯網回應，對車用晶片在封裝測試階段便提出極高要求。為因應此需求，而提出「車用高效能運算封測」解決方案，驗證晶片在高頻訊號、熱管理與系統穩定性等方面皆達車用標準，確保晶片能在複雜車用環境中，長時間維持穩定可靠的運作表現。

講座尾聲，林處長分享寶貴職涯歷程，勉勵學生保持好奇心與敏銳觀察力，在快速演變的全球地緣政治與產業變局中，勇於探索未知與追求自我實現。本次講座不僅加深學生對半導體產業與車用市場與生態的理解，更強化產學鏈結與人才交流，為培育新世代半導體人才注入動能。



## 國立成功大學、國立臺灣科技大學「AI 簡史及其顛覆力」講座報導

■ 瑞昱半導體 / 黃依璋 副總經理  
■ TSIA / 顏嘉霏 經理

2025 年 4 月 10 日 (四) 台灣半導體產業協會 (TSIA) 與國立成功大學電機工程學系 VLSI / CAD 組舉辦專題講座，邀請瑞昱半導體 (Realtek) 副總經理黃依璋博士發表「AI 簡史及其顛覆力」專題演講，由李國君教授主持，吸引近百位師生熱烈參與。隨後於 4 月 14 日 (一) 黃副總應 TSIA 及國立臺灣科技大學電子工程系邀請，於校內發表同題演說，現場湧入近 250 位師生聆聽，充分展現對人工智慧 (AI) 發展動態的高度關注與熱忱。

黃副總結合多年產業實務經驗與對 AI 演進的深刻洞察，引領與會師生回顧 AI 自 20 世紀中葉萌芽以來逾七十年的發展歷程。他以三大 AI 技術演進浪潮為主軸，系統性描繪 AI 從理論基礎構築、技術突破到當前革命性應用的演變脈絡，為聽眾提供全面視野，深刻理解 AI 持續改變世界的深遠意義。

人工智慧 (Artificial Intelligence) 一詞於 1956 年達特茅斯會議 (Dartmouth Conference) 首次正式提出並命名，然而其理論根基可追溯至 1950 年。當時，艾倫·圖靈 (Alan Turing) 發表劃時代論文《計算機器與智慧》(Computing Machinery and Intelligence)，提出「圖靈測試」(Turing Test)，開啟機器智能的思想實驗。儘管早期研究熱度高漲，1969 年 Minsky 與 Papert 在《Perceptrons》一書中指出感知機學習能力的根本侷限，導致經費凍結、信心動搖，AI 發展陷入首次寒冬。

1980 年代，專家系統崛起與反向傳播演算法問世，再度推動 AI 浪潮。然而，高昂成本、效益不彰、未達預期以及系統本身限制，使 AI 發展陷入第二次寒冬。儘管如此，1991 年 Ronald Jacobs 等人提出「局部專家模型」(Adaptive Mixtures of Local Experts)，將模組化架構引入神經網路設計，為後續深度學習的爆發奠定伏筆。

2012 年，AI 發展踏入第三波浪潮，深度學習崛起成為關鍵轉捩點。Geoffrey Hinton 團隊以深度卷積神經網路 (CNN) 架構設計，突破視覺辨識瓶頸，開啟深度學習黃金時代。隨後，DeepMind 結合 CNN 與強化學習，實現機器自主優化。緊接著，知識蒸餾 (Distilling the Knowledge) 技術問世，有效提升模型效能與運算效率。於 2016 年，AlphaGo 擊敗圍棋冠軍，彰顯 AI 在複雜策略領域的革命性突破，震撼全球。2018 年，OpenAI 推出 GPT 系列大型語言模型 (LLM)，引領自然語言處理技術革新。這些里程碑不僅奠定 AI 發展基石，更深刻重塑 AI 的未來藍圖。演講尾聲，黃副總深刻指出，LLM 應用已超越傳統文字生成，正迅速延伸至圖像、影音、生醫與遊戲等多模態領域，展現出其技術多元性與廣泛影響力。其核心架構中，多頭注意力 (Multi-Head Attention) 機制透過並行多重運算，顯著強化了語義表達的層次與豐富度；而多層感知器 (MLP) 則決定了模型的學習深度與效率，儘管層數增加強化了模型對複雜模式的擷取能力，卻亦使計算資源面臨更高負載，須藉由架構優化與剪枝技術以實現效能與效率的最佳平衡。

此次講座兼具歷史縱深與產業前瞻洞察，不僅是知識豐富盛宴，深化產學交流，為下一代開啟新的思維視野。



## 國立臺灣大學「啟航之旅 迎向未來」講座報導

■ 華邦電子 / 白培霖 副總經理  
■ TSIA / 顏嘉霏 經理



TSIA 與國立臺灣大學電機暨電信所 (GICE, NTU)、華邦電子 (Winbond) 聯合於 2025 年 4 月 14 日 (一) 舉辦校園巡迴講座。本次講座由臺大電機系陳景然教授主持，特邀 TSIA 理事公司暨華邦電子副總經理白培霖博士擔任演講嘉賓，與超過百位學生分享「啟航之旅 迎向未來」專題。

白副總以豐富而深厚人生積澱為基石，化身為睿智的領航者，於演講中向學生傳授選擇未來的實戰心法，並分享如何在人生淬鍊的過程中，培養高瞻遠矚的視野、靈活深邃的思維與精準果敢的判斷力。隨著元宇宙的興起以及生活和學習方式的劇變，除了持續適應新環境的能力外，更須勇於跳脫舒適圈，敘事力養成，積極拓展與他人交流的廣度與深度，從中汲取豐富的經驗與深刻見解。特別引用 Peter Drucker 的名言：「工作就是學習的開始」，在職場中，學習是一個永無止境的過程，並非隨著學位的取得而終止。更特別提及「十年的經驗不等於十次一年的經驗」，應有意識地提升每一年的職能質量，而非僅僅年資堆砌，更鼓勵學生發揮自身的長處，同時正視短處避免成為他人的負擔。只有在與人交流、持續學習和自我反思的過程中，才能塑造出猶如滴水穿石般牢固的自信心，從容應對未來職場的各項挑戰，為人生中的每一個關鍵抉擇做好充分準備。

最後，討論面對未來不同選擇的思考方向與產業工作心得。如選擇進入職場，台灣半導體產業目前在全球市場中的競爭優勢、未來發展潛力以及為個人職涯成長深遠影響，推薦學生進入半導體相關領域，或探索擁有巨大發展潛力的行業，這些行業不僅能提供展翅高飛、實現理想的舞台，也會為他們開闢了廣闊的未來前景。更以土耳其諺語：「發現走錯路，不管多遠，立即回頭！」來勉勵，無論在人生的哪個階段遇到困難，毫不猶豫地調整方向，面對挑戰，重新起航，勇敢迎向未來。隨後，通過一連串精采問答環節，讓學生們對未來職涯不同選擇有具體思考方向，在探索與反思中不斷調整前行路徑，培養職涯成長的韌性與深度。

## 國立清華大學

### 『Challenge and Opportunity of New Memory Technology for AI』 講座報導

■ 台積電 / 林佑明 處長  
■ TSIA / 顏嘉霽 經理



TSIA 與國立清華大學電子工程研究所 (ENE, NTHU)、台積電 (tsmc) 聯合於 2025 年 4 月 25 日 (五) 舉辦校園巡迴講座。本次講座由清大吳玉書教授親自主持，特別邀請理事長公司代表暨台積電處長林佑明博士擔任演講嘉賓，與近百位學生分享『Challenge and Opportunity of New Memory Technology for AI』專題演講。

講座開場，從台積電研究與發展中心的核心職能切入，闡述其中心秉持「committed to pushing technology forward to unleash innovation」使命，構築一套嚴謹且系統化的研發體系，該體系涵蓋從基礎研究中探索，透過階段性銜接與跨領域協同，篩選出可行性方案，最終推進至量產實踐，形成具備商業價值與市場競爭力的製程技術。

隨著生成式人工智慧 (Generative AI)，特別是大型語言模型 (LLMs) 的快速發展，對於具備高頻寬、低功耗與大容量的創新記憶體技術之需求亦隨之攀升，以因應日益龐大的資料密集型運算。為因應創新記憶體技術變革與市場需求變化，探討傳統記憶體階層架構在面對 AI 應用時，所面臨的瓶頸與挑戰，並進一步分析新興記憶體技術所帶來的機會。更聚焦於採用氧化物半導體通道材料的鐵電場效電晶體 (OS-FET) 記憶體，其在成本、效能、擴展性與能源效率等方面展現出突破性的潛力，並具備與後段製程 (BEOL) 相容特性，可實現先進的 CMOS-under-Array 製程架構。

最後，與師生們透過精彩紛呈的問答交流，對半導體產業研發工作與新興記憶體技術有更深入的理解和見解，為這次講座畫下了圓滿的句點。

## 國立臺北科技大學『大航海時代：談國際觀與紮根』講座報導

■ 志聖工業 / 梁又文 總經理  
■ TSIA / 顏嘉霽 經理



2025 年 6 月 4 日 (三) TSIA 首度與國立臺北科技大學機械工程系 (ME, NTUT) 舉辦校園專題講座。此次講座由何昭慶教授兼系主任主持，特別邀請志聖工業 (C SUN) 梁又文總經理擔任演講嘉賓，與近 160 位碩士生分享「大航海時代：談國際觀與紮根」專題演講。

講座一開場，梁總以生動問答互動方式，迅速凝聚全場焦點。他提問：「畢業的英文單字是什麼？」當學生們答出 commencement 時，他順勢引導：畢業一詞常英譯為 commencement，更深層涵義，是一段全新旅程的開始，藉著這深層涵義切入今日講座主題。

隨著人工智慧驅動第四次工業革命浪潮推進，正重塑各產業格局與重組布局版圖，算力也隨之成為國際科技競爭的核心指標。為支撐 AI 與高效能運算 (HPC) 所需的龐大資料流與即時處理能力等，半導體產業進入異質整合的關鍵轉型期，舉例來說，透過晶圓製造、先進封裝與測試的策略整合，建構涵蓋 CoWoS、InFO、SoIC 等多元平台，顯著提升產品效能與滿足客戶端更多元、高規嚴謹的要求。不僅鞏固台灣在全球半導體供應鏈中的領先地位，也彰顯跨領域技術融合、材料創新與產業協同的重要性。更特別提及，在此時代背景下，產品開發週期縮短、複雜度劇增，「Trial-and-Error」開發流程已顯得成本高、效率低，因此，數位雙生 (Digital Twin)、模擬運算 (Simulation) 與註解式運算模型 (Comment-Off Computing) 等前瞻性技術正逐步嵌入研發流程，推動產品設計邁向以數據與模型為核心的精準預測與風險控管機制，以提升研發效能與市場響應速度。

講座尾聲，梁總引用《高效能人士的七個習慣》，勉勵學生以「主動積極」面對變化，掌握人生的主導權；以「以終為始」釐清個人價值與方向，確立自我定位；以「要事第一」鍛鍊判斷力與行動力，專注投入真正重要的目標項目。進一步強調，「創意思維」不僅是求異，更是實現跨領域合作協同能力。這些思維習慣，正是個人內在紮根、在全球瞬息萬變之際，從容穩健、卓然自立的基石。

# TSIA 委員會活動摘要

■ TSIA / 黃佳淑 資深經理彙整

## 一、生產製造技術委員會

主委：聯華電子 - 葉志平協理

- 114年4月21-24日協辦「2025國際超大型積體電路技術、系統暨應用研討會(VLSI TSA Symposium)」。

## 二、IC設計委員會

主委：工研院電光系統所 - 張世杰所長

- 114年6月6日與JEDEC合辦「2025 Server / Cloud Computing / AI Forum」，共計69家海內外相關公司參加，近170人次與會。
- 114年7月2日召開TSIA消費性電子記憶體介面標準工作小組「JEDEC會後會暨Workshop」。
- 籌備規劃2025生成式AI晶片與整合設計研討會。
- 籌備規劃2025車用電子座談會。
- IP TF工作小組支援WSC/GAMS/JSTC相關IP會議。

## 三、市場資訊委員會

主委：華邦電子 - 洪文章副總經理

- 114年5月15日發佈2025 Q1 IC產業動態調查報告中 / 英文新聞稿。
- 114年5月16日召開WSTS資料庫說明會。
- 114年5月19日舉辦「TSIA IC產業市場趨勢暨專題研討會」。
- 積極參與國際組職WSTS。

## 四、財務委員會

主委：力積電 - 邱垂源資深處長

- 114年6月19日與安侯建業聯合會計師事務所(KPMG)合辦「準備迎接IFRS 18-財務績效表達之重大變革」研討會。

## 五、環保安全衛生委員會

主委：台積電 - 房漢文處長

- 114年4月7日召開「拜訪氣候署研商廠中廠排除相關法令及PFAS測試討論線上會議」。
- 114年4月9日拜訪環境部化學物質管理署提出全氟及多氟烷基物質管理建議及γ-丁內酯(GBL)管理建議。
- 114年4月11日因114.3.4新公告「事業應盤查登錄溫室氣體排放量之排放源」規定與113年公司之溫室氣體盤查指引，部分廠中廠範圍重疊，有機會爭取廠中廠排除碳費，因此安排拜訪環境部氣候變遷署協商。
- 114年4月21日出席由經濟部產業發展署召開之「製造業因應氣候變遷輔導計畫」電子業關鍵業者諮詢會議。
- 114年6月9日召開WSC PFAS action items 線上討論會議。
- 114年6月10日出席WSC ESH TF 線上會議。
- 114年6月18日出席由環境部資源循環署召開之研商「廢棄物清理計畫書資源循環模式」修正草案會議。
- 114年6月20日出席由經濟部產業發展署召開之「製造業因應氣候變遷輔導計畫」電子業關鍵業者諮詢會議。

- 114年6月26日召開Scope 3線上研商會。
- 114年6月30日召開2025年第二次委員會會議。
- 114年7月1日出席WSC ESH TF 線上會議。
- 114年7月3日召開「廠中廠後續辦理研商」線上會議。

## 六、產學委員會

主委：台積電 - 張孟凡處長

- 114年4月10日假國立成功大學舉辦『AI簡史及其顛覆力』校園專題講座，特別邀請到瑞昱半導體黃依璋副總經理擔任演講嘉賓。
- 114年4月14日假國立臺灣科技大學舉辦『AI簡史及其顛覆力』校園專題講座，特別邀請到瑞昱半導體黃依璋副總經理擔任演講嘉賓。
- 114年4月14日假國立臺灣大學舉辦『啟航之旅 迎向未來』校園專題講座，特別邀請到華邦電子白培霖副總經理擔任演講嘉賓。
- 114年4月25日假國立清華大學舉辦『Challenge and Opportunity of New Memory Technology for AI』校園專題講座，特別邀請到台積電林佑明前瞻技術研究開發處長擔任演講嘉賓。
- 114年6月4日假國立臺北科技大學舉辦『大航海時代：談國際觀與紮根』校園專題講座，特別邀請到志聖工業梁又文總經理擔任演講嘉賓。
- 因應經濟部需要希了解公協會推動產學情形，執行辦理「產學訓培育合作網絡計劃」合作案。
- 持續辦理「TSIA產學校園大使」巡迴校園演講。
- 協助臺灣半導體產學研發聯盟(TIARA)推動事務。

## 七、能源委員會

主委：台積電 - 秦永沛執行副總經理暨共同營運長

- 114年5月16日出席由內政部召開之「建築物設置太陽光電發電設備標準」修正條文線上討論會議。

## 八、半導體獎遴選委員會

主委：國立陽明交通大學 - 孫元成校聘副校長、產學創新研究學院院長暨終身講座教授

- 收集2025 TSIA半導體獎得獎者等相關資料，進行TSIA簡訊電子書出版、得獎人獎狀、簡介製作等。預計於2025 TSIA年會頒發半導體獎。

## 九、產業政策委員會

主委：聯發科技 - 顧大為共同營運長暨財務長

- 不定期就政府政策召開會議討論，並提交產業立場及建議。

## 十、JSTC委員會

主委：台積電 - 張宇恩處長

- 參與WSC/JSTC/GAMS相關會議。
- 定期召開JSTC Post Meeting。

## 十一、設備委員會

主委：漢民科技 - 林士青副總經理

- 114年5月13日召開2025年第一次委員會會議。
- 114年6月18日召開設備委員會 - 節能與標準工作小組第一次工作會議。
- 114年6月20日召開TSIA設備論文獎籌備線上會議。
- 114年6月24日召開2025年第二次委員會會議。

## 新會員介紹

■ 編輯部

### 臻鼎科技控股股份有限公司

Zhen Ding Technology Holding Limited



#### 公司概況：

臻鼎科技控股股份有限公司成立於 2006 年，主要從事研發、生產及銷售各式印刷電路板，包括 IC 載板、FPC、HDI、Mini LED、SLP、RPCB、Rigid Flex、以及 Module 等多類產品，廣泛應用於智慧型手機、平板電腦、可穿戴裝置、電腦、伺服器、基地台、網路設備、高速運算、高頻傳輸、車用電子與航太等領域，提供客戶一站式購足全方位解決方案的專業服務公司。

臻鼎科技集團旗下公司包含臻鼎科技控股、鵬鼎控股、先豐通訊以及禮鼎半導體...等，全球有 5 大主要生產基地，分佈於台灣、大陸、泰國及印度。同時於台灣、大陸、北美、日本、韓國、越南及泰國等設立超過 20 個服務中心，提供全球客戶即時業務與技術服務。

網址：<https://www.zdtco.com/tw>

### 大量科技股份有限公司

Ta Liang Technology Co., Ltd.



#### 公司概況：

大量科技股份有限公司成立於 1980 年，總公司位於桃園市八德區，聚焦於半導體產業、印刷電路板產業，是專業的半導體與 PCB 設備製造商，提供客戶最完善的設備及系統性服務。在半導體事業部，獨創開發之多維度量測及視覺檢測系統之演算法，結合了光學設計、精密量測、系統整合等技術，提供給予半導體業者於先進製程中，2.5 / 3DIC 先進封裝、SoIC、面板級封裝 (FOPLP) 製程所需的量測 (Metrology) / 視覺檢測 (AOI) / 自動化 (Automation) 所需的設備解決方案。

網址：<https://www.tlhome.com.tw/>

### 群翊工業股份有限公司

Group UP Industrial Co., Ltd.



#### 公司概況：

專業電子設備製造商，外銷服務範圍佈局全球，主要提供商：TGV 製程設備 (玻璃載板與基板)、無塵氮氣熱風烤箱、熱風輸送爐、UV 機、IR 爐、滾輪塗佈烘烤線、靜電噴塗烘烤線、浸泡塗佈烘烤線、捲對捲製程設備、熱板機、壓平機，應用於 PCB、BGA、FPC、COF、顯示器、半導體先進封裝...等電子零組件。

網址：<https://www.gpline.com.tw/>

### 由田新科技股份有限公司

UTECHZONE Co., Ltd.



#### 公司概況：

由田新科技股份有限公司為兩岸領先自動光學檢測設備商。以機器視覺核心技術，整合光學取像系統、影像處理邏輯演算技術、機構設計、精密機械與運動控制等，提供完整解決方案。

由田檢測設備已大幅應用於 IC 載板、高世代顯示面板及半導體晶圓與先進封裝檢測領域，於半導體檢測以獨家專利光學技術突破黃光製程限制，精準檢出有機物殘留，並提供細線路檢測方案。同時不拘限於晶圓等級，由田於面板級封裝與切割後之單顆封裝多面檢測亦佈局有成，相關產品陸續通過客戶認證，預計將持續複製成功經驗擴大出貨及市占，目標成為國際級半導體檢測領導者。

網址：<https://www.utechzone.com.tw/>

## 光陽光電股份有限公司

SUNENGINE CORPORATION LTD.



### 公司概况：

光陽光電股份有限公司成立於 2010 年，創辦人暨董事長為葉勝發，主要從事研發、生產及銷售光通訊矽光子 CPO 製程設備及半導體先進封裝設備及封裝製程 UV 膠製造，提供客戶一站式購足全方位解決方案的專業服務公司。

具備客製智慧設備製造能力，以優越的光學定位、機構設計、PC 電控、系統軟體 +AI 技術、SECS / GEM 及資安防護技術。提供半導體與光通訊客戶高附加價值的智慧化製程設備和光學檢測量測方案。並提供全球客戶高端技術與客製化的智慧設備及系統性服務，協助客戶提高產能和品質，並降低生產成本。

## 錐光金屬股份有限公司

Asia Air Precision Technology Ltd.



### 公司概况：

專注於空氣過濾技術與精密金屬整合，在空氣與金屬之間，錐光團隊承載逾三十年的技術傳承，致力於潔淨環境控制領域。自 1989 年創立以來，伴隨台灣半導體產業一同成長，從無塵室過濾系統的開發起步，逐步拓展至半導體製程設備中的潔淨環境控制、精密金屬製造及機電整合應用。

### 核心技術與產品：

提供前製程設備內氣體淨化的完整解決方案，核心技術涵蓋微環境氣體微粒控制、精密板金製造、自動化系統與機電模組整合。產品與應用範圍包括：半導體設備潔淨模組、高精度半導體金屬與機械零組件、空氣淨化技術應用、燃料電池系統與零組件，以及技術與製造一體化解決方案。

### 品質與研發實力：

具備 ISO Class 0 的潔淨技術，長期與國際半導體設備領導廠商合作開發，並於近年獲得供應商大獎。團隊持續精進潔淨技術與製造整合能力，協助客戶提升製程良率，並推動產業鏈在地化與永續發展。

網址：<https://www.aap-tech.com/en>

## 威鈦淨材股份有限公司

NANOCLEAN MATERIALS CO., LTD



### 公司概况：

威鈦淨材成立於 2018 年，本公司具有多年半導體製程潔淨專業技術，從設計到測試生產製程具完整經歷的團隊組成，目標為提供客戶最佳整合方案與技術支援。威鈦淨材產品有氣動及手動閥件控制能力，閥流量係數優於業界，並擁有斬新流體設計及有多項國內外關鍵技術與專利，適用於高純度化學品、有機溶劑和純水。產品皆通過嚴謹的驗證程序與測試規範，確保可靠度與耐久性，產品全程台灣製造。

網址：<https://www.ncmtw.com/>

## 優貝克科技股份有限公司

ULVAC TAIWAN INC.



### 公司概况：

優貝克科技股份有限公司 (ULVAC TAIWAN INC.) 為日本 ULVAC 集團在台設立之子公司，自 1981 年成立以來，致力於提供先進的真空技術與整合性解決方案。憑藉集團累積數十年的研發實力與技術平台，優貝克科技積極投入於半導體、顯示器、電子元件、太陽能電池等高科技產業，提供涵蓋薄膜沉積、蝕刻、量測與檢測等多元設備與工程技術支援。

近年來，優貝克科技積極拓展半導體相關業務，持續導入尖端製程設備與本地技術服務，協助客戶強化製程效能與良率。我們以技術創新與在地化服務為核心，結合母公司資源與本地研發能量，致力成為台灣半導體產業值得信賴的技術夥伴。

展望未來，優貝克科技將持續深耕台灣市場，攜手產業夥伴共創價值，推動產業升級與技術突破，為全球科技發展貢獻一份力量。

網址：<https://www.ulvac.com.tw>

## 塞席爾商捷領顧問有限公司台灣分公司

JL Advisory Group Limited



### 公司概况：

Throughout the superior interpersonal network, robust AI-powered database together with the solid experience of business development in semiconductor, JL is able to provide the optimal consulting service in business and technical advisories to help customers step in the semiconductor field as well as reshape and elevate the market presence.

網址：<https://www.jladvisoryco.com>

# TSIA 2025 年會

10.23 新竹國賓大飯店

## 強化台灣半導體產業韌性 鞏固全球領導地位

隨著數位經濟蓬勃發展與各領域智慧化應用的大幅增加與新一代通訊連網技術研發、布建與 AI 技術的導入，眾多產業皆加速採用嵌入式系統、工業控制等技術，帶動工業、汽車、消費性電子等領域對半導體的需求；這些應用正逐步改變人類社會的生活方式與生產模式，半導體是支撐這些新興技術的核心，隨著上述應用需求的急速增長，半導體元件需求也持續攀升。雖然面臨經濟和政治的不確定性，但技術創新和市場需求的恢復預示著產業的潛在增長。半導體產業正處於一個充滿挑戰和機遇的階段。

2025 TSIA 年會以「強化台灣半導體產業韌性，鞏固全球領導地位」為主軸，邀請和碩聯合科技童子賢董事長以「提升 AI 上下游供應鏈韌性，再創產業新局」為主題，擔任專題演講嘉賓，並邀請各界專家進行論壇。會中將頒發 2025 TSIA 半導體獎，獎勵於半導體之學術研究、發明或產業合作有傑出表現之國內博士研究生。為擴大服務會員公司，現場同時規劃攤位展示，提供展示公司形象及與客戶互動的最佳機會，活動精彩可期。

2024 年會約有 600 位來賓與會，請參考活動報導。

2024 TSIA >>  
年會精彩回顧



2024 TSIA >>  
年會年刊



TSIA 簡訊 >>  
No. 111 期



竭誠邀請相關業者共襄盛舉，支持並贊助 2025 TSIA 年會。

贊助及攤位申請請洽本案聯絡人：石英堂協理 | Tel: 03-5917092 | email : celia@tsia.org.tw