

Taiwan

<http://www.tsia.org.tw/>

2019/July No.89

TSIA

Semiconductor

Industry Association



專題報導

- 2019 年 WSTS 春季市場預測會議報導

國際瞭望

- 2019 年 WSC / JSTC / TF 會議成果報告
- 2019 JEDEC Q2 加拿大溫哥華會議報告
- 2019 JEDEC Mobile / IOT and Server Forum Taiwan 活動報導

編者的話

培育國內半導體專業人才是 TSIA 近年來致力推動的重點會務之一。TSIA 自 2014 年起成立「TSIA 半導體獎」，每年針對優秀博士研究生或具博士學位之新進研究人員頒發獎學金並鼓勵青年學子投入半導體產業。今年的獎學金獲獎名單已於 3 月底出爐，得獎人資料公佈於本期會務報導單元，歡迎查閱，本會將於今年 10 月的 TSIA 年會中進行公開的頒獎典禮。

世界半導體貿易統計協會 (WSTS) 最新的預測資料已於 6 月出爐，本期「專題報導」單元特別邀請旺宏電子周志鴻專案副處長 (WSTS AsiaPac Vice Chairman) 以「2019 WSTS 春季市場預測會議報導」為題，分享其參加 WSTS 春季市場預測會議之內容及心得。

世界半導體理事會 (WSC, World Semiconductor Council) 之年度 CEO 大會於 5 月在中國廈門舉行，WSC 今年度對政府的產業政策建言摘要，以及 5 月會議之重點均刊登在本期「國際瞭望」單元。另外近期的重要國際半導體會議還包括 2019 JEDEC Q2 加拿大溫哥華會議，以及在新竹舉辦之 2019 JEDEC Mobile / IOT and Server Forum Taiwan，相關內容也請參閱本期「國際瞭望」單元。本會長期致力於國際半導體產業的合作及交流，期能帶給會員最新的國際間半導體相關活動訊息，並協助會員了解各國廠商所關注之議題。若會員公司對相關國際活動有興趣或建議，歡迎洽詢本會秘書處。

除了持續積極參與國際半導體相關活動之外，TSIA 前一季的委員會相關活動均收錄於本期「會務報導」單元，感謝會員公司的持續支持及對本會活動的積極參與。近期 TSIA 活動包括 8 月 15 日舉辦之「2019 Q3 台灣半導體產業市場趨勢暨專題研討會」、9 月 6 日的「The Joint Symposium of e-Manufacturing & Design Collaboration Symposium 2019 & ISSM 2019」、9 月 23 日的「企業併購之會計及稅務關鍵解析研討會」、10 月 14-17 日的「2019 JEDEC DDR5, LPDDR5, NVDIMM-P Workshops and Memory Tutorial」及將於 10 月 31 日舉辦之 TSIA 年會等，歡迎會員與非會員公司踴躍報名參加。活動詳情與報名辦法請密切注意 TSIA 網站 www.tsia.org.tw 所發佈之訊息。

約稿

1. 本簡訊歡迎您的投稿，文章主題範疇包含國內外半導體相關產業技術、經營、市場趨勢等。內文（不包含圖表）以不超過四千字為原則，本會保有刊登之權利。
2. 來稿歡迎以中文打字電腦檔投稿，請註明您的真實姓名、通訊處、聯絡電話及服務單位或公司，稿件一經採用，稿費從優。
3. 本簡訊歡迎廠商刊登廣告，全彩每頁三萬元，半頁一萬八千元。會員廠商五折優待。意者請洽：江珮君 03-591-3181 或 email 至：candy@tsia.org.tw

01 編者的話

專題報導

- 02 2019 年 WSTS 春季市場預測會議報導

國際瞭望

- 12 2019 年 WSC / JSTC / TF 會議成果報告
- 18 2019 JEDEC Q2 加拿大溫哥華會議報告
- 24 2019 JEDEC Mobile / IOT and Server Forum Taiwan 活動報導

會務報導

- 27 2019 TSIA 半導體獎得獎者獲獎摘要
- 40 TSIA IC 設計委員會夏季聯誼晚宴報導
- 42 TSIA 2019 第二季台灣半導體產業市場趨勢暨專題研討會活動報導
- 43 TSIA 2019 第二季財務委員會活動報導
- 44 TSIA 2019 Q2 校園巡迴講座系列
- 48 TSIA 委員會活動摘要
- 50 新會員介紹

遊憩人間

- 52 意料之外的北京之旅

廣告索引

- 55 2019 eMDC 活動預告
- 56 WSTS 統計資料
- 57 2019 IC 設計聯誼會贊助辦法
- 58 2020 TSIA 半導體獎募款
- 59 2020 TSIA 產學基金募集
- 60 TSIA 入會申請資格及辦法



創刊日期：中華民國86年7月
 出版字號：新聞局版台省誌字1086號
 發行人：劉德音
 總編輯：伍道沅
 執行編輯：游啟聰 / 陳淑芬 / 江珮君
 編輯小組：吳素敏 / 石英堂 / 黃佳淑 / 陳昱錡
 發行所：台灣半導體產業協會
 地址：新竹縣竹東鎮中興路四段195號51館1246室
 網址：www.tsia.org.tw
 電話：(03) 591-3181
 傳真：(03) 582-0056
 E-mail：candy@tsia.org.tw
 美術編輯：有囍廣告有限公司
 地址：新竹市民權路102號3樓
 電話：(03) 535-6560
 傳真：(03) 535-6260
 電子書製作：龍璟文化事業股份有限公司
 地址：新北市中和區建一路176號13F
 電話：(02) 8227-2268
 傳真：(02) 8227-1098

2019 年 WSTS 春季市場預測會議報導

旺宏電子 / 周志鴻專案副處長
WSTS AsiaPac Vice Chairman

2019 年 WSTS 春季市場預測會議於 5 月 21-23 日於日本廣島的 Sheraton Grand Hiroshima Hotel 舉行。亞太區由 Samsung, Hynix、旺宏電子等公司代表出席本次會議。

本次會議舉行的董事會，決議 2019 年底的 Bluebook 可能須在 2020 Q1 發出 re-statement，因部分會員公司可能延遲 Q4 financial result 到隔年 Q1 發出，另決議在今年秋季將在台北舉行會議，並可能再次舉行 new member session，再次邀請亞太地區非會員公司參加，進一步了解 WSTS 運作，期望能吸引更多非會員公司參加。

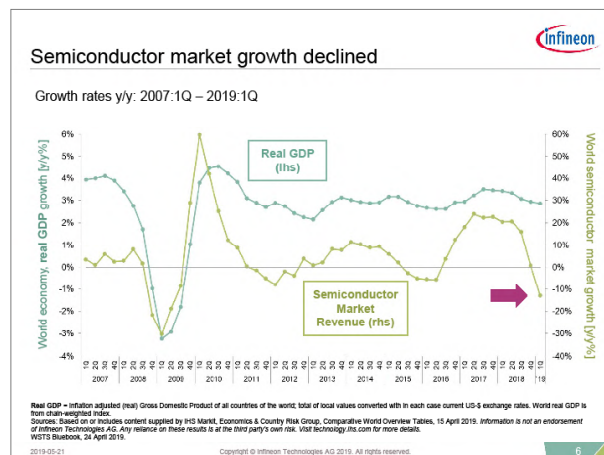
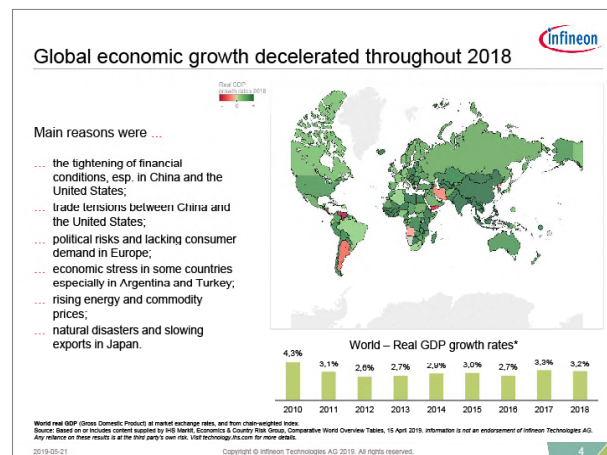
■ 下次會議：

1. 2019 Nov 18 - 20 台灣台北
2. 2020 春季：2020 June 01 - 04 Vienna Austria
3. 2020 秋季：2020 Nov, Hiroshima Japan

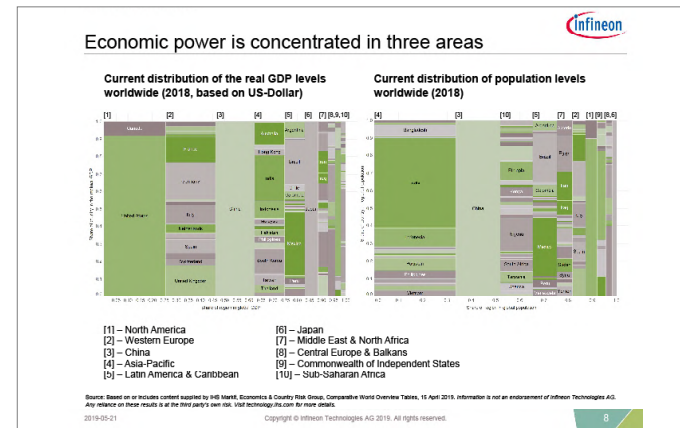
■ World Economic 分析

本次仍由 Infineon Technologies 的經濟專家 Dr.Barbara Schaden 講介世界總經趨勢。

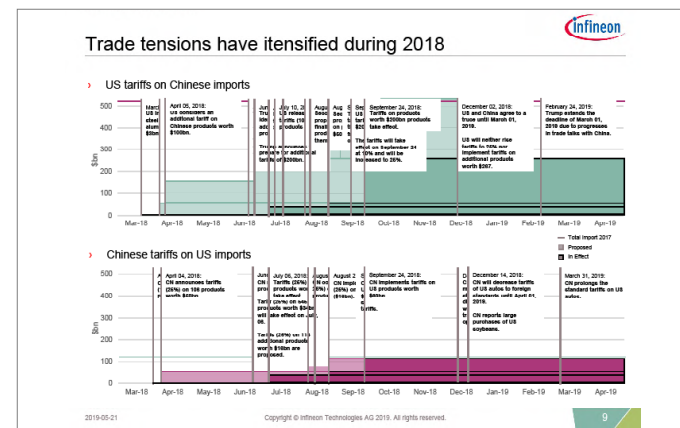
2018 經濟成長受阻主要因為中美的財經狀況緊張，消費市場的政治危機（如歐洲），阿根廷、土耳其的經濟壓力。能源及貨物價格上漲，日本的天然災害阻礙出口。2018 GDP 降到 3.2%，GDP 成長的預測相較去年降低，至 2020 前，經濟學者傾向悲觀。但就 2020 的預測，似乎不如 2019 預測的悲觀。比較世界實體 GDP 和半導體市場 GDP，半導體在 2019 有劇烈下滑的跡象。



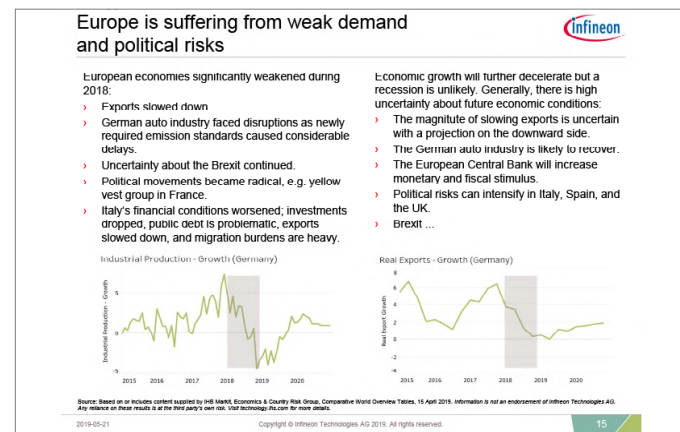
以世界各區 GDP 的比例而言，北美佔 25% 的世界 GDP，歐洲次強，中國 16%，日本 6%；以個人 GDP 貢獻來看，亞洲貢獻超過 50% 世界 GDP 成長。



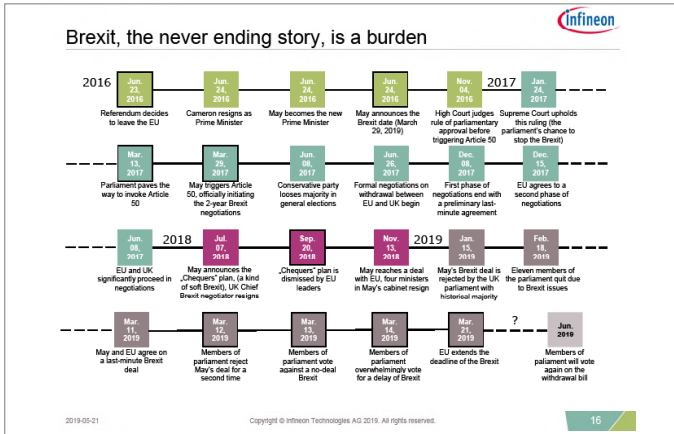
就經濟情勢而言，中美貿易戰，逐漸升高的對立態勢，美國逐漸增高的貿易稅導致進口下降，衝擊經濟成長，因此中國和美國的 GDP，到 2022 都是成長率逐漸下降的態勢。



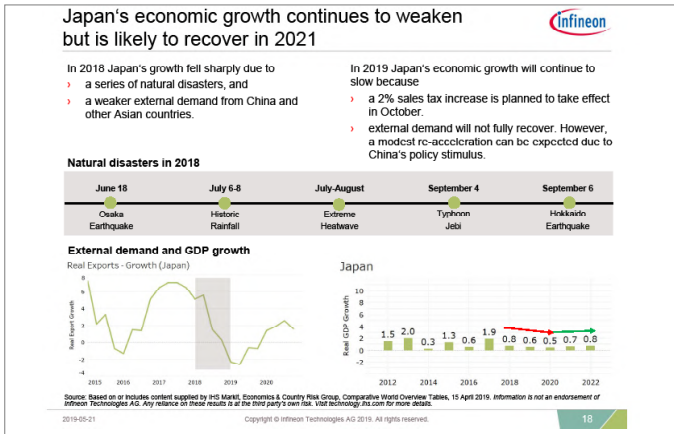
金融狀況在 2018 年緊縮，美國、歐洲在都調升利率，歐洲也受到需求疲弱和政治風險的影響，2018 年以來 GDP 劇烈下滑，在 2019 - 2020 預期會有微幅的恢復。



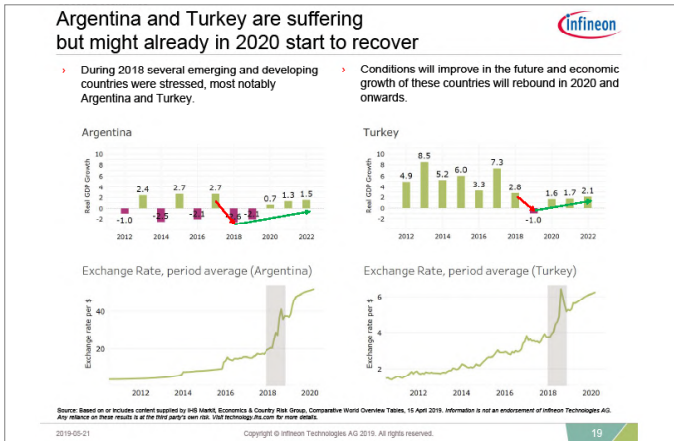
但英國脫歐的因素，也成為經濟成長的阻礙，大多數歐洲國家的成長率都在一點多左右，包括希臘等先前有困難的國家。



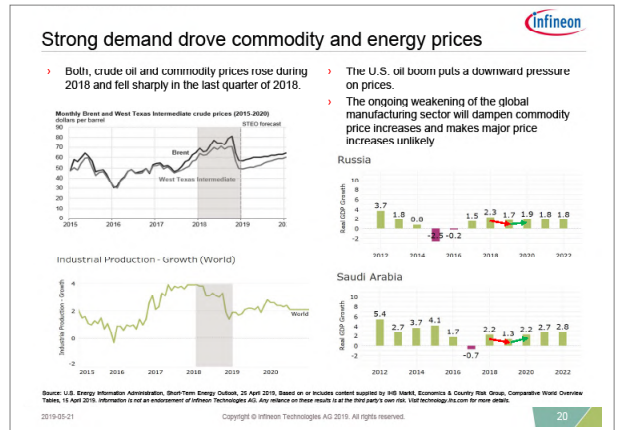
日本在 2018 因為天然災害的影響，GDP 成長嚴重受阻，2019 之後預期將逐漸回升，但仍小於 1% 的成長率，主要因為 2% 貨物稅，外部的需求也未恢復。



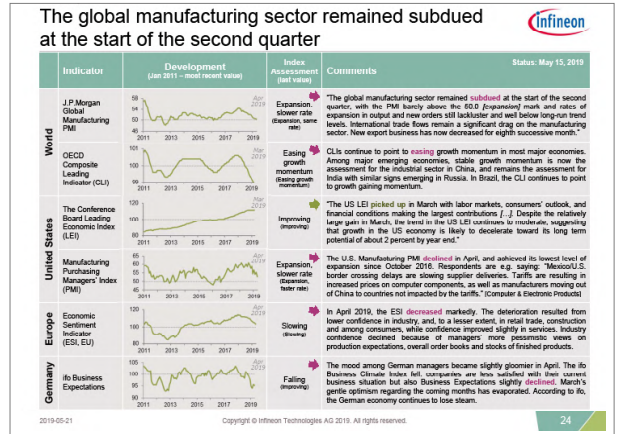
阿根廷和土耳其也在 2020 以後預期有逐漸的 GDP 恢復。



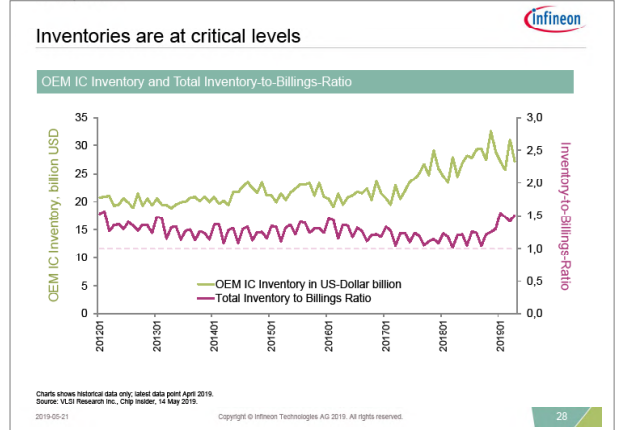
2018 的強勁需求使貨物及能源價格上升，因此俄國和阿拉伯的 GDP 維持成長。



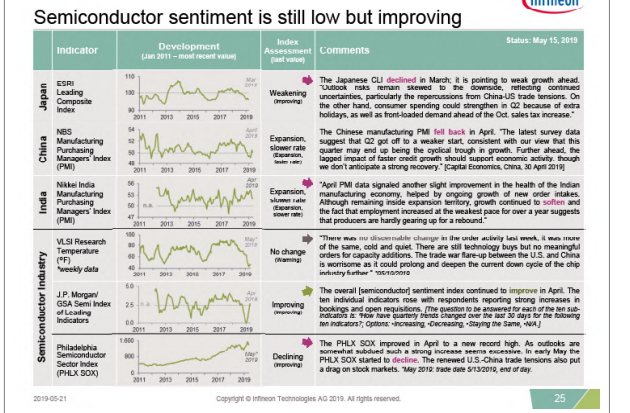
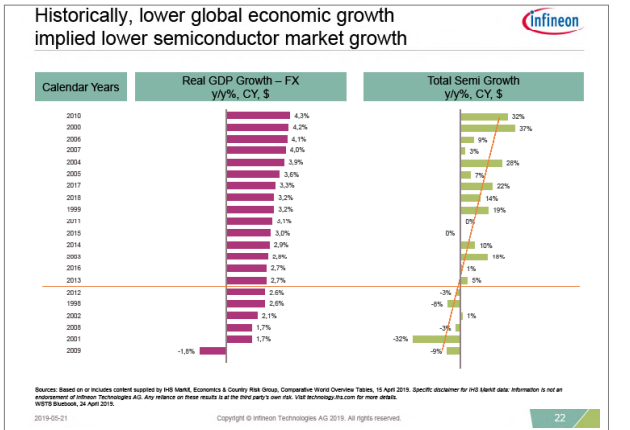
PMI & Composite Leading indicator 可成為領先的指標，從應用觀點，手機、工業機器人等仍維持成長態勢。



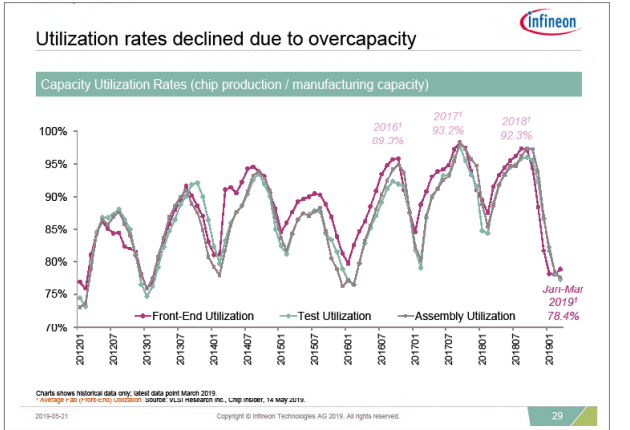
存貨狀況總體 IBR 超過 1.5。



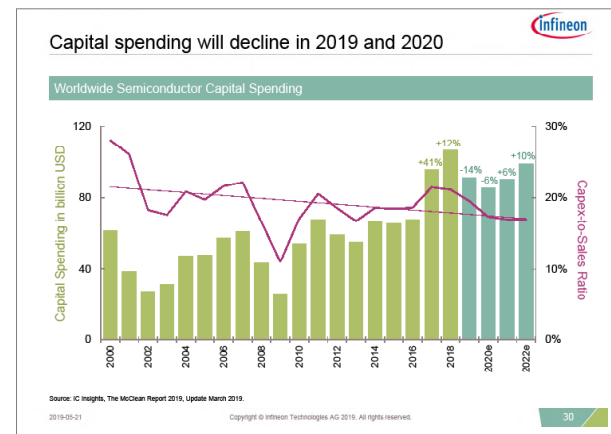
從過去的趨勢，世界 GDP 超過 2.6 ~ 2.7%，半導體 GDP 傾向有正成長。



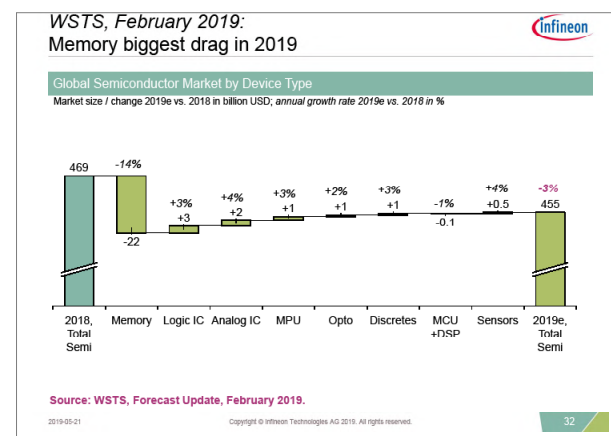
產能使用率 2019 大概在 78.4% 的低點。



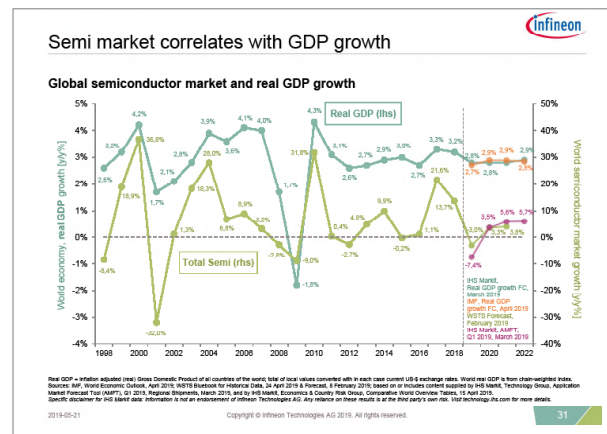
CAPEX 在未來 2019 / 2020 預期將下降。



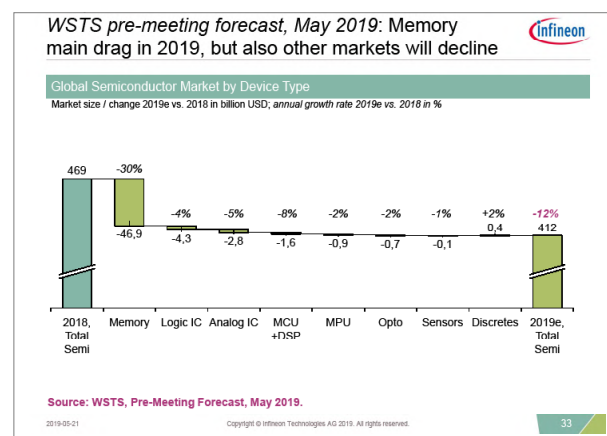
記憶體為受到影響最嚴重的區塊，2019 比較 2018，下降 30%。



半導體的成長趨勢與世界 GDP 有緊密的連結關係，從 HIS 的預測，2020 將會緩慢的回升。

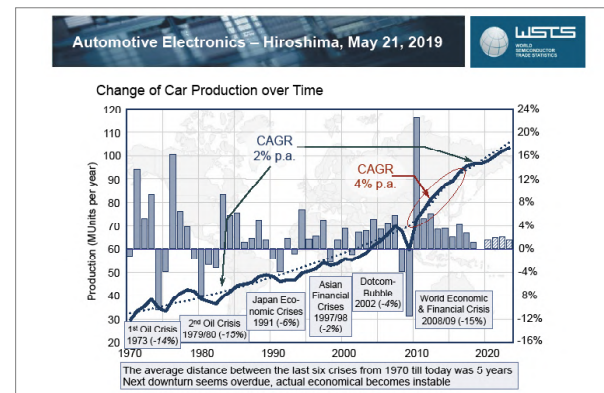


從 WSTS 2019 年春季的預測，半導體記憶體將是對整體半導體負成長影響最大的產品類別，其餘產品類別亦多呈現負成長態勢。

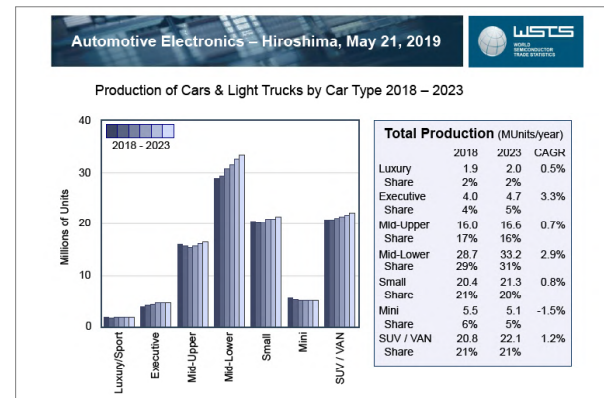


■ Automotive 分析

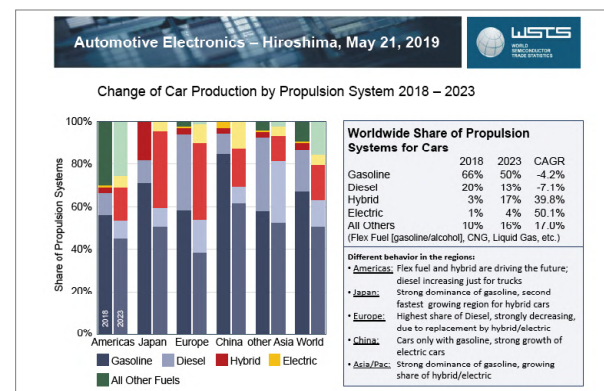
汽車製造量自 1970 年的趨勢如下圖：



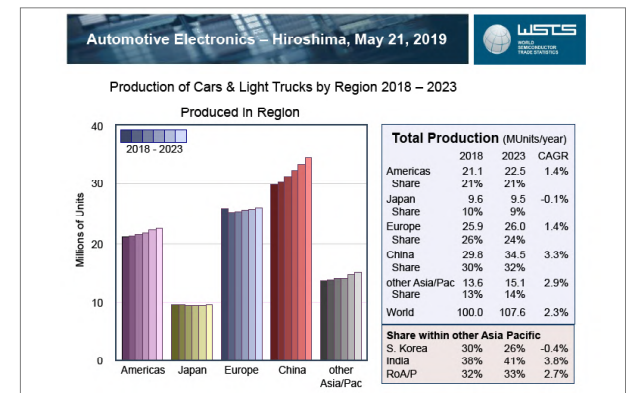
汽車製造型態而言，Executive cars (3.3%)，但數量少，其次 Mid-lower 2.9%，但比重大。



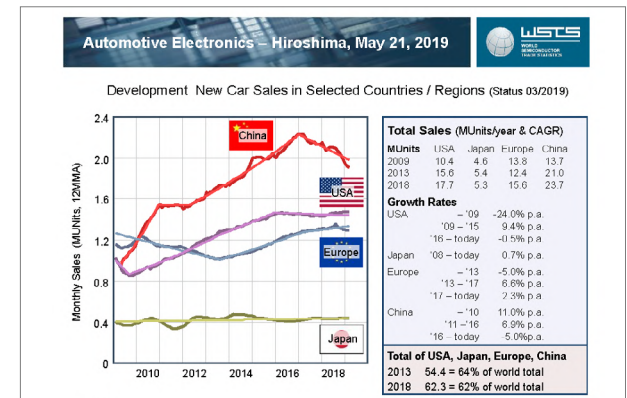
以引擎系統而言，電動車及 Hybrid 的成長力道最強，兩者佔比至 2023 約為 21%，汽油和柴油車成長率為負，但到 2023 兩者佔比仍有 63%。



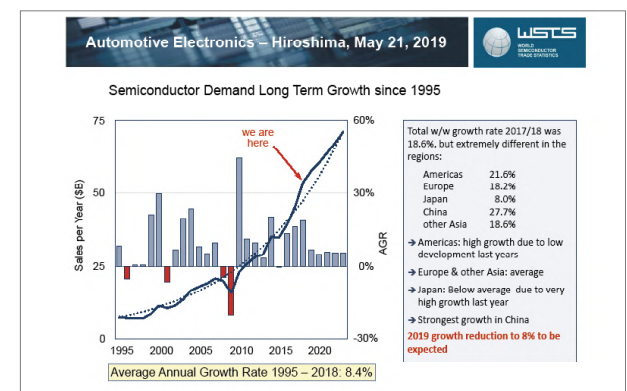
中國預期到 2023 有最強的 CAGR 成長率(3.3%)，其次是 ASIAPAC 2.9%；以製造量而言，日本、德國、中國分居世界 1,2,3 名。



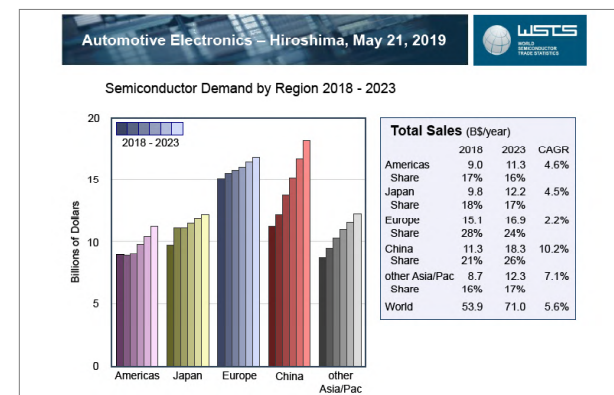
新車銷售，中國 2016 後，世界佔比率下降，歐洲、美國、日本都穩步上升。



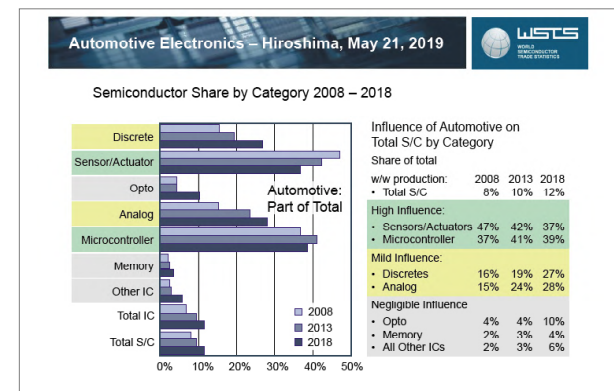
就車用半導體而言，成長力道仍然強勁，到 2023 都是正成長的態勢。



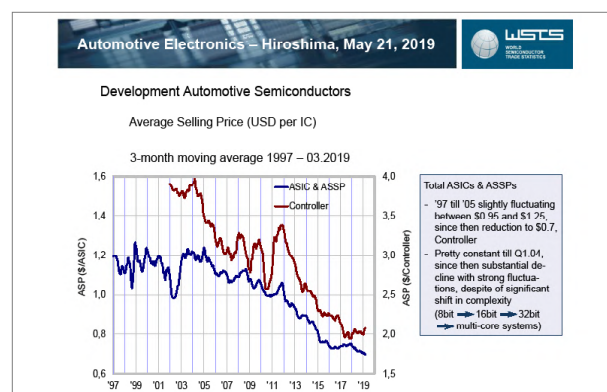
區域性的車用半導體需求而言，中國仍是需求成長率最高的國家。



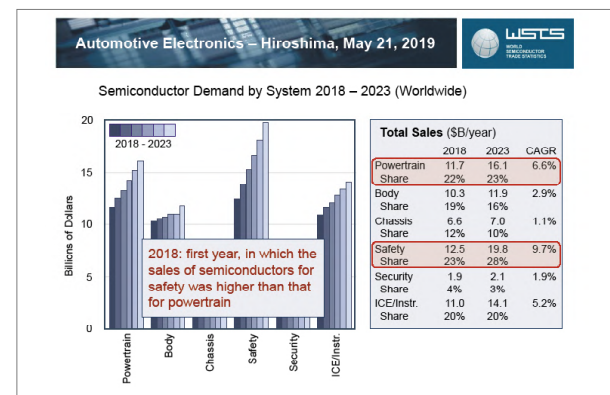
半導體產品別而言，Sensors / Acuator & Mirocontrollers 的成長率最高，2018 成長率分別為 37% , 39%。



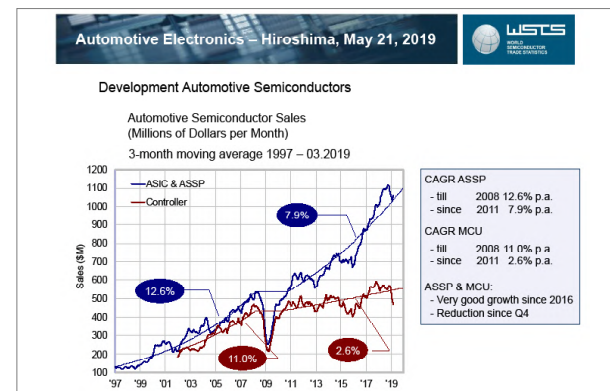
車用半導體 ASP 趨勢則是持續下滑，但 Controller 在 2017 則維持尾釘，ASIC & ASSP 則價格下滑趨緩。MCU 而言，從 8bit 演進到 16bit 到 32bit 至於 multi-core。



車用系統的半導體而言，Powertrain, safety 為成長最強區塊（至 2023 的成長率分別為 6.6% , 9.7%），Safety 的需求在 2018 超過 Powertrain。



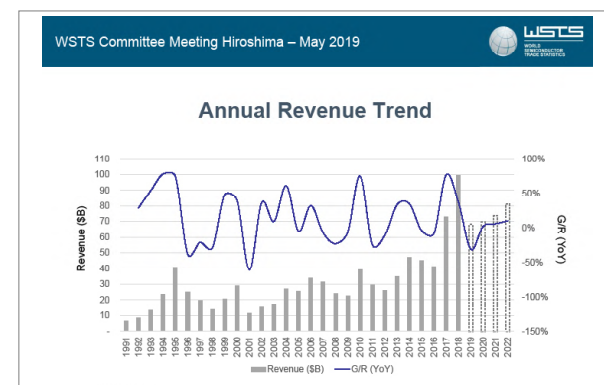
ASIC & ASSP 比較 Controller，成長趨勢更為強勁 (7.9% vs. 2.6% in 2018)。



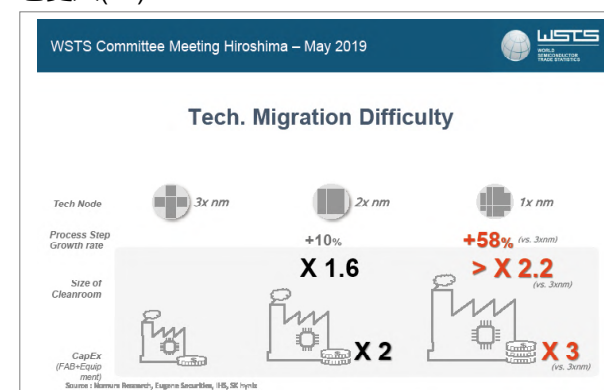
■ DRAM 分析

由 SK Hynix 提供。首先提到從 1991 年至今已發生的六個景氣循環，目前第七個循環正在開始。

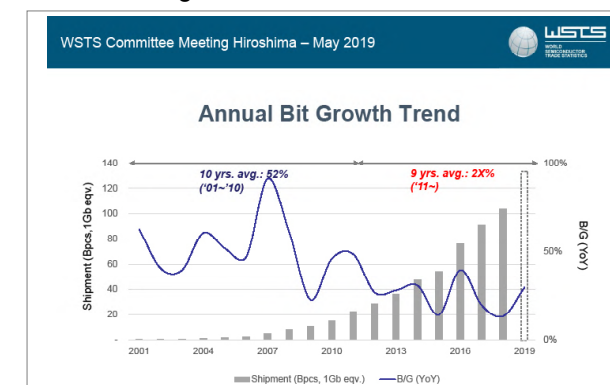
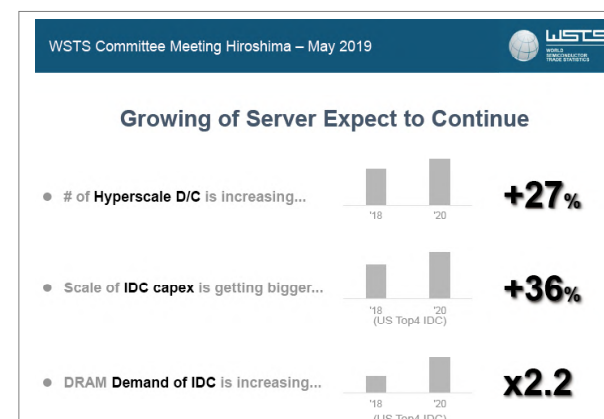
DRAM 產業已漸趨成熟化，震盪趨緩（2012 年開始）（bit growth trend 趨勢指出）。



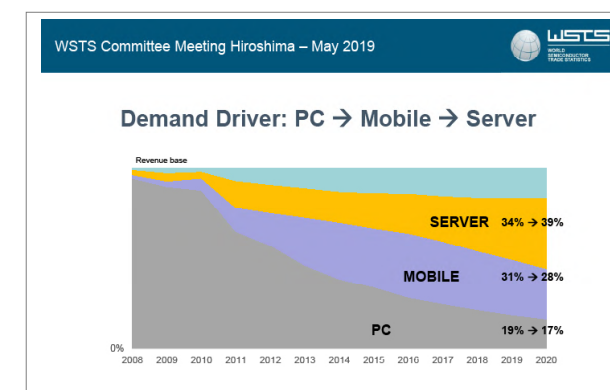
隨著製程演進，clean room size 需求更大，CAPEX 也更大(x3)。



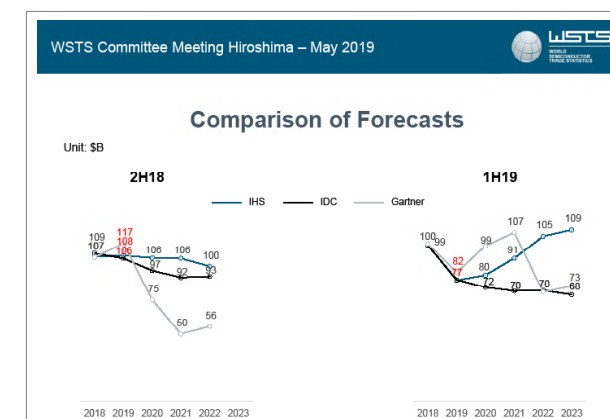
以 Server 而言，Hyperscale, IDC (internet data server) +36%，因此 IDC 的 DRAM 需求從 18 年到 20 年成長了 2.2 倍。



DRAM 的成長力道來原本自於 PC，接著是 Mobile，近幾年 Server（現在佔 39%）。

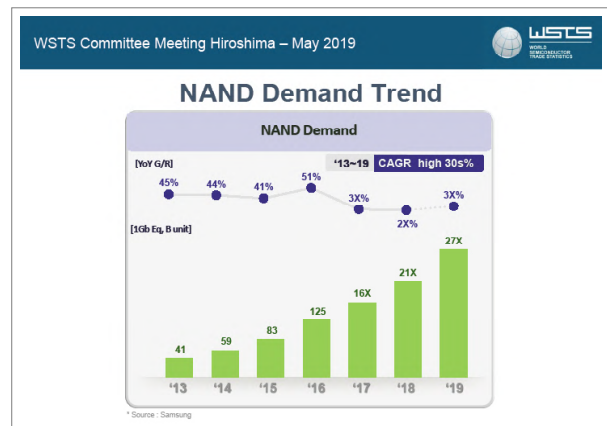


將各家市場分析公司先前的預測比較，其差異如下圖：

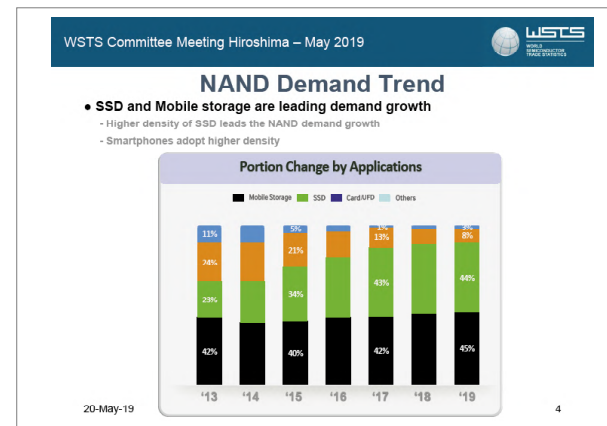


三星電子提供 NAND 分析

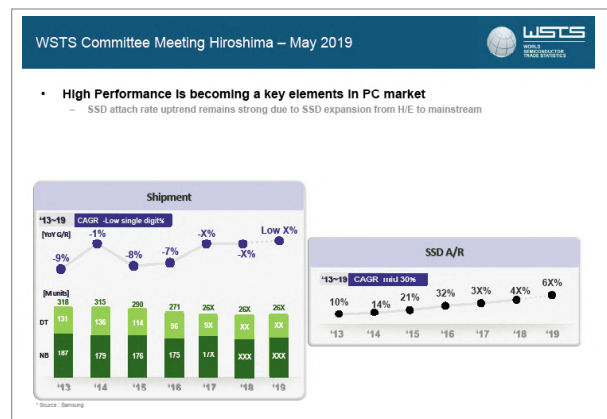
Gb equivalent 觀點，2019 成長率仍有 3x%。



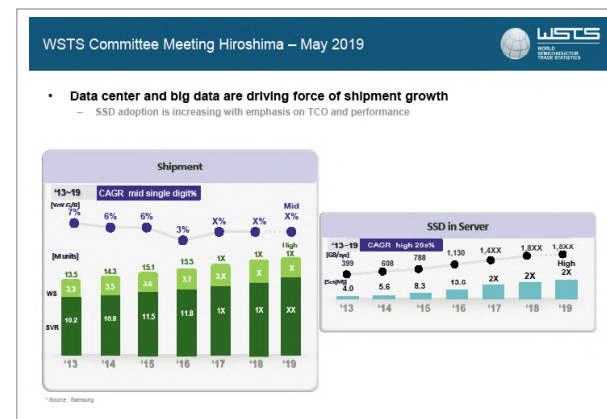
Mobile 為主力需求，SSD 為主要的成長動能，2019 預計佔整體的 44%。



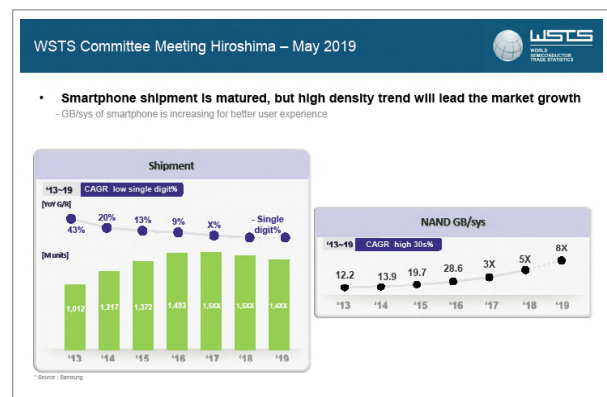
整體出貨量而言，2019 大約個位數的成長率。



Data center 為 NAND 整體出貨量的 driving force。



Smart phone 的整體出貨量在 2019 為個位數的負成長。



整體 2019 年春季世界半導體預測而言，預期在 2019 年將有 -12.1% 的降幅，在 2020 年將轉正為 5.4% 的成長率。世界半導體市場在 2019 年的整體預測為美金 4,120 億，比起 2018 年下降 12.1%。The World Semiconductor Trade Statistics (WSTS) 已發布 2019 年五月產出的市場預測。2019 年的整體負成長主要反映在所有的主要半導體產品類別，特別是記憶體 (Memory) 下 30.6%，接著是類比產品 (Analog) 下降 5%，邏輯產品 (Logic) 下降 4%。在此次預測中，全世界所有區域市場普遍皆為負成長率。

就 2020 年而言，WSTS 預測市場將逐漸恢復，全世界所有區域市場預測為成長的態勢，總體成長率約為 5.4%，(Memory) 成長力道最為強勁，隨後為光電產品 (Optoelectronics) 及邏輯產品 (Logic)。

WSTS 本次 2019 春季對外公開發布的預測如下：

From the spring 2019 Forecast Meeting , held May 21 to 23, 2019 :

Spring 2019	Amounts in US\$M			Year on Year Growth in %		
	2018	2019	2020	2018	2019	2020
Americas	102,997	78,741	84,582	16.4	-23.6	7.4
Europe	42,957	41,609	43,572	12.1	-3.1	4.7
Japan	39,361	36,069	37,473	9.2	-9.7	3.9
Asia Pacific	282,863	255,666	268,762	13.7	-9.6	5.1
Total World - \$M	468,778	412,086	434,389	13.7	-12.1	5.4
Discrete Semiconductors	24,102	24,450	25,689	11.3	1.4	5.1
Optoelectronics	38,032	37,474	39,699	9.2	-1.5	5.9
Integrated Circuits	393,288	336,867	355,109	14.6	-14.3	5.4
Analog	58,785	55,846	58,639	10.8	-5.0	5.0
Micro	67,233	66,519	69,147	5.2	-1.1	4.0
Logic	109,303	104,912	110,450	6.9	-4.0	5.3
Memory	157,967	109,540	116,873	27.4	-30.6	6.6
Total Products - \$M	468,778	412,086	434,389	13.7	-12.1	5.4

註：表中數字四捨五入至百萬元美金，可能導致區域的加總和產品類別的加總稍微有差異

WSTS 下一次秋季預測會議將於 2019 年 11 月在台灣台北召開，若有興趣了解及參與，歡迎與 WSTS 亞太區代表或協會聯繫，如需 WSTS 詳細資料請連絡 TSIA 陳昱筠 (Doris Chen) (Tel: 886-3-5917124; E-mail : doris@tsia.org.tw)，或上 WSTS 網站 (www.wsts.org)。

2019 WSC / JSTC / TF 會議成果報告

TSIA / 陳淑芬資深協理



▲WSC CEOs 合影

2019 年度 WSC CEO 大會於 5 月 23 日假中國廈門 Seaview Resort 舉行，由中國半導體產業協會 (CSIA) 主辦，中芯國際 Co-CEO 趙海軍擔任 WSC 會議主席。參與之國際大廠包括 Etron, Fuji, Globalfoundries, IBM, Infineon, Intel, Mediatek, Micron, NXP, On Semiconductor, PSMC, Qualcomm, Realtek, Renesas, Robert Bosch GmbH, Samsung, SK Hynix, SMIC, Sony, STM, TI, Toshiba, TSMC, Tsinghua Unigroup, UMC 等。本會 CEO 代表團由劉德音理事長（台積電董事長）率團，成員包括力積電黃崇仁董事長、鈺創科技盧超群董事長、聯發科技謝清江副董事長、聯電簡山傑總經理、台積電中國區羅鎮球總經理、及力晶科技王其國總經理。業界代表包括智豐科技鄭素芬總經理、力積電譚仲民副總經理及陳柏霖協理。

CEO 會議中通過 WSC 年度對政府的各項政策建言及 WSC 對外聲明，主要內容涵蓋政府支持措施、政府產業相關政策與法規、反仿冒、智財權保護、環安衛、加密產品進口規定、關稅 / 關務、自由貿易等議題。

JSTC 及相關工作小組會議亦於 5 月 21-22 及 24 日於同一地點召開，由中國半導體協會之 JSTC 主席魏少軍 (CEO, China Key System Co.) 主持，TSIA 由台積電王耀東資深處長（本會 JSTC 主席）及瑞昱半導體黃依璋副總（本會 JSTC 共同主席）共同率領本會 JSTC 代表團包括台積電鄭子俊處長、台積電房漢文處長、法律顧問 Christopher Corr、秘書處陳淑芬資深協理及吳素敏協理參加。

基於產業的健全成長，WSC CEO 大會每年舉辦一次（幕僚 (JSTC) 及工作小組會議三次），全球主要半導體大廠 CEO / 高層於會中討論攸關全球半導體產業發展之議題並決定對政府的政策建言內容，於每年秋天的“政府間半導體會議 (GAMS)” 中向各會員國政府提出政策建議。



▲WSC Meeting



▲TSIA CEO Delegation

2019 年 WSC 聯合聲明 / 對政府的建議及會議重點摘要如下：

■ 環境安全衛生 (ESH) 議題

議題	WSC 聯合聲明 / 對政府之建言 / 後續工作
PFC	- 半導體產業之溫室氣體排放量僅佔全球整體排放量之極小部份，但 WSC 仍致力於排放減量，自 1999 年即設定第一次自願性 PFC 減量百分之十之目標，並於 2010 年達成減量百分之三十二。 - WSC 第二次之十年自願減量協議於 2011 年啟動，目標為在 2020 年比 2010 年減量約百分之三十，每年並對外公佈前年度之排放數據，資料收集範圍也擴大到海外製造廠。 - 自 2016 年起，資料收集涵蓋更多的氣體，包括 CH₂F₂, C₄F₆, C₅F₈, 及 C₄F₈O。 2018 年 WSC PFC 排放量絕對值為 4.50MMTCE，較 2010 年增加 18%。NER 則較 2017 年增加 4.2%，比 2010 年減少 18%。由於製程的日趨複雜、涵蓋的氣體種類增加，以及資料收集方式的改變使得 WSC 要達成 2020 年減量目標更具挑戰。 - 各協會同意 2020 年之後持續下一階段的自願性減量協議，預計於 2021 年 5 月的 WSC 會議中通過協議內容。 - WSC 各協會均參與了 IPCC 2019 年 PFC 資料收集方針之修訂。 - JSIA 質疑 PFC 資料的一致性與資料收集方式，委員會同意於 10 月的 JSTC 會議中回應。
Resource Conservation	- 在所有產業中，半導體產業所使用的天然資源相對較少，但 WSC 會員仍持續致力於降低製程中的能源使用。 - 半導體裝置使得能源的使用更有效率，工作小組將持續收集水電使用及廢棄物排放資料。
Chemical Management	- WSC 在 2017 年宣佈所有 WSC 會員均已終止 PFOS 的使用。 - WSC 建議政府在必須規範半導體製程中使用的關鍵化學品時，應給予產業足夠時間以評估現況及尋求取代物質，並於必要時提供豁免。
Safety & Health	委員會期望透過公開工安及健康方面的良好記錄，建立產業的正面形象，並透過彼此交流及相互合作不斷改進，以保護員工、公司資產、及公司聲譽。從 WSC 中 4 個協會提交的 2013 - 2018 年資料顯示，全職員工每年的工傷率大約為百分之 0.5，請假天數大約為 4 天。

■ 衝突礦石

工作小組於 2018 年修改 WSC 於 2013 年通過的衝突礦石立場聲明，以“有衝突疑慮及高風險地區”擴大原本被規範區域，以符合新的法規及供應鍊要求，產業界也承諾會使用適當來源的礦石。WSC 持續鼓勵會員遵守“OECD Due Diligence Guidance for Responsible Supply Chains of Minerals from Conflict-Affected and High-Risk Areas”。

WSC 於 2018 年底再次對會員進行的問卷調查顯示，會員廠商已開始擴大檢視礦石來源地區並且不僅限於 3TG 範圍。所有回覆問卷會員表示公司內部已有而且也已公開礦石來源政策，廠商認為目前最大的挑戰仍在於找到適合的 smelters / refiners 以符合規定，以及如何排除不合規定的 smelters / refiners。WSC 認為 RMI (Responsible Minerals Initiative) 的 RMAP (Responsible Mineral Assurance Process) 或 RMI 認可的 programs 是確保供應鍊符合礦石來源規定的最好方式。

WSC 呼籲，若 GAMS 成員國考慮新的類似規範，各國間的規定應一致，並採納產業既有的使用工具 (例如 OECD due diligence guidance framework) 及產業已推動的措施 (例如 Responsible Minerals Initiative) ，並以自願性為原則。

■ 反仿冒

WSC 重申半導體仿冒品對公共安全、群眾健康、及關鍵基礎建設的危害，並試著與空運及快遞公司合作防止仿冒品的運輸。WSC 今年持續支持世界反仿冒日活動，並藉由新聞稿向大眾說明仿冒問題的嚴重。WSC 也計劃近期對會員進行問卷調查，了解目前半導體產品的仿冒、廠商所面臨的問題、及補救措施。

WSC 呼籲政府應與海關及執法機關合作，加強國內、國際雙邊及多邊間智財權的保護以打擊半導體產品的仿冒。

■ 智財權保護

議題	WSC 聯合聲明 / 對政府之建言 / 後續工作
專利品質 Patent Quality	1. WSC 於 2018 年通過由本會推動並草擬的改善專利品質的十項建議（2018 WSC 聯合聲明附件五），並已提交各會員國政府及世界專利組織 (WIPO) 參考。本會持續代表 WSC 與 WIPO 就此議題進行溝通，並分享了近期 WIPO 公佈的 2018 年資料收集結果的網站連結。 2. WSC 呼籲政府應致力確保智財權的保護及執法、並持續改進專利品質。WSC 也鼓勵 GAMS 與 WIPO 合作，讓主要國家的專利訴訟資料得以公佈。
專利濫訴 Abusive Patent Litigation (NPEs / PAEs)	1. 針對 WSC 2017 年通過的” Abusive Patent Litigation (Including NPEs / PAEs) : Best Practices to Combat Abusive Patent Litigation” 白皮書，各協會同意持續檢視各會員國的執行情形。WSC IP 委員會正試著了解各會員國專利訴訟中發出臨時禁制令之數量及標準，未來也可能建議 WIPO 將專利訴訟相關資訊也納入年度對會員的資料收集項目。 2. WSC 呼籲 GAMS 支持 WSC 的防止 NPEs / PAEs 濫訴的 Best Practices。
營業秘密 Trade Secrets	1. WSC IP 委員會已開始關注網路竊取營業秘密的案例。 2. WSC 呼籲政府在國際協定或國內法規中都應有強化營業秘密保護之規定，並支持 WSC 於 2015 年通過的保護營業秘密白皮書” Core Elements in Model Trade Secret Legislation” （參見 2015 WSC 聯合聲明附件一）。WSC 也將進行問卷調查了解 GAMS 會員國的執行情形。 3. WSC 認為除了適當的立法及執法外，在公司內部建立” Corporate Compliance and Ethics Programs (CEPs)” 要求員工不可違法取得他人的營業秘密，對於營業秘密的保護也有助益。WSC 建議 GAMS 透過法規、或貿易協定等方法鼓勵企業內部設立類似的保護營業秘密的機制。

■ 關稅及市場開放

議題	WSC 聯合聲明 / 對政府之建言 / 後續工作
MCO / ITA	1. WSC 感謝政府透過擴大 ITA 來達成先進半導體產品（包括 MCO 及 MCP) 零關稅之努力。 2. 對於部份 MCO 產品在中國因 2017 年稅則改版從零關稅變成被課關稅，WSC 支持 GAMS 2017 年有關” 關稅不應因稅則修正而增加” 之聲明。WSC 認為各國應遵守 ITA Expansion 給予新產品之免稅待遇，呼籲政府（中國）立即取消對 MCO 之關稅。 3. WSC 籲請政府鼓勵更多國家加入 ITA。 4. WSC 將持續討論先進半導體產品清單，以在政府開始下階段 ITA 擴大談判時能立即提交政府參考。

議題	WSC 聯合聲明 / 對政府之建言 / 後續工作
HS2022	1. Semiconductor-based transducers : WSC 籲請 GAMS 持續支持 HS2022 修正案，將 Semiconductor-based transducers 納入 8541 稅號，並強調 semiconductor-based transducers 不可因 2022 之稅號改版而造成關稅增加。
Customs Classification	1. ESIA 持續提出相同半導體產品在不同國家的稅號差異問題，並主張重新定義半導體產品，但因其他協會擔心重新定義將影響半導體產品的零關稅待遇及其他衝擊，因此相關討論未能在 WSC 達成共識。 2. JSIA 提議在 HS8541 加入” Future Products” 項目以涵蓋未來產品，在其他協會要求下，JSIA 同意於 7 月底前提交” Future Products” 的定義。
Trade Facilitation	1. AEO (Trusted Traders) : 1) WSC 感謝 GAMS 支持進一步強化 AEO (Authorized Economic Operators，優質企業認證) 系統，使 AEO 獲得實質的快速通關待遇。 2) WSC 已於 2018 年通過” WSC Best Practices on Trusted Traders” 文件，並計劃於 2020 年 4 月在比利時舉辦 GAMS 海關 AEO workshop。WSC 籲請 GAMS 海關參與 WSC 籌辦之業界與政府（海關）的 AEO Workshop。 2. Return-refill containers : JSTC 通過致 GAMS 海關信函，鼓勵政府支持 International Chamber of Commerce (ICC) 的建議，對可重覆使用的包裝及容器，給予不需通關及不被課稅之待遇。WSC 也強力建議 WCO 能給各國海關相關的指導原則，以確保各國能有一致的執行方式。
Duty-Free Treatment of Electronic Transmissions	1. WSC 要求政府在 WTO 相關談判中，確保電子資訊傳輸持續的零關稅待遇。

■ Regional Support Programs & Regional Stimulus

WSC 感謝 GAMS 支持 WSC 2017 年的” Regional Support Guidelines and Best Practices” 立場白皮書，WSC 持續強調政府的措施應透明公開、遵循市場原則，避免採取保護主義或歧視性的措施。

鑑於近來部份國家的政府支持措施大量增加，WSC 與 GAMS 一樣擔憂市場扭曲或非以市場為基礎的政府補助措施將對半導體產業造成負面的衝擊。考量政府措施的透明度的重要性，WSC 針對會員國國內的政府補助措施進行調查。

WSC 與 GAMS 已分別針對 WSC 問卷調查中各會員國的 5 個政府支持措施 (WSC Self-Assessment Survey) 幾度交換資訊，惟多數協會認為 CSIA 及中國政府提交的資料與預期仍有差距。

WSC 認為政府的產業支持措施應透明化，籲請 GAMS 會員於今年十月的 GAMS 會期間，持續透過 GAMS Workshop 檢視 WSC 會員國的政府產業支持措施。今年度的 GAMS Regional Support Workshop 議程及講者名單，在各協會與各自 GAMS 溝通後，預計於七月底定案，並由今年度 GAMS 的主辦國美國政府寄出講者邀請函。

■ Encryption

WSC 於 2013 年發表 WSC 加密產品規範原則，2014 年透過對會員的調查公佈 WSC 業界所遇到的相關問題，並於 2014 年及 2015 年各舉行一場 GAMS Encryption 研討論。2017 年 WSC 更進一步調查各會員國保護網路安全的相關規定，尤其對關鍵基礎建設的保護措施，發現有些國家的規定具有歧視性，而且對自由貿易造成不必要的限制，不符合 WSC 建議的原則。

WSC 感謝 GAMS 支持 WSC 的 Encryption 原則，WSC 的目標為追求更完善的資安產品的貿易環境，確保加密產品或技術不受不必要的法規限制或歧視待遇，相關規定應透明化及並確保市場的開放，及國際標準能被採用。WSC 呼籲 GAMS 持續討論並檢視國內對商用加密相關產品的規定，並落實 WSC 的原則。

WSC 於 2018 年進行 WSC Encryption Self-Assessment Survey，在 WSC 及 GAMS 數度相互問答後，多數協會認為 CSIA 及中國政府提交之資料仍不夠完整。WSC 籲請 GAMS 持續評估 GAMS 會員國的 Encryption 相關規定及市場進入障礙，並於今年 10 月的 GAMS 會議期間再次召開”Encryption Workshop”，持續分享會員國的相關規定。WSC 將致力在 Workshop 舉辦前提供各地區自我評估報告。

■ 產業發展與市場資訊

除了例行性的 Market Report 外，主辦協會 CSIA 針對自駕車議題舉辦專題討論，邀請中國科學院自動化研究所複雜系統管理與控制國家重點實驗室王飛躍博士及百度主任架構師歐陽劍發表演說並與與會 CEO 交換意見。

■ 2020 WSC

明 (2020) 年的 WSC CEO 大會將由本會 (TSIA) 主辦，地點在台北。

■ 2019 年 WSC 會議通過之文件如下：

- 1) WSC 聯合聲明及 2019 年對政府之政策建言
- 2) WSC “Abusive Patent Litigation (including NPEs / PAEs) : Best Practices to Combat Patent Litigation” (聯合聲明之附件一)
- 3) WSC “HS Explanatory Notes for Semiconductor-Based Transducers” (聯合聲明之附件二)
- 4) Agenda of GAMS Workshop on Encryption (聯合聲明之附件三)
- 5) Agenda of 4th GAMS Workshop on Regional Support Programs (聯合聲明之附件四)

WSC 20 多年來透過此國際合作平台致力於開創適合全球半導體產業發展之環境，並做為產業界與各國政府間的溝通橋樑，TSIA 很榮幸代表台灣半導體產業參與 WSC，並透過此國際合作平台，為台灣半導體產業發聲及爭取並捍衛權益，歡迎對 WSC 各項議題有興趣的會員與 TSIA 秘書處聯絡，並提供建議。



▲ TSIA Delegation Dinner



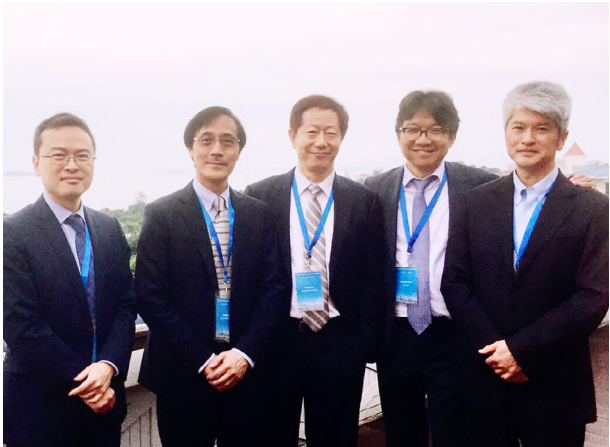
▲ TSIA JSTC Team



▲ TSIA 代表團



▲ WSC Gala Dinner



▲ WSC Reception



2019 JEDEC Q2 加拿大溫哥華會議報告

晶豪科技 / 蕭子哲處長
聯發科技 / 謝博偉經理

一、前言

JEDEC (固態技術協會) 於 2019 年 6 月 3-6 日在加拿大溫哥華召開記憶體規格制定研討會議。本次會議之議題含動態記憶體 (DRAM) 規格，非揮發性記憶體 (Non-Volatile Memories) 規格，低功耗記憶體 (Low Power Memory) 規格，動態記憶體模組 (Memory Modules) 規格，快閃記憶體模組 (Flash Modules) 規格，多重晶片封裝 (Multi-Chip Package) 規格，邏輯電路規格及介面電氣規格。每一主題分由個別之委員會主持，第一天討論了 JC40 委員會主持之單元記憶體與 JC45 委員會主持之動態記憶體模組。第二天討論了 JC16 主持之介面電氣規格與 JC42.3 委員會主持之動態記憶體之功能。第三天討論 JC42.4 委員會主持之動態記憶體之功能、JC63 委員會主持之多重晶片封裝、JC42.6 委員會主持之低功耗動態記憶體以及 JC64 委員會主持之非揮發性記憶體。全程會議提前結束，共進行三天。

二、參與會議委員會及規格議題

委員會	規格	委員會	規格
JC42	Memory	JC16	Interface Technology
JC42.3B	DRAM Functions, Features & Pinouts	JC40	Digital Logic
JC42.3C	DRAM Timing and Parameters	JC40.4	Registered & Fully Buffered Memory Module Support Logic
JC42.4	Non-Volatile Memory (Flash etc.)	JC40.5	Logic Validation and Verification
JC42.6	Low Power Memory	JC63	Multiple Chip Packages
JC45	Memory Cards and Modules	JC64	Flash – Embedded, Cards and Modules
JC45.1	Registered Modules (RDIMM)	JC64.1	Electrical Specifications
JC45.3	UDIMM, SODIMM, Mini-DIMM, etc.	JC64.2	Mechanical Specifications
JC45.4	FBDIMM, LRDIMM, etc.	JC64.5	UFS Measurement
JC45.5	Connector Electrical Specifications	JC64.8	Solid State Drives (SSD)
JC45.6	Hybrid Modules		

三、重要議題或技術趨勢摘要

JEDEC 記憶體規格制定會議，每季召開一次。在會議召開之前，各委員會轄下之工作小組則有例行性之小組討論會議召開，其形式多以電話會議進行，必要時以面談會議進行。小組討論會議主要係執行每季規格制定會議之決議事項，其內容包括了新規格之投票及新規格構想之討論。每季規格制定會議則主要以新規格投票案之開票結果確認與討論，以及規格新提案之發表與討論為主。

本次會議各委員會之新規格投票及重要提案摘要如下：

3.1 低功耗記憶體規格：

JEDEC 於今年二月發布 LPDDR5 標準規格。唯 LPDDR5 工作小組在該版本後，仍有許多編輯修正以及新功能的討論，預期今年年底前會發佈更新版本。

本次會議中，LPDDR5 達成 System Testing Purpose Mode Registers、Enhanced WCK Always On、Refresh Management、Voltage Operating Conditions 等共識，以及修正更新 Rank to Rank Command Constraints、Deep Sleep Mode、DQ N-UI Tx Jitter Spec 等規格。此外還有許多待修正的項目提案，將於下季工作小組中討論後，進行編輯更正或重新投票。

LPDDR4 標準規格部分，南亞科技修改了 LPDDR4 Write DQS 的時序圖，解決圖文不一致的狀況，獲得委員會通過。LPDDR4 標準規格更新版本，預計於七月進行 BOD 投票，通過後會發表。因應未來新製程的需求，美光再次提出 LPDDR4 Parameter Scaling 以及 LPDDR4 Refresh Management，將於下季工作小組中討論。

3.2 動態記憶體規格：

動態記憶體規格進行之議題計有 DDR5, GDDR7 與 HBM3。分述如下：

DDR5 動態記憶體：

DDR5 相對今年 1Q 的規劃仍有推遲，上一季投票通過的版本為 0.83，正式 1.0 版推遲在九月出版，最後在 12 月可以對外公佈。正式發布時程無法如期搭上 10 月在美國以及台灣舉辦的 DDR5 研討會，但以 1.0 版為 workshop 版本。

DDR5 Full Spec Preparation Plan Next

- 5th DDR5 full spec draft ballot(1.0) is planned for Sept '19 mtg

- Targets full spec 1.0 cmt ballot in Sept '19
→ BoD ballot in Nov '19 → Publish in Dec '19



Ballots 部分：

DDR5 ECC transparency 雖有條件通過，但是內容有關 Automatic ECS 是否該為 optional 有幾家公司表示不合理，Intel 出面澄清該功能是必要性，而非選擇性。SK Hynix 進一步補充提議 Automotive ECS 不能在 Same bank 執行，以免資料衝突；此外 ECS 需在 24 小時之內更新一事，也要考慮執行的困難度，特別是內部時鐘對溫度變化造成誤差。

Summary & Conclusion



#1: Same Bank Refresh combined with Automatic ECS is **destructive to Bank Group Policy(Sharing)**

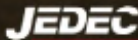
- It has **die penalty** up to ~3% (although it has dependency on DRAM architecture)
- It tends to drive for **specific architecture way**, making very negative impact for further developing to 24Gb and 32Gb DRAM extensions.

#2: **24 Hour ECS period** is determined by **external refresh CMD** making it very inaccurate.

- Refresh Rate will vary depending on **temperature**
- **Self Refresh Operation** does not receive Refresh CMDs from external DRAM controller and the operation will be Asynchronous delay based which will be much dependent on Temp.
- ECS period is very different each other **depending on Customers** making only 24 HR as an option (and it is even recommendation)

#3: Automatic ECS mode is an optional feature in DDR5 Spec, therefore **Manual ECS mode** should be utilized to achieve transparency information in case of not suitable for Auto ECS mode.

"The manual ECS Disabled mode (default setting) allows for an **optional** automatic ECS mode to run internal to the DRAM." → captured from RB19229 this 2Q ballot.



Global Standards for the Microelectronics Industry

Second, First Showing 部分：

三大DRAM 廠共同提案 DDR4 微縮至 20 奈米以下的時候應該加入 ECC 的功能，以及 MBIST 修補機制，礙於造成現行 DDR4 規格影響，ECC 功能現場表決沒有通過；然 MBIST 表決通過，授權 TG 提出 ballot。

Microsoft 代表承襲上一季的論述，進一步說明 DDR5 內部 ECC+ECS 的規格對 server 沒有幫助，反而有 6% 以上的成本增加，而 DRAM 所內建 ECC 的防護，系統層次皆可以取代，甚至還比 DRAM 內建 ECC 功能還要強大。不過並沒有獲得普遍認可，尤其是 Intel 和 DRAM 廠。

Proposal

- Proposes to authorize DDR4 general TG to issue one or more ballots on DDR4 scaling spec (item#1817.75) : Detailed items are as shown below
- On-die ECC or error rate tolerance (Item# 1817.77)
 - Code-word
 - Timing (tCCD_L_WR)
 - Transparency
- MBIST PPR (Self-Healing) in DRAM initialization (Item# 1817.76)
 - MRS to enter and exit the mode including guard key MRS
 - Timing (tSELFHEAL)
 - SPD or MPR bit to denote supportability of the mode



6 / 6



HBM3 動態記憶體：

HBM3 開始進入討論架構等主要特色階段，主要由 NVIDIA 與 Samsung 提出主導。



Global Standards for the Microelectronics Industry

Ballots Issued This Quarter

Committee	Item #	Subject
JC-42.3B-19-232	1837.39A	HBM3 Self Refresh Entry/Exit
JC-42.3B-19-233	1837.40A	HBM3 Powerdown Entry/Exit
JC-42.3B-19-234	1837.38	Proposed HBM Simplified State Diagram
JC-42.3C-19-194	1797.49A	Proposed HBM2 AC timing parameter



5

GDDR6 GDDR7 動態記憶體：

GDDR 更新項目，GDDR6 完成階段，GDDR7 剛開始。



Global Standards for the Microelectronics Industry

Task Group Progress

- TG worked on 5 topics since Mar 2019 meeting
 - GDDR6 RFM ballot
 - GDDR6 Temp sensor editorial
 - GDDR6 Hibernate SRF editorial
 - GDDR6 Full spec Update 3
 - ESD update
 - Power-down exit LP2 WCK2CK Training clarification
 - GDDR7 Access
- TG added 1 item to consensus
 - Refresh Management ballot was not ready for ballot but TG agreed to consensus on the basic concept with the support of sub-banks identified as an open item to be decided on later

June 04, 2019

1733.00 - GDDR TG Report - June 19

3



Global Standards for the Microelectronics Industry

Ballot Reauthorization

- TG would like permission for authorization to write one or more ballots for:
 - 1836.99E GDDR6 Full Specification Update 3
 - 1836.33 GDDR6 Refresh Management
 - GDDR7 Organization
 - GDDR7 Clocking
 - GDDR7 Addressing
 - GDDR7 Command Truth Table
 - GDDR7 Termination

June 04, 2019

1733.00 - GDDR TG Report - June 19

7

3.3 非揮發性記憶體規格：

JC42.4 主要的議題是 SFDP 在小容量的 NAND 以及 NOR 的介面規格。Serial Flash TG 提出 WLCSP for xSPI, 防駭客的安全機制，xSPI data rate 提升。

3.4 動態記憶體模組規格：

動態記憶體模組規格進行中主要討論 RDIMM (暫存器雙通道記憶體模組)、SODIMM (小外形雙列直插式記憶體模組)、LRDIMM (低負載記憶體模組) 以及其 Connector Electrical Specification (連結器電氣規格)。本季之提案絕大部份與 DDR4 模組之設計有關，但已有 DDR5-LRDIMM 提案做 Second Showing。

3.5 快閃記憶體模組規格：

JC64.1 本次達成 Turbo Write、HPB Extension Spec、Clarification related to Erase and Discard 等共識。經委員會討論，多數委員同意加速涵蓋 Turbo Write、HPB、Deep Sleep 等新功能的 UFS 3.1 標準規格的發布時程，預計明年第一季可以發布。

3.6 邏輯電路規格：

JC40.1 主要討論為 DDR5 PMIC 之 PINOUT、暫存器內容等詳細內容，共有 IDT、Intel、Rambus、HPE 等提案，JC40.4 則有 Intel 與 SK Hynix 提出 DDR5 暫存器時脈驅動晶片 (RCD) 的提案。

3.7 多重晶片封裝 (MCP) 規格：

JC63 本季由 MediaTek 等廠商再次提出 LPDDR5 uMCP ballout，預計於工作小組中繼續討論。

LPDDR5 297 ball UFS MCP Two-Channel FBGA (top view) using MO-TBD

	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	
A	DN01	DN02	VSS	VDD01	VDD02	VSS	VDD03	VDD04	VSS	VDD05	VDD06	VSS			VSS	VDD07	VDD08	VSS	DN03	DN04
B	DN05	VSS	DN06	DN07	A	VSS	DN08	A	VSS	DN09	A	VSS			CA01	CA02	A	VSS	DN10	DN11
C			DN12	A	VSS	DN13	A	VSS	DN14	A	VSS	DN15			CA03	VSS	CA04	A	VSS	DN16
D			VDD01	A	VSS	VDD02	A	VSS	VDD03	A	VSS	VDD04			VSS	VSS	VSS	CS11	A	Z00
E			VSS	VSS	DN17	A	VSS	VSS	VSS	VSS	VSS	VSS			CK11	A	VSS	CS01	A	
F															VSS	VSS	CA05	A	VSS	
G															VDD01	CA06	CA07	A	VSS	DN18
H			VSS	DN19	A	VSS	DN20	A	VSS	DN21	A	VSS			VDD01	VSS	VSS	VSS	VSS	VSS
J			DN22	A	VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS			VSS	VSS	VSS	VSS	VSS	VSS
K			DN23	A	VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS			VSS	VSS	VSS	VSS	VSS	VSS
L			VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS			DN24	VSS	VSS	VSS	VSS	VSS
M															VSS	VSS	VSS	VSS	VSS	VSS
N															VSS	VSS	VSS	VSS	VSS	VSS
P			VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS			VSS	VSS	VSS	VSS	VSS	VSS
R			DN25	A	VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS			VSS	VSS	VSS	VSS	VSS	VSS
T			VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS			VSS	VSS	VSS	VSS	VSS	VSS
U			VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS			VSS	VSS	VSS	VSS	VSS	VSS
V															VSS	VSS	VSS	VSS	VSS	VSS
W															VSS	VSS	VSS	VSS	VSS	VSS
Y			VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS			CK12	A	VSS	CS02	A	
AA			VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS			VSS	VSS	VSS	VSS	VSS	VSS
AB			VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS			CA08	VSS	CA09	A	VSS	DN26
AC	DN27	VSS	DN28	A	VSS	DN29	A	VSS	DN30	A	VSS	DN31			CA10	CA11	A	VSS	DN32	DN33
AD	DN34	DN35	VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS			VSS	VSS	VSS	VSS	VSS	VSS

LPDDR5 x32 uMCP package ballout

3.8 介面電氣規格：

BOD 通過了 0.5V Low Voltage Swing Terminated Logic、1.05V CMOS and 1.05V Low Swing Dual Mode High Speed input 三項議案。

四、結語

JEDEC 每季會議中各委員會檢視於該季中對各項規格之投票結果，並於會中進行規格提案之第一次及第二次之發表。會員必須於會前深入參與工作小組會議並於季會之中，遵循嚴謹之議事規則，就技術內容進行討論，進而對規格提案達成共識以促使規格提案進入委員會投票程序。一份規格代表無數技術思想之結晶，其完成有賴會員大量時間及心力物力之投入。JEDEC 領導記憶體規格之演進，值得產業界廠商積極參與以即時掌握最新之記憶體產品規格，進而掌握產品開發之先機。

五、後記

JEDEC JC-16、JC-40、JC-42、JC-45、JC-63 及 JC-64 小組的國際標準制定會議，會後於 2019 年 6 月 26 日 TSIA 消費性電子記憶體介面標準工作小組召開加拿大溫哥華 JEDEC 會後會暨 Workshop，出席廠商包括台積電、聯發科技、華邦電子、晶豪科技、南亞科技、點序科技、鈺創科技等，讓國內廠商可以即時掌握國際標準脈動。

JEDEC JC-16、JC-40、JC-42、JC-45、JC-63 及 JC-64 小組的國際標準制定會議，2019 年第三次標準制定會議將於 2019 年 9 月 2 日至 5 日假加拿大蒙特婁舉行，歡迎 JEDEC 會員公司派員參加；同時這也是一個絕佳的國際交流平台，歡迎相關單位及廠商贊助，贊助細節請洽台灣半導體產業協會 (TSIA)。若您對 JEDEC 會議有興趣，但尚不是 JEDEC 會員，歡迎與 TSIA 聯繫，請聯絡 TSIA 陳昱錡資深經理 (Tel：03-591-7124；Email：doris@tsia.org.tw)。

■ 2019 JEDEC DDR5, LPDDR5, NVDIMM-P Workshops and Memory Tutorial
- October 14-17 Hsinchu, Taiwan

Register online and pricing details.

(Only JEDEC/TSIA members are eligible for Early Bird discounts. The Early Bird Registration AND Payment must be received before July 31, 2019.)

■ Option #1: Memory Tutorial, DDR5 Workshop, NVDIMM-P Workshop (10/14-17)
<https://reg.tsia.org.tw/JEDEC2019reg1/>

■ Option #2: LPDDR5 Workshop, DDR5 Workshop, NVDIMM-P Workshop (10/14-17)
<https://reg.tsia.org.tw/JEDEC2019reg2/>

2019 JEDEC Mobile / IOT and Server Forum Taiwan 活動報導

TSIA / CEMIF召集人 / 聯發科技謝博偉經理
點序科技 / 鄭品今主任工程師
TSIA / 陳昱錡資深經理



▲ Mobile & IOT Forum 講師與貴賓合影

2019 JEDEC Mobile / IOT and Server Forum 於 5 月中旬，於台灣新竹及韓國首爾舉行，新竹場次由 JEDEC（固態技術協會）與 TSIA（台灣半導體產業協會）共同舉辦，IDB（工業局）及 ITRI（工研院）協辦，於 2019 年 5 月 16-17 日假新竹交通大學浩然圖書館國際會議廳聯合舉行。

首先感謝經濟部工業局 (IDB)、工研院 (ITRI) 一直以來對本活動的支持與協助，也感謝華邦電子邱濱棋總經理與南亞科技沈武博士擔任主持，更謝謝聯發科技陳志成總經理與 TSIA IC 設計委員會主委 / 工研院資通所關志克所長應邀代表 TSIA 擔任開場嘉賓分享。本活動共舉辦兩天，第一天焦點是以最新行動裝置記憶體技術及 IOT 為主軸，邀請記憶體大廠專家蒞會分享 Mobile & IOT 相關之技術專題，發表最新之行動裝置記憶體 (Mobile memory) 與物聯網 (IoT) 相關技術標準現況及對未來規格演進至 DDR5 與 LPDDR5 相關應用的影響與對應策略，第二天則是由伺服器角度探討對記憶體的需求。



▲ Mobile & IOT Forum



▲ Mobile & IOT Forum

第一天登場的 Mobile & IOT Forum 首先由 MediaTek 介紹智慧產品上 AI 及邊緣運算對現在及未來的影響做開場。Samsung 則提及隨著智慧手機及 IoT 產品對記憶體需求的增加，降低記憶體功耗的技術也相對重要。Cadence 及 Nantero 介紹了 DDR5 及 LPDDR5 與前一代的比較及其優勢，並推廣使用新的記憶體規格。ARM 針對加速 AI 運算，發表了機器學習的硬體架構。Dediprog 認為在 IoT 世代，該如何避免駭客入侵，及相關的安全性措施扮演重要的角色。Huawei 主要探討在手機和車聯網運用上，對於記憶體的需求與挑戰。Synopsys, Montage 和 Keysight 則分享在 UFS 和 JEDEC 合作下，對於 UFS 規格和 LOGO 的制定，甚至提供相關的合規測試，確保市面上的 UFS 產品保有一定的品質水準，以及目前 UFS 在手機上的應用定位。Spin Memory 對於加速 IoT 相關產品，提出新架構的記憶體 MRAM，可降低功耗及提升維持資料的持久性。Phison 分享了 UFS 及 eUFS 的市場和應用，也針對 5G 世代需要的記憶體效能提出分析。另外，Synopsys 也介紹了規格從 LPDDR4 提升到 LPDDR5 的演進，效能的提升以及業界對新版規格的需求。

第二天的 Server Forum，由 Dell 分析該如何順應未來十年的應用趨勢，提出應用在伺服器的記憶體架構需要強化可靠性、可用性、操作性能及安全性做為開場。Huawei, Intel 以及 SK Hynix 三家則分別從不同的面向，分享 DDR5 的市場趨勢、規格介紹、業界的應用和技術層面的深入分析。Samsung 從數據中心的性能、數據密度、效率需求角度，探討目前最新的 DRAM 技術發展，並探討在記憶體的演進中，NVDIMM-P 扮演了什麼樣的角色。Montage 則介紹了當伺服器從實體發展到雲端時，對記憶體的需求又會如何跟著轉變。Micron 提出因應 CPU 數量的增加及系統頻率的提升，該如何有效提升記憶體的帶寬。IDT 以 DDR5 做基礎，對於記憶體的功率、可靠性、效能、溫度控制、安全性等議題做討論。最後，Keysight 和 Tektronix 基於 DDR5 的高速介面，分享了訊號量測時需要注意的細節，藉由移除或加入雜訊來模擬真實電路，及不同訊號補償的機制。

兩場次共計超過 200 人與會，與會來賓皆是記憶體、伺服器產業相關廠商，感謝參加廠商的支持，包

括 ADATA（威剛科技）、ADVANTEST（愛德萬測試）、ANPEC（茂達）、ARM（安謀）、Asolid（點序）、ATP（華騰）、Cadence（益華電腦）、Changxin Memory（鑫存）、Cisco（思科）、Dediprog（岱鎔科技）、DELL（戴爾）、eMemory（力旺電子）、ESMT（晶豪）、Etron（鈺創）、GEIL（友懋）、GMT（致新科技）、GUC（創意）、Hermes-Epitem（漢民科技）、Hi-Lo（河洛半導體）、Hitachi High-Technologies（日立先端科技）、IDT（艾迪特）、Inomemory、Intel（英特爾）、ISSI

（常憶科技）、iST（宜特）、ITRI（工研院）、Jmicron（智微）、Keysight（是德科技）、Kingston（金士頓）、KLA（科磊）、Lenovo（聯想）、Macronix（旺宏）、MIC（資策會）、Micron（美光）、Montage、MediaTek（聯發科技）、Nantero、Nanya（南亞科）、Phison（群聯）、RDC（金麗科技）、Realtek（瑞昱）、Samsung（三星）、SEMI（美商國際半導體）、Sensata（森薩塔）、Skhynix（愛思開海力士）、SMI（慧榮）、SPIL（矽品）、Spin Memory、Synopsys（新思科技）、Taiyo Yuden（太陽誘電）、Tektronix（太克科技）、TRI（拓璞）、TSMC（台積電）、UMC（聯電）、VIA（威盛）、VIACPU（威盛芯）、Walton（華東科技）、WIN WIN PRECISION（承豐）、Winbond（華邦）、Richtek（立錡）、海思、訊威等62家海內外手持裝置相關公司與會。



▲ TSIA IC 設計委員會 - 關志克主委與南亞科技沈武博士



▲Server Forum 講師與貴賓合影

本次活動由 TSIA『消費性電子記憶體介面標準推動小組 (Consumer Electronics Memory Interface Forum)』現任召集人聯發科技謝博偉經理協助統籌，並蒙聯發科技陳志成總經理與工研院資通所關志克所長代表 TSIA、JEDEC BOD of Directors Mian Quddus 代表 JEDEC 致歡迎詞，及 TSIA『消費性電子記憶體介面標準推動小組 (Consumer Electronics Memory Interface Forum)』全體成員全力支援及所有合辦單位、參與業界公司及工作人員的全力協助，促使本次活動圓滿成功。

JEDEC JC-16,40,42,45,63,64小組的國際標準制定會議，第二次標準制定會議於 6 月 3-6 日於 Vancouver, Canada 舉行，並於 6/26 日舉行 post meeting。若您對 JEDEC 會議有興趣，但尚不是 JEDEC 會員，歡迎與台灣半導體產業協會聯繫，請聯絡 TSIA 陳昱錡資深經理 (Tel：03-591-7124；Email：doris@tsia.org.tw)。



▲Server Forum 講師與貴賓共進午餐

TSIA 2019 半導體獎

具博士學位之新進研究人員 / 博士研究生

「TSIA 半導體獎」是台灣半導體產業協會於 2014 年起，為了獎勵國內積極從事半導體之學術研究、發明或致力投入產業合作並有具體貢獻者而設立。

此獎項之得獎人由本會遴選委員會評選，遴選委員由在半導體領域已有卓越成就之學者、專家及產業領導者擔任。

今年具博士學位之新進研究人員半導體獎由清華大學李濤屹助理教授及交通大學管延城助理教授獲獎；博士研究生半導體獎得獎者，分別由台大、交大、成大、清大、中山等校 10 位博士班同學獲獎，本會期許得獎人以成為台灣半導體產業優秀貢獻者為目標，再接再厲，為台灣半導體產業之永續發展而戮力前進。

贊助單位：理監事公司

力成科技股份有限公司	立錡科技股份有限公司	創意電子股份有限公司
力晶科技股份有限公司	台灣積體電路製造股份有限公司	華邦電子股份有限公司
力晶積成電子製造股份有限公司	欣銓科技股份有限公司	鈺創科技股份有限公司
工業技術研究院	矽品精密工業股份有限公司	漢民科技股份有限公司
日月光半導體製造股份有限公司	南亞科技股份有限公司	聯發科技股份有限公司
世界先進積體電路股份有限公司	凌陽科技股份有限公司	聯華電子股份有限公司

▲ 以上順序依公司筆劃順序排列

具博士學位之新進研究人員



李濬屹 Chun-Yi Lee

國立清華大學 資訊工程學系

獲獎摘要

李濬屹博士領導之研究實驗室 Elsa Lab，專注於結合「深度學習」與「智慧型機器人」兩項研究領域。李濬屹博士領導的研究團隊專注的研究領域為智慧型機器人 (Autonomous Robotics)、深度增強式學習 (Deep Reinforcement Learning)、機器人電腦視覺 (Robotic Computer Vision)、虛擬至真實世界的遷移式學習 (Virtual-to-Real Transferring)、平行嵌入式系統設計 (Parallel Embedded Systems)、異質多核心處理器系統 (Heterogeneous Multiprocessor Systems)。於深度學習應用於智慧型機器人的領域，李濬屹博士的研究團隊於智慧型機器人領域及深度學習與電腦視覺領域已經累積了多年經驗，成果獲得了世界上相關領域專家的肯定。

得獎經歷

- 2019 通過科技部年輕學者養成計畫「哥倫布計畫」
- 2018 NVIDIA Champion：NVIDIA Jetson Robotics Challenge
- 2018 2nd Prize Award：ECCV Person In Context Challenge
- 2018 中國電機工程學會優秀青年電機工程師獎
- 2018 國立清華大學校級新進人員研究獎、電資院新進人員研究獎及傑出教學獎
- 2016 Champion：NVIDIA Embedded Intelligent Robot Challenge

重要學術著作

1. Z.-W. Hong, T.-Y. Shann, S.-Y. Su, Y.-H. Chang, and **C.-Y. Lee**, " Diversity-driven exploration strategy for deep reinforcement learning," in Proc. the Thirty-Second Conf. Neural Information Processing Systems (NeurIPS), 10510-10521, Dec. 2018.
2. Z.-W. Hong, Y.-M. Chen, H.-K. Yang, S.-Y. Su, T.-Y. Shann, Y.-H. Chang, B. H.-L. Ho, C.-C. Tu, T.-C. Hsiao, H.-W. Hsiao, S.-P. Lai, Y.-C. Chang, and **C.-Y. Lee**, " Virtual-to-real：Learning to control in visual semantic segmentation" in Proc. ACM Int. Joint Conf. Artificial Intelligence (IJCAI), pp. 4912-4920, Jul. 2018.
3. Z.-W. Hong, S.-Y. Su, T.-Y. Shann, Y.-H. Chang, and **C.-Y. Lee**, " A deep policy inference q-network for multi-agent systems," in Proc. ACM Int. Conf. Autonomous Agents and Multiagent Systems (AAMAS), pp. 1388-1396, Jul. 2018.
4. Y.-S. Xu, T.-J. Fu, H.-K. Yang, and **C.-Y. Lee**, " Dynamic video segmentation network," in Proc. IEEE Computer Vision and Pattern Recognition (CVPR), pp. 6556-6565, Jun. 2018.
5. C. Lo, Y.-Y. Su, **C.-Y. Lee**, and S.-C. Chang, " A dynamic deep neural network design for efficient workload allocation in edge computing," in Proc. IEEE Int. Conf. Computer Design (ICCD), pp. 273-280, Nov. 2017.
6. A. Tang, Y. Yang, **C.-Y. Lee**, and N. K. Jha, " McPAT-PVT：Delay and power modeling framework for FinFET processor architectures under PVT variations," IEEE Trans. Very Large Scale Integration Systems (TVLSI), vol. 23, no. 9, pp. 1616-1627, Sep. 2015.
7. **C.-Y. Lee** and N. K. Jha, " FinCANON：A PVT-aware integrated delay and power modeling framework for FinFET-based caches and on-chip networks," IEEE Trans. Very Large Scale Integration Systems (TVLSI), vol. 22, no. 5, pp. 1150-1163, May 2014.
8. **C.-Y. Lee** and N. K. Jha, " Variable-pipeline-stage router," IEEE Trans. Very Large Scale Integration Systems (TVLSI), vol. 21, no. 9, pp. 1669-1682, Sep. 2013.
9. **C.-Y. Lee** and N. K. Jha, " CACTI-FinFET：An integrated delay and power modeling framework for FinFET-based caches under process variations," in Proc. IEEE Design Automation Conf. (DAC), pp. 866-871, Jun. 2011.
10. **C.-Y. Lee** and N. K. Jha, " FinFET-based dynamic power management of on-chip interconnection networks through adaptive back-gate biasing," in Proc. IEEE Int. Conf. Computer Design (ICCD), pp. 350-357, Oct. 2009. (Best Paper Award).

指導教授

Prof. Niraj K. Jha

現職：Professor, Department of Electrical Engineering, Princeton University, USA

學歷：Ph.D., University of Illinois at Urbana-Champaign, 1985

經歷：• Distinguished Alumnus Award, I.I.T., Kharagpur, India (2014)
• Princeton University Graduate Mentoring Award (2004)
• ACM Fellow (2003) and IEEE Fellow (1998)

推薦專家

王廷基 教授

現職：國立清華大學資訊工程學系系主任 / 教授

學歷：Ph.D., Computer Sciences, The University of Texas at Austin

經歷：• 國立清華大學 / 資訊系統與應用研究所所長
• Associate Editor, ACM Transactions on Design Automation of Electronic Systems, 2013~
• General Chair, VLSI Design/CAD Symposium, Taichung, Taiwan, 2014

具博士學位之新進研究人員



管延城 Yen-Cheng Kuan

國立交通大學 國際半導體產業學院

獲獎摘要

管延城博士致力於通訊系統、人工智慧、以及生醫應用等相關晶片與系統設計研究，並積極與產業界和國際學術界合作交流。管博士領導團隊成功開發 5G 毫米波三頻 (28/38/60GHz) 發射機與接收機 CMOS 晶片，首度展示以單一精簡電路來達到異質網路 (5G 行動網路與無線區域網路) 的無縫切換。除此之外，管博士與產業界共同研究適合物聯網 (IoT)、具低功耗的深度學習 (Deep Learning) 加速器，首度展示以最佳化小捲積核心來完成高捲積運算，並有效地降低功耗；此具可重組性的加速器設計已進入產品階段。管博士更結合半導體與生醫科技，首度提出以毫米波短距離通訊晶片與系統來提供次世代腦機介面 (Brain-Computer Interface) 觀察巨量神經元訊號所需之大數據資料傳輸，並與國際學術界共同開發世界第一個針對脊髓損傷復健的無線植入式神經調節 (Neuromodulation) 系統單晶片；此晶片已植入生物體測試，成功地使脊髓損傷的生物體獲得初步肢體運動回復。

得獎經歷 / 專利

- JAF0E General Participant, National Academy of Engineering (NAE), 2018
- MediaTek Junior Chair Professor, 2016
- Best Student Paper Award - 3rd Place, IEEE International Microwave Symposium (IMS), 2016
- Yuan Du, Li Du, Yilei Li, **Yen-Cheng Kuan**, Chun-Chen Liu, " Buffer Device and Convolution Operation Device and Method," U.S. Patent No. 10,162,799, 12/25/2018.
- Ching-Wen Chiang, **Yen-Cheng Kuan**, Chia-Jen Liang, Chien-Te Yu, " Multi-band Antenna Package Structure, Manufacturing Method Thereof and Communication Device," U.S. Patent No. 10,096,558, 10/09/2018.
- Wentai Liu, Mau-Chung Frank Chang, **Yen-Cheng Kuan**, Yi-Kai Lo, Yan Zhao, " Wireless Wearable Big Data Brain Machine Interface," U.S. Patent No. 10,027,362, 06/17/2018.
- Zhiwei A. Xu, **Yen-Cheng Kuan**, James Chingwei Li, Donald A. Hitko, Joseph F. Jensen, " Agile Radio architecture, " U.S. Patent No. 9,531,571, 12/27/2016.

重要學術著作

1. David del Rio, Daekeun Yoon, Fan-Ta Chen, Yan Zhang, Chia-Jen Liang, Ching-Wen Chiang, Mau-Chung Frank Chang and **Yen-Cheng Kuan**, " Multi-Gbps Tri-Band 28/38/60-GHz CMOS Transmitter for Millimeter-Wave Radio System-on-Chip," IEEE International Microwave Symposium (IMS), June 2019.
2. Li Du, Yuan Du, Yilei Li, Junjie Su, **Yen-Cheng Kuan**, Chun-Chen Liu and Mau-Chung Frank Chang, " A Reconfigurable Streaming Deep Convolutional Neural Network Accelerator for Internet of Things," IEEE Transactions on Circuits and Systems I：Regular Papers, vol. 65, no. 1, pp. 198-208, Jan. 2018.
3. Yi-Kai Lo, **Yen-Cheng Kuan**, Stanislav Culaclii, Brian Kim, Po-Min Wang, Chih-Wei Chang, Minji Zhu, Kuanfu Chen, Parag Gad, V. Reggie Edgerton and Wentai Liu, " A Fully Integrated Wireless SoC for Motor Function Recovery after Spinal Cord Injury, " IEEE Transactions on Biomedical Circuits and Systems, vol. 11, no. 3, pp.497-509, June 2017.
4. Zuow-Zun Chen, **Yen-Cheng Kuan**, Yilei Li, Boyu Hu, Chien-Heng Wong and Mau-Chung Frank Chang., " DPLL for Phase Noise Cancellation in Ring Oscillator-Based Quadrature Receivers, " IEEE Journal of Solid-State Circuits, vol. 52, no. 4, pp. 1134-1143, April 2017.
5. Yu-Hsiu Wu, **Yen-Cheng Kuan** and Mau-Chung Frank Chang, " Interference-Tolerant Multi-User Radar System Using One-Coincidence Frequency Hopping Code with 1GHz Bandwidth at 24GHz," IEEE International Microwave Symposium (IMS), pp. 1-4, May 2016. (Best Student Paper Award - 3rd Place)
6. **Yen-Cheng Kuan**, Yi-Kai Lo, Yanghyo Kim, Mau-Chung Frank Chang, and Wentai Liu, " Wireless Gigabit Data Telemetry for Large-Scale Neural Recording," IEEE Journal of Biomedical and Health Informatics, vol. 19, no. 3, pp. 949-957, May 2015.

指導教授 / 推薦專家

張懋中 院士

現職：國立交通大學 / 校長

學歷：國立交通大學 / 電子工程博士 (中華民國教育部頒國家工學博士)

經歷：• IET JJ Thomson Medal
• Fellow of National Academy of Inventors
• Academician of Academia Sinica
• Chairman of UCLA Electrical Engineering
• Pan Wen Yuan Foundation Award
• Member of National Academy of Engineering
• Distinguished Professor of UCLA Electrical Engineering
• IEEE David Sarnoff Award
• IEEE Fellow

博士研究生



呂祐昇 Yu-Sheng Lu

國立台灣大學 電子工程學研究所

獲獎摘要

呂祐昇於博士班就讀期間專注於類比積體電路實體設計自動化與光波導繞線自動化系統開發，研究成果除發表於頂尖之 2018 DAC 外，與業界合作之相關研究成果亦已成為商用引擎。成果豐碩，難能可貴。

得獎經歷

- 國立台灣大學電子工程學研究所 2018 年度學生傑出研究獎
- 2018 台積電 - 台灣大學聯合研發中心研究助理獎
- 2018 台大 - 安仲科技合作計畫負責人
- 2017 台大 - 安仲科技合作計畫負責人
- 2016 台大 - 安仲科技合作計畫負責人
- 2015 國際積體電路電腦輔助設計軟體製作競賽定題組第四名

重要學術著作

1. **Yu-Sheng Lu**, Yu-Hsuan Chang, Yao-Wen Chang, " WB-Tree : A Meshed Tree Representation for FinFET-Based Analog Layout Designs, " in Proceedings of ACM/IEEE Design Automation Conference (DAC-2018), San Francisco, CA, USA, June 2018
2. Chau-Chin Huang, Yen-Chun Liu, **Yu-Sheng Lu**, Yun-Chih Kuo, Yao-Wen Chang, " Timing-Driven Cell Placement Optimization for Early Slack Histogram Compression," in Proceedings of ACM/IEEE Design Automation Conference (DAC-2016), Austin, TX, USA, June 2016.

指導教授

張耀文 終身特聘教授

現職：國立台灣大學 / 電機工程學系

學歷：美國奧斯丁大學 / 電腦科學學系博士

- 經歷：
- 2018 - 2019：IEEE CEDA (Council on EDA) 候任總裁
 - 2016 - 2017：IEEE CEDA (Council on EDA) 會議副總裁
 - 2015：IEEE CEDA Outstanding Service Award
 - 2014 - 2015：IEEE CEDA (Council on EDA) 技術活動副總裁
 - 2014：美國麻省理工學院訪問學者
 - 2013 - 迄今：台灣大學終身特聘教授 / 副教授長 / 教學發展中心主任
 - 2013：IEEE Fellow
 - 2012 - 2016：台灣大學電機資訊學院副院長
 - 2012：ACM Recognition of Service Award
 - 2010 - 2013：台灣大學電子所所長
 - 2004 - 2010：日本早稻田大學客座教授

博士研究生



胡耀升 Yao-Sheng Hu

國立台灣大學 電子工程學研究所

獲獎摘要

胡耀升同學 2014 年起於博士班就讀期間，進入台北矽創電子 TDDI 部門實習，並從事車用以及行動裝置的觸控 IC 設計。其研究領域在高速、高解析度以及低功率的連續漸進式數位類比轉換器 (SAR ADC) 與其它混合信號積體電路 (Current-Steering DAC、Class-D Amplifier 等)。

得獎經歷

- 2018 台大電子所傑出研究獎
- Garmin Scholarship Award，2018 台灣 Garmin
- Student Travel Grant Award，2016 Asia Solid-State Circuit Conference (ASSCC)
- 一個操作在 1 伏特每秒 9 億次取樣 8 位元兩階段連續漸進式類比至數位轉換器，優等，類比組，2016 運用於高階量測儀器之積體電路設計競賽。
- 一個操作在 0.6V 每秒 1.5 億次取樣 10 位元次區間類比至數位轉換器，優等，類比組，2014 運用於高階量測儀器之積體電路設計競賽。

重要學術著作

1. H.-Y. Tai, **Y.-S. Hu**, H.-W. Chen and H.-S. Chen, " A 0.85fJ/conversion-step 10b 200kS/s subranging SAR ADC in 40nm CMOS, " IEEE I-SSCC Dig. Tech. Papers, pp. 196-197, Feb. 2014.
2. **Y.-S. Hu**, C.-H. Shih, H.-Y. Tai, H.-W. Chen and H.-S. Chen, " A 0.6V 6.4fJ/conversion-step 10-bit 150MS/s subranging SAR ADC in 40nm CMOS, " IEEE A-SSCC Dig. Tech. Papers, pp. 81-84, Nov. 2014.
3. P.-C Huang, **Y.-S. Hu** and H.-S. Chen, " An 8-bit 900MS/S two-step SAR ADC, " IEEE International Symposium on Circuits and Systems (ISCAS), pp. 2898-2898, May. 2016.
4. **Y.-S. Hu**, P.-C Huang and H.-S. Chen, " A 12.5-fJ/Conversion-Step 8-Bit 800-MS/s Two-Step SAR ADC," IEEE Transactions on Circuits and System II : Express Briefs, vol. 63, no. 1, pp. 1166-1170, Dec. 2016.
5. **Y.-S. Hu**, K.-Y. Lin and H.-S. Chen, " A 12-bit 200kS/s subranging SAR ADC with an energy-curve reshape technique, " IEEE A-SSCC Dig. Tech. Papers, pp. 149-152, Nov. 2016.
6. **Y.-S. Hu**, P.-C Huang, M.-T. Yang, S.-W. Wu and H.-S. Chen, " A 0.9V 15fJ/conversion-step 8-bit 1.5GS/s two-step SAR ADC, " IEEE A-SSCC Dig. Tech. Papers, pp. 81-84, Nov. 2016.
7. **Y.-S. Hu**, K.-Y. Lin and H.-S. Chen, " A 510nW 12-bit 200kS/s SAR-assisted SAR ADC using a re-switching technique, " IEEE Symp. VLSI Circuits, pp. C238-C239, Jun. 2017.
8. **Y.-S. Hu**, L.-Y. Huang and H.-S. Chen, " A 0.6V 1.63fJ/c.-s. Detective Open-Loop Dynamic System Buffer for SAR ADC in Zero-Capacitor TDDI System, " IEEE A-SSCC Dig. Tech. Papers, pp. 103-106, Nov. 2018.
9. **Y.-S. Hu**, J.-H Lin, D.-G. Lin, K.-Y Lin and H.-S. Chen, " An 89.55dB-SFDR 179.6dB-FoM_s 12-bit IMS/s SAR-Assisted SAR ADC with Weight-Split Compensation Calibration," IEEE A-SSCC Dig. Tech. Papers, pp. 253-256, Nov. 2018.

指導教授

陳信樹 教授

現職：國立台灣大學 / 電機工程學系

學歷：美國伊利諾大學香檳分校 / 電子工程學系博士

美國加州大學洛杉磯分校 / 電子工程學研究所碩士

- 經歷：
- 2003 - 迄今：國立台灣大學電機系助理教授 / 副教授 / 教授
 - 2002 - 2003：Maxim Integrated Products Inc, USA Senior Member of Technical Staff
 - 1996 - 2002：Intersil Corp., USA Staff Engineer
 - 1992 - 1993：LinCom Corp., USA System Engineer

博士研究生



楊弘偉 Tilo H. Yang

國立台灣大學 材料科學與工程學系

獲獎摘要

楊弘偉同學於博士班就讀期間受日本國立材料研究所 (NIMS) 之重藤曉津博士之共同指導，專注於「利用乙醇輔助真空紫外光之表面修飾法以達成有機 - 無機材料直接接合」之研究，是世界上首次在低溫且大氣壓下即達到異質接合之技術，且可應用於軟式電子中各種常見之材料組合，具高度應用潛力。不僅已申請日本以及 PCT 專利，其研究成果亦發表於頂尖國際期刊 Langmuir 與 Scientific Reports。成果豐碩，難能可貴。

得獎經歷

- 2019 IEEE ECTC Student Travel Award : 2019 The 69th Electronic Component and Technology Conference (ECTC) .
- 2018 Annual Outstanding University Youth of National Taiwan University .
- 2017 Best Oral Presentation Award : 2017 The 1st Taiwan-Japan Workshop on Electronic Interconnection I .
- 2016 IEEE CPMT Japan Chapter Young Award : 2016 International Conference on Electronics Packaging (ICEP) .

重要學術著作

1. **Tilo H. Yang**, Yu-Shan Chiu, Hai-Yang Yu, C. Robert Kao, Akitsu Shigetou, " A Single Bonding Process to Achieve Various Organic-Inorganic Substrate Integration in IoT" , Proceeding of The 69th Electronic Components and Technology Conference (ECTC), IEEE (2019).
2. **Tilo H. Yang**, Ching-Yun Yang, C. Robert Kao, Akitsu Shigetou, " A Single Process for Homogeneous and Heterogeneous Bonding in Flexible Electronics" , Proceeding of 2019 International Conference on Electronics Packaging (ICEP), IEEE (2019).
3. **Tilo H. Yang**, C. Robert Kao, Akitsu Shigetou, " Inorganic-Organic Solid-State Hybridization with High Strength and Anti-Hydrolysis Interface" , Scientific Reports, 9, 504 (2019).
4. **Tilo H. Yang**, Hai-Yang Yu, Yi-Wen Wang, C. Robert Kao*, " Effects of Aspect Ratio on Microstructural Evolution of Ni/Sn/Ni Micro Joints" , Journal of Electronic Materials, 48, 9-16 (2019).
5. **Tilo H. Yang**, C. Robert Kao, Akitsu Shigetou, " Organic/Inorganic Interfacial Microstructures Achieved by Fast Atom Beam Bombardment and Vacuum Ultraviolet Irradiation" , Proceeding of 2018 International Conference on Electronics Packaging (ICEP), IEEE (2018).
6. **Hong-Wei Yang**, Hai-Yang Yu, C. Robert Kao, " Critical Factors Affecting Structural Transformations in 3D IC Micro Joints" , Proceeding of The 67th Electronic Components and Technology Conference (ECTC), IEEE (2017).
7. **Hong-Wei Yang**, C. Robert Kao, Akitsu Shigetou, " Fast Atom Beam- and Vacuum-Ultraviolet-Activated Sites for Low Temperature Hybrid Integration" , Langmuir, 33, 8413-8419 (2017).
8. Jen-Jui Yu, Jui-Yang Wu, Li-Jen Yu, **Hong-Wei Yang**, C. Robert Kao*, " Micromechanical Behavior of Single-Crystalline Cu₆Sn₅ by Picoindentation" , Journal of Materials Science, 52, 7166-7174 (2017).
9. **Hong-Wei Yang**, Jui-Yang Wu, Zi-Xuan Zhu, C. Robert Kao*, " Effects of Surface Diffusion and Reaction-induced Volume Shrinkage on Morphological Evolutions of Micro Joints" , Materials Chemistry and Physics, 191, 13-19 (2017).
10. **Hong-Wei Yang**, C. Robert Kao, " Morphological Evolution Induced by Volume Shrinkage in Micro Joints" , Proceeding of 2016 International Conference on Electronics Packaging (ICEP), IEEE (2016)

指導教授

高振宏 特聘教授

現職：國立台灣大學 / 材料科學與工程學系

學歷：美國威斯康辛大學麥迪遜校區 / 材料科學學系博士

經歷：• 2016 - Present : Board of Governors, Electronics Packaging Society, IEEE
• 2017 - Present : Vice Dean, College of Engineering, National Taiwan University, Taipei, Taiwan
• 2014 - 2016 : Discipline Coordinator, Discipline of Materials, The Ministry of Science and Technology (MOST), Taiwan
• 2010 - 2013 : Chair, Department of Materials Science and Engineering, National Taiwan University, Taipei, Taiwan

博士研究生



尤韋翔 Wei-Xiang You

國立交通大學 電子研究所

獲獎摘要

尤韋翔同學於 2016 年六月以極優異成績及研究表現逕讀交大電子所博士班。其博士研究含括負電容場效電晶體 (**Negative-Capacitance FET**) 的元件設計、物理模型、電路評估及其在新穎記憶體之創新設計與應用。其重要研究成果已分別發表於 **IEEE** 期刊以及國際會議上。特別是對於使用二維半導體材料 (**2D Material**) 之負電容場效電晶體的一系列研究是全球在此領域最前瞻的研究之一，對於未來半導體 **High-Density Integration** 有相當高的參考價值。

得獎經歷

- 2016 - 2018 交大 - 台積電聯合研發中心博士班獎學金
- 2016 中華民國斐陶斐 (Phi Tau Phi) 榮譽會員
- 2016 交通大學電子所博士班入學獎學金

重要學術著作

1. **W.-X. You**, P. Su, and C. Hu, " Evaluation of NC-FinFET Based Subsystem-Level Logic Circuits, " IEEE Transactions on Electron Devices, vol. 66, no. 4, pp. 2004-2009, April 2019.
2. **W.-X. You** and P. Su, " Intrinsic Difference between 2-D Negative-Capacitance FETs with Semiconductor-on-Insulator and Double-Gate Structures," IEEE Transactions on Electron Devices, vol. 65, no. 10, pp. 4196-4201, October 2018.
3. **W.-X. You**, C.-P. Tsai, and P. Su, "Short-Channel Effects in 2D Negative-Capacitance Field-Effect Transistors, " IEEE Transactions on Electron Devices, vol. 65, no. 4, pp. 1604-1610, April 2018.
4. **W.-X. You** and P. Su, " Design Space Exploration Considering Back-Gate Biasing Effects for 2D Negative-Capacitance Field-Effect Transistors," IEEE Transactions on Electron Devices, vol. 64, no. 8, pp. 3476-3481, August 2017.
5. **W.-X. You** and P. Su, " A Compact Subthreshold Model for Short-Channel Monolayer Transition Metal Dichalcogenide Field-Effect Transistors," IEEE Transactions on Electron Devices, vol. 63, no. 7, pp. 2971-2974, July 2016.
6. **W.-X. You**, P. Su, and C. Hu, " Evaluation of NC-FinFET Based Subsystem-Level Logic Circuits Using SPICE Simulation, " 2018 IEEE SOI-3D-Subthreshold Microelectronics Technology Unified Conference (IEEE S3S), San Francisco, California, USA, October 2018.
7. **W.-X. You** and P. Su, " Investigation of Optimum BOX Thickness for MFIS-Type 2D Negative-Capacitance FETs," Extended Abstracts of the 2018 International Conference on Solid State Devices and Materials (SSDM), Tokyo, Japan, September 2018.
8. **W.-X. You** and P. Su, " Investigation of Short-Channel Effects in 2D Negative-Capacitance Field-Effect Transistors, " 2017 IEEE SOI-3D-Subthreshold Microelectronics Technology Unified Conference (IEEE S3S), San Francisco, California, USA, October 2017.
9. **W.-X. You** and P. Su, " Design Space Exploration Considering Back-Gate Biasing Effects for Negative-Capacitance Transition-Metal-Dichalcogenide (TMD) Field-Effect Transistors, " 2017 1st Electron Devices Technology and Manufacturing Conference (EDTM), Toyama, Japan, March 2017.
10. **W.-X. You** and P. Su, " A New Scale-Length Model for Short-Channel Monolayer and Bilayer Transition Metal Dichalcogenide (TMD) Field-Effect Transistors, " Extended Abstracts of the 2016 International Conference on Solid State Devices and Materials (SSDM), Tsukuba, Japan, September 2016.

指導教授

蘇彬 教授

現職：國立交通大學 / 電子研究所

學歷：美國加州柏克萊大學 / 電機工程博士

經歷：• 2012 - 2013 : Technical committee of International Electron Device Meeting (IEDM)

博士研究生



楊上賢 Shang-Hsien Yang

國立交通大學 電機工程研究所

獲獎摘要

楊上賢同學自 2012 年起於國立交通大學電機工程研究所攻讀博士班。研究領域為封包追蹤電源調變電路 (envelope tracking supply modulator)。曾於 2014, 2016 表會議論文於 ASSCC、2017, 2018, 2019 發表會議論文於 ISSCC 等 IEEE 頂尖國際會議，並著作、共同著作六篇 IEEE 長篇期刊。

重要學術著作

1. **Shang-Hsien Yang**, Chin-Long Wey, Ke-Horng Chen, Ying-Hsi Lin, Jing-Jia Chen, Tsung-Yen Tsai, and Chao-Cheng Lee, " A 20MS/s buck/boost supply modulator for envelope tracking applications with direct digital interface, " IEEE Asian Solid-State Circuits Conference (ISSCC) Dig. Tech. Papers, pp. 73-76, Nov. 2014.
2. **Shang-Hsien Yang**, Ke-Horng Chen, Chin-Long Wey, Ying-Hsi Lin, Jian-Ru Lin, and Tsung-Yen Tsai, " Lossless inductor current control in envelope tracking supply modulator with self-allocation of energy for optimization of efficiency and EVM, " IEEE Asian Solid-State Circuits Conference (ISSCC) Dig. Tech. Papers, pp. 281-284, Nov. 2016.
3. **Shang-Hsien Yang**, Yen-Ting Lin, Yu-Sheng Ma, Hung-Wei Chen, Ke-Horng Chen, Chin-Long Wey, Ying-Hsi Lin, Shian-Ru Lin, and Tsung-Yen Tsai, " A single-inductor dual-output converter with linear-amplifier-driven cross regulation for prioritized energy-distribution control of envelope-tracking supply modulator," IEEE International Solid-State Circuits Conference (ISSCC) Dig. Tech. Papers, pp. 36-37, Feb. 2017.
4. Wen-Hau Yang, Li-Cheng Chu, **Shang-Hsien Yang**, Yan-Jiun Lai, Shao-Qi Chen, Ke-Horng Chen, Ying-Hsi Lin, Shian-Ru Lin, and Tsung-Yen Tsai, " An enhanced-security buck DC-DC converter with true-random-number-based pseudo hysteresis controller for internet-of-everything (IoE) Devices, " IEEE International Solid-State Circuits Conference (ISSCC) Dig. Tech. Papers, pp. 126-128, Feb. 2018.
5. Cheng-Yu Xie, **Shang-Hsien Yang**, Shen-Fu Lu, Fa-Yi Lin, Yen-An Lin, You-Zheng Ou-Yang, Ke-Horng Chen, Kuo-Chi Liu, and Yin-Hsi Lin, " A 100W and 91% GaN-Based Class-E Wireless-Power-Transfer Transmitter with Differential-Impedance-Matching Control for Charging Multiple Devices," IEEE International Solid-State Circuits Conference (ISSCC) Dig. Tech. Papers, pp. 242-244, Feb. 2019.
6. **Shang-Hsien Yang**, Jen-Wei Liu, and Chua-Chin Wang, " A Single-Chip 60-V Bulk Charger for Series Li-Ion Batteries With Smooth Charge-Mode Transition," IEEE Transactions on Circuits and Systems I : Regular Papers, no.59, pp. 1588-1597, July 2012.
7. **Shang-Hsien Yang**, Yuan-Han Yang, Ke-Horng Chen, Ying-Hsi Lin, Tsung-Yen Tsai, Shian-Ru Lin, and Chao-Cheng Lee, " A Low-THD Class-D Audio Amplifier With Dual-Level Dual-Phase Carrier Pulsewidth Modulation, " IEEE Transactions on Industrial Electronics, no.62, pp. 7181-7190, Nov. 2015.
8. Wei-Chung Chen, Ying-Wei Chou, Meng-Wei Chien, Hsin-Chieh Chen, **Shang-Hsien Yang**, Ke-Horng Chen, Ying-Hsi Lin, Chao-Cheng Lee, Shian-Ru Lin, and Tsung-Yen Tsai, " A Dynamic Bootstrap Voltage Technique for a High-Efficiency Buck Converter in a Universal Serial Bus Power Delivery Device, " IEEE Transactions on Power Electronics, no.31, pp. 3002-3015, Apr. 2016.
9. **Shang-Hsien Yang**, Chao-Chang Chiu, Chih-Wei Chang, Chen-Min Chen, Che-Hao Meng, and Ke-Horng Chen, " 87% Overall High Efficiency and 11 μ A Ultra-Low Standby Current Derived by Overall Power Management in Laptops With Flexible Voltage Scaling and Dynamic Voltage Scaling Techniques, " IEEE Transactions on Power Electronics, no.31, pp. 3118-3127, Apr. 2016.
10. **Shang-Hsien Yang**, Che-Hao Meng, Chao-Chang Chiu, Chih-Wei Chang, Ke-Horng Chen, Ying-Hsi Lin, Shian-Ru Lin, and Tsung-Yen Tsai, " A Buck Power Factor Correction Converter with Predictive Quadratic Sinusoidal Current Modulation and Line Voltage Reconstruction, " IEEE Transactions on Industrial Electronics, no.63, pp. 5912-5920, Sept. 2016.
11. **Shang-Hsien Yang**, Tsung-Hsun Tsai, Hsin Chen, Chao-Chang Chiu, Ke-Horng Chen, Ying-Hsi Lin, Jian-Ru Lin, and Tsung-Yen Tsai, " High Accuracy Knee Voltage Detection for Primary-Side Control in Flyback Battery Charger" IEEE Transactions on Circuits and Systems I : Regular Papers, no.64, pp. 1003-1012, Apr. 2017

指導教授

陳科宏 教授

現職：國立交通大學 / 電機工程學系
學歷：國立台灣大學 / 電機工程學系博士

經歷：• IEEE Transactions on Power Electronics 副編輯
• IEEE Transactions on Circuits and Systems 副編輯
• 著作超過一百篇學術期刊與論文、擁有數篇重要專利
• Power Management Techniques for Integrated Circuit Design 作者 (Wiley 出版)
• 前任交大電控所所長
• 現任交大電機系系主任

博士研究生



何昇晉 Sheng-Chin Ho

國立成功大學 物理研究所

獲獎摘要

何昇晉同學於 2013 年起於成大物理系就讀博士班，主要研究新穎半導體材料其電子傳輸特性以及量子傳輸特性，致以開發下世代電晶體元件以及量子電腦相關元件。同時，也在新穎二維材料的研究上有深入的物理探索。所發表的研究全電性自旋場效電晶體刊登於自然奈米科技 (Nature nanotechnology) 期刊並被選為高引用度論文 (citations : 160 times issued by Google scholar)。另一方面，量子線之一維電子晶體的研究也發表在物理評論快訊並且同時獲選 Featured in physics and Editors' suggestion，美國物理學會也有專文報導。

得獎經歷 / 專利

- 2018 張桐生論文獎，第一名。
- 2014 張桐生論文獎，第一名。
- 2012 中華民國物理年會壁報論文獎，優勝獎。
- 全電性自旋場效電晶體，I546971，中華民國專利局。
- All-electric spin field-effect transistor，US20150364583，美國專利局。

重要學術著作

1. **Sheng-Chin Ho**, Heng-Jian Chang, Chia-Hua Chang, G. L. Creeth, Shun-Tsung Lo, S. Kumar, M. Pepper, J. P. Griffiths, I. Farrer, H. E. Beere, G. A. C. Jones, D. A. Ritchie and T-M. Chen, Imaging the zigzag Wigner crystal in confinement-tunable quantum wires, Physical Review Letters 121, 106801 (2018)
2. Jhih-Wei Chen, Shun-Tsung Lo, **Sheng-Chin Ho**, Thi-Hai-Yen Vu, Xin-Quan Zhang, Yi-De Liu, Yu-You Chiou, Yu-Xun Chen, Jan-Chi Yang, Yi-Chun Chen, Ying-Hao Chu, Yi-Hsien Lee, Chung-Jen Chung, Tse-Ming Chen, Chia-Hao Chen, and Chung-Lin Wu, A Gate-free Monolayer WSe₂ p-n Diode, Nature Communication 9, 3143 (2018)
3. Pojen Chuang, **Sheng-Chin Ho**, L. W. Smith, F. Sfigakis, M. Pepper, Chin-Hung Chen, Ju-Chun Fan, J. P. Griffiths, I. Farrer, H. E. Beere, G. A. C. Jones, D. A. Ritchie and Tse-Ming. Chen, All-electric all-semiconductor spin field-effect transistor, Nature Nanotechnology 10, 35 (2015), These authors contributed equally.

指導教授

陳則銘 教授

現職：國立成功大學 / 物理系
學歷：Department of Physics, Cambridge University
經歷：• 2016 - Present : Professor, Department of Physics, NCKU
• 2013 - 2016 : Associate Professor, Department of Physics, NCKU
• 2010 - 2103 : Assistant Professor, Department of Physics, NCKU
• 2009 - 2010 : Postdoctoral Researcher, Cavendish laboratory, University of Cambridge

博士研究生



黃奕瑋 Yi-Wei Huang

國立成功大學 電機工程學系

獲獎摘要

黃奕瑋於就讀博士班期間研究電源管理與光獵能 IC 設計，包含快速負載暫態與動態電壓調節響應的直流至直流電源轉換器以及高效率光獵能轉換器，研究成果已發表於 2016 與 2019 年 IEEE International Solid-State Circuits Conference (ISSCC) 以及 2016 與 2018 年 IEEE Journal of Solid-State Circuits (JSSC) 等。

重要學術著作

1. Tai-Haur Kuo, **Yi-Wei Huang**, and Pai-Yi Wang, " Background capacitor-current-sensor calibration of DC-DC buck converter with DVS for accurately accelerating load-transient response," in IEEE ISSCC Dig. Tech. Papers, Feb. 2019, pp. 430-431.
2. Pai-Yi Wang, **Yi-Wei Huang**, and Tai-Haur Kuo, A reconfigurable transient optimizer applied to a four-phase buck converter for optimizing both DVS and load transient responses," accepted by and to be published in IEEE Trans. Circuits Syst. II, Exp. Briefs, 2019.
3. **Yi-Wei Huang**, Tai-Haur Kuo, Szu-Yu Huang, and Kuan-Yu Fang, " A four-phase buck converter with capacitor-current-sensor calibration for load-transient-response optimization that reduces undershoot/overshoot and shortens settling time to near their theoretical limits, " IEEE J. Solid-State Circuits, vol. 53, no. 2, pp. 552-568, Feb. 2018.
4. Yi-Hsiang Wang, **Yi-Wei Huang**, Peng-Chang Huang, Hsuan-Ju Chen, and Tai-Haur Kuo, " A single-inductor dual-path three-switch converter with energy-recycling technique for light energy harvesting, " IEEE J. Solid-State Circuits, vol. 51, no. 11, pp. 2716-2728, Nov. 2016.
5. Szu-Yu Huang, Kuan-Yu Fang, **Yi-Wei Huang**, Shih-Hsiung Chien, and Tai-Haur Kuo, " Capacitor-current-sensor calibration technique and application in a 4-phase buck converter with load-transient optimization," in IEEE ISSCC Dig. Tech. Papers, Feb. 2016, pp. 228-229.

指導教授

郭泰豪 特聘教授

現職：國立成功大學 / 電機工程學系
學歷：美國馬里蘭大學 / 電機工程學系博士
國立成功大學 / 電機工程學系學士
經歷：• 晶豪科技 / 副總經理
• 集新科技 / 總經理

博士研究生



陳坤意 Kuen-Yi Chen

國立清華大學 工程與系統科學系研究所

獲獎摘要

陳坤意同學自 2014 年就讀國立清華大學工程與系統科學系研究所，研究方向以新穎氧化層材質實現低電壓操作之綠能電子元件。近期開發以電漿製程提升二氧化鉛銻鐵電材質可靠度的創新製程，研究成果獲選 Symposium on VLSI Technology 會議論文，並榮獲清華大學國際學生訪問獎。

得獎經歷

- 2018 年財團法人中技社科技研究獎
- 2017 & 2018 年論文獲選超大型積體電路技術會議 (VLSI Technology)
- 2017 年清華大學國際學生訪問獎

重要學術著作

1. **Kuen-Yi Chen**, Yen-Hua Huang, Ruei-Wen Kao, Yan-Xiao Lin, and Yung-Hsien Wu, " Dependence of reliability of ferroelectric HfZrOx on epitaxial SiGe Film with various Ge content, " Symposium on VLSI Technology, pp. T119-T120, 2018. (speaker)
2. **Kuen-Yi Chen**, Pin-Hsuan Chen, Ruei-Wen Kao, Yan-Xiao Lin and Yung-Hsien Wu, " Impact of plasma treatment on reliability performance for HfZrOx-based metal-ferroelectric-metal capacitors," IEEE Electron Device Lett., vol. 39, no. 1, pp. 87-90, 2018.
3. **Kuen-Yi Chen**, Pin-Hsuan Chen and Yung-Hsien Wu, " Excellent reliability of ferroelectric HfZrOx free from wake-up and fatigue effects by NH₃ plasma treatment, " Symposium on VLSI Technology, pp. T84-T85, 2017. (speaker)
4. **Kuen-Yi Chen**, Ka-Lip Chu, Pin-Hsuan Chen and Yung-Hsien Wu, " Ferroelectricity of low thermal-budget HfAlOx for devices with metal-ferroelectric-insulator-semiconductor structure," RSC Adv., vol. 6, no. 78, pp. 74445-74452, 2016
5. Yung-Shao Shen, **Kuen-Yi Chen**, Po-Chun Chen and Yung-Hsien Wu, " N₂O-treated crystalline ZrTiO₄ as charge trapping layer for flash memory applications featuring low operation voltage, " Solid State Devices and Materials, 2016. (speaker)
6. **Kuen-Yi Chen**, Shih-Chieh Teng, Hui-Hsin Chang and Yung-Hsien Wu, " Toward low-power flash memory : prospect of adopting crystalline oxide as charge trapping layer, " IEEE J. Electron Devices Soc., vol. 4, no. 5, pp. 335-346, 2016.
7. **Kuen-Yi Chen**, Chang-Chia Su, Chuan-Pu Chou, and Yung-Hsien Wu, " Formation of ohmic contact with low contact resistance on n-GeSn by fermi level depinning using plasma treatment, " IEEE Electron Device Lett., vol. 37, no. 7, pp. 827-830, 2016.

指導教授

巫勇賢 教授

現職：國立清華大學 / 工程與系統科學系特聘教授兼系主任
學歷：國立清華大學 / 電機工程學系學士
國立交通大學 / 電子工程研究所博士
經歷：• 國立清華大學 / 副學務長
• 國立清華大學 / 推廣教育主任
• 國立清華大學 / 原子科學院學士班主任
• IET Fellow / IEEE Senior Member

博士研究生



吳政憲 Cheng-Hsien Wu

國立中山大學 材料與光電科學學系

獲獎摘要

吳政憲同學於 2015 年逕讀博士班，就讀期間專注於「次世代電阻式隨機存取記憶體 (Resistive Random Access Memory, RRAM)」的開發，並參與多項台積電 JDP 計畫。吳同學藉由改變材料及結構的設計，提升元件的性能及可靠度，並利用電性分析釐清物理機制，相關研究成果發表於 IEEE 期刊及其他國際一流期刊，在研究領域成果豐碩，難能可貴。

得獎經歷

- 2018 中國材料科學學會年會 - 論文優等獎
- 2018 財團法人國防工業基金會 - 國防獎學金
- 2017 國立中山大學 - 研究績優獎學金
- 2016 中國材料科學學會年會 - 論文優等獎
- 2015 國立中山大學 - 菁英博士生入學獎學金

重要學術著作

1. **C.H. Wu**, S.K. Lin, C.H. Pan, P.H. Chen, W.Y. Lin, T.C. Chang, T.M. Tsai, Y.L. Xu, C.C. Shih, and Y.S. Lin, " Analyzing Electric Field Effect by Applying an Ultra-Short Time Pulse Condition in Hafnium Oxide-Based RRAM," IEEE Electron Device Letters, vol. 39, no. 8, pp. 1163-1166, 2018.
2. H.X. Zheng, T.C. Chang, K.H. Xue, Y.T. Su, **C.H. Wu**, C.C. Shih, Y.T. Tseng, W.C. Chen, W.C. Huang, and C.K. Chen, " Reducing Forming Voltage by Applying Bipolar Incremental Step Pulse Programming in a 1T1R Structure Resistance Random Access Memory," IEEE Electron Device Letters, vol. 39, no. 6, pp. 815-818, 2018.
3. **C.H. Wu**, C.H. Pan, P.H. Chen, T.C. Chang, T.M. Tsai, K.C. Chang, C.C. Shih, T.Y. Chi, T.J. Chu, and J.J. Wu, " Inert Pt electrode switching mechanism after controlled polarity-forming process in In2O3-based resistive random access memory, " Applied Physics Express, vol. 10, no. 9, pp. 094102, 2017.
4. Y. T. Tseng, P.H. Chen, T. C.Chang, K.C. Chang, T. M. Tsai, C.C. Shih, H.C. Huang, C.C. Yang, C.Y. Lin, and **C.H. Wu**, " Solving the Scaling Issue of Increasing Forming Voltage in Resistive Random Access Memory Using High-k Spacer Structure, " Advanced Electronic Materials, vol. 3, no. 9, pp. 1700171, 2017.
5. **C.H. Wu**, T.C. Chang, T.M. Tsai, K.C. Chang, T.J. Chu, C.H. Pan, Y.T. Su, P.H. Chen, S.K. Lin, S.J. Hu, and S.M. Sze, " Effect of charge quantity on conduction mechanism of high-and low-resistance states during forming process in a one-transistor-one-resistor resistance random access memory," Applied Physics Express, vol. 10, no. 5, 2017.
6. T.M. Tsai, **C.H. Wu**, K.C. Chang, C.H. Pan, P.H. Chen, N.K. Lin, J.C. Lin, Y.S. Lin, W.C. Chen, H.Q. Wu, N. Deng, and H. Qian, " Controlling the Degree of Forming Soft-Breakdown and Producing Superior Endurance Performance by Inserting BN-Based Layers in Resistive Random Access Memory," IEEE Electron Device Letters, vol. 38, no. 4, pp. 445-448, 2017.
7. X.Q. Du, X. J. Wu, T. C. Chang, K. C. Chang, C. H. Pan, **C. H. Wu**, Y. S. Lin, P. H. Chen, S. D. Zhang, and S. M. Sze, " Recovery of failed resistive switching random access memory devices by a low-temperature supercritical treatment," Applied Physics Express, vol. 10, no. 6, 2017.
8. C.C. Shih, W. J. Chen, K.C. Chang, T.C. Chang, T.M. Tsai, T.J. Chu, Y.T. Tseng, **C.H. Wu**, W.C. Su, M.C. Chen, H.C. Huang, M.H. Wang, J.H. Chen, J.C. Zheng, and S.M. Sze, " Ultra-Low Switching Voltage Induced by Inserting SiO2 Layer in Indium-Tin-Oxide-Based Resistance Random Access Memory, " IEEE Electron Device Letters, vol. 37, no. 10, pp. 1276-1279, 2016.
9. P.H. Chen, T.C. Chang, K.C. Chang, T.M. Tsai, C.H. Pan, C.C. Shih, **C. H. Wu**, C.C. Yang, Y.T. Su, C.Y. Lin, Y.T. Tseng, M.C. Chen, R. C. Wang, C.C. Leu, K.H. Chen, I. Lo, J.C. Zheng, and S.M. Sze, " Obtaining Lower Forming Voltage and Self-Compliance Current by Using a Nitride Gas/Indium-Tin Oxide Insulator in Resistive Random Access Memory," IEEE Transactions on Electron Devices, vol. 63, no. 12, pp. 4769-4775, 2016.
- 10.J. Chen, K.C. Chang, T.C. Chang, T.M. Tsai, C.H. Pan, R. Zhang, J.C. Lou, T.J. Chu, **C.H. Wu**, M.C. Chen, Y.C. Hung, Y.E. Syu, J.C. Zheng, and S.M. Sze, " Nitrogen Buffering Effect on Oxygen in Indium-Tin-Oxide-Capped Resistive Random Access Memory With NH3 Treatment, " IEEE Electron Device Letters, vol. 36, no. 11, pp. 1138-1141, 2015.

指導教授

張鼎張 講座教授

現職：國立中山大學 / 物理系
學歷：國立交通大學 / 電子所博士
經歷：• 國立中山大學 / 物理系講座教授
• 國家奈米實驗室 / 研究員
• 有庠科技講座

蔡宗鳴 副教授

現職：國立中山大學 / 材料與光電科學學系
學歷：國立交通大學 / 電子所博士
經歷：• 國立中山大學 / 材料與光電科學學系副教授
• 力晶半導體 / 主任工程師

博士研究生



林志陽 Chih-Yang Lin

國立中山大學 物理學系

獲獎摘要

林志陽同學於博士班期間專注研究電阻式記憶體 (RRAM) 與選擇器 (Selector) 元件。RRAM 部分，銻錫氧化物 (ITO) 上電極的 RRAM 並深入探討其物理機制，驗證 ITO 並不需要限流就可以操作的原因；銻矽氧 (LiSiOx) 元件進行仿生模擬運算的應用；Reset 過程進行深入的物理與數學模型分析。Selector 部分，對氧化鈮 (VO) 進行研究，於 VO 中間層的量測與分析過程中，發現組態切換的位置在電極與中間層之間，也利用此特性設計出鈮金屬 (V) 上電極、中間層為氧化鉛 (HfO₂) 的新型結構，此結構元件可以不用經過退火的步驟，Forming 後即可形成特性優良的 Selector。這些研究成果共發表至 5 篇國際期刊，分別發表於 2015 年 IEEE EDL、2017 年 Nanoscale、2018 年 TED、2019 年 J PHYS D、2019 年 EDL、2019 年 JAC；並已經獲得 2 項中華民國專利 (15 項中美專利申請中)。

得獎經歷 / 專利

- 2019 獲中華民國智財局「一種使材料接合與分離的方法」專利
- 2019 Symposium on Nano Device Technology (SNDT), 新穎材料與元件分析技術，獲 Selected Paper 獎
- 2018 獲中華民國智財局「以超臨界流體處理生醫材料之方法」專利
- 2018 Smart materials (Japan), Young Scientists Forum Session Chair
- 2017 VLSI-TSA Best Student Paper Award

重要學術著作

1. **Chih-Yang Lin**, Ting-Chang Chang, Simon M. Sze, et al. " Effects of Varied Negative Stop Voltages on Current Self-Compliance in Indium Tin Oxide Resistance Random Access Memory ". IEEE Electron Device Letters, Volume : 36, 6,564-566, Published : Jun 2015. (IF=3.433)
2. **Chih-Yang Lin**, Ting-Chang Chang, Simon M. Sze, et al. " Attaining resistive switching characteristics and selector properties by varying forming polarities in a single HfO2-based RRAM device with a vanadium electrode ". Nanoscale, 9, 8586-8590, Published : May 2017. (IF=7.233)
3. Chun-Kuei Chen, **Chih-Yang Lin** (contribute equally in this work), Ting-Chang Chang,···& Simon M. Sze. " The Demonstration of Increased Selectivity during Experiment Measurement in Filament-type Vanadium Oxide based Selector ". IEEE Transactions on Electron Devices, 65,10, 4622-4627, Published : Oct. 2018. (IF=2.620)
4. **Chih-Yang Lin**, Ting-Chang Chang. " Predicting voltage induced positive-feedback effect on dynamic reset behavior in resistance switching device. " Journal of Physics D : Applied Physics, 52 (2019) 095108 (6pp), 1-6, Published: Jan. 2019. (IF=2.373)
5. Jia Chen, **Chih-Yang Lin** (contribute equally in this work), Ting-Chang Chang, Simon M. Sze. " LiSiOx-Based Analog Memristive Synapse for Neuromorphic Computing " IEEE Electron Device Letters, 40, 4, 542 – 545. Apr. 2019. (IF=3.433)
6. **Chih-Yang Lin**, Ting- Chang Chang, Simon M. Sze. " A Characteristic Improved Technique and Analysis with Plasma Treatment to the Electrode on Oxide-Based Resistive Random Access Memory "Journal of Alloys and Compounds, May. 2019. (IF=3.8)
7. Mei-Qi Guo, Ying-Chen Chen, **Chih-Yang Lin**, et al. " Unidirectional threshold resistive switching in Au/NiO/Nb : SrTiO3 devices" APPLIED PHYSICS LETTERS, 110, 233504, Published : JUN 2017.
8. Ying-Chen Chen, **Chih-Yang Lin**, Ting-Chang Chang, et al. " Internal filament modulation in low-dielectric gap design for built-in selector-less resistive switching memory application. " Journal of Physics D : Applied Physics, vol 51, 055108, MAY 2018. (IF=3.8)
9. Ying-Chen Chen, Szu-Tung Hu, **Chih-Yang Lin**, et al. " Graphite-based Selectorless RRAM : Improvable Intrinsic Nonlinearity for Array Applications " Nanoscale, 10, 15608-15614 JUL 2018. (IF=3.8)
- 10.Sungjun Kim, **Chih-Yang Lin**, et al " Dual functions of V/SiOx/AlOy/p++Si device as selector and memory ", Nanoscale Research Letters, 13:252, AUG 2018. (IF=3.8)

指導教授

張鼎張 講座教授

現職：國立中山大學 / 物理系
學歷：國立交通大學 / 電子所博士
經歷：• 國立中山大學物理系 / 講座教授
• 國家奈米實驗室 / 研究員
• 有庠科技獎座

施敏 榮譽講座教授

現職：國立交通大學 / 電子工程學系暨電子研究系
學歷：美國史丹佛大學 / 電機工程博士
經歷：• 中央研究院 / 院士
• 美國國家工程院 / 院士
• EEE Life Fellow



TSIA IC 設計委員會 夏季聯誼晚宴報導

TSIA / 陳昱錡資深經理

TSIA IC 設計委員會夏季聯誼晚宴於 2019 年 5 月 28 日在竹北知名的城市綠洲 - 半畝院子舉辦，當天首先由工研院資通所程瑞曦副所長代理 TSIA IC 設計委員會主委 / 工研院資通所關志克所長主持致辭，感謝 Cadence 益華電腦鑽石級 (Diamond Sponsor) 獨家贊助本次聯誼晚宴。在孟夏之夜，TSIA 的老朋友與新朋友彼此齊聚一堂，在充滿人文美學的藝術空間，由 Cadence 益華電腦台灣區總經理宋栢安先生與大家談談趨勢，接著邀請前科技人禾青香堂主人帶領貴賓進入沉香的世界，了解品香與其生活態度；最後再一起享用在地、當令食材所烹飪的美味料理！

晚宴特別邀請 Cadence 益華電腦台灣區總經理宋栢安先生，以【電子設計智慧化遇見 EDA 未來】為題，進行一場人工智慧與系統設計趨勢之探討，宋栢安總經理表示，隨著雲端運算、5G 與 AI 興起帶來的新需求與應用，Cadence 進一步展開多方位的策略佈局，將透過強化核心設計工具、導入 AI 技術、提供更完善的雲端方案、以及跨入系統分析與嵌入式軟體市場等行動，從 EDA 系統設計，進一步朝下一階段的智慧系統設計 (Intelligent System Design) 邁進。

另個值得探討的議題，目前半導體人才的培養仍無法滿足快速增長的市場需求，而電子設計智慧化之後，是否引發工程師失業潮？雖每次科技更新必定會造成“技術性失業”，但也會帶來新的就業形勢。宋栢安總經理指出，分析並標註海量設計數據、建立及訓練 EDA 智慧模型、建構與設計智慧優化算法等，將是人工智慧時代不可或缺的晶片設計人才要求，唯有知其然且知其所以然，才能駕馭工具，掌握關鍵！



感謝 TSIA IC 設計委員會各會員公司支持活動，包括工研院資通所程瑞曦副所長、專題演講嘉賓 Cadence 益華電腦宋栢安總經理、瑞昱半導體黃依璋副總經理、台灣新思科技劉靜輝資深業務總監、先進車系統許長豐總經理、聯發科技謝博偉經理、晶豪科技蕭子哲處長，以及產界高階主管蒞臨聯誼會給我們支持。本次業界嘉賓，包括円星科技林孝平董事長兼總經理、力旺科技盧俊宏副總經理、漢磊科技莊淵棋總經理、聯發科技梁伯嵩首席技術顧問、群聯電子陳禹任處長、Skymizer 劉恕民處長、聯傑國際林有亮資深執行顧問、聯穎科技許堯壁顧問、點序科技鄭品今主任工程師、Cadence 益華電腦俞明瑤資深行銷經理、業務經理卓珍仔、行銷專員高子晏、工研院資通所吳文慶總監等公司單位參與盛會，本場活動來賓交流熱烈，賓主盡歡並期待下次相聚。

感謝 Cadence 益華電腦贊助本次 2019 年夏季設計聯誼會，未來歡迎更多廠商參與及贊助聯誼會。同時尋求 2019 年歲末聯誼活動贊助廠商，贊助廠商可提供專題演講機會、蒞會致詞、邀請貴公司或客戶參加免費名額等，專題以業界有興趣之主題為主，可偏軟性題目，歡迎有興趣贊助廠商與協會聯繫 TSIA 陳昱錡 (Doris Chen) Tel：03-591-7124，Email：doris@tsia.org.tw。

2019年第二季台灣半導體產業市場趨勢暨專題研討會活動報導

TSIA / 陳昱錡資深經理

台灣半導體產業協會 (TSIA) 為服務會員，與工研院產科國際所及華邦電子 (winbond) 合作，於 2019 年 5 月 9 日舉辦市場趨勢暨專題研討會，邀請工研院產科國際所江柏風資深產業分析師解讀 2019 Q1 半導體產業統計資料分析，專題則請工研院資通所李夏新副組長為大家帶來「車聯網邁向自動駕駛之關鍵技術與應用場域」的分享。

首先，上半場由工研院產科國際所江柏風資深產業分析師針對全球總經情勢分析，再由終端電子產品如智慧型手機、電腦、平板、CPU、伺服器的現狀做未來動能預測，接著比較全球與台灣的半導體市場變化；最後，江分析師藉由 TESLA 的自駕車發展，對整個半導體產業鏈可帶來的商機做結尾同時呼應下半場的車聯網專題。

工研院資通所 iRoadSafe 智慧道路安全警示系統團隊今年 4 月獲頒「創新界奧斯卡獎」美譽的愛迪生獎 (Edison Awards)，TSIA 經由該團隊蔣村杰組長協助，邀請到李夏新副組長為大家帶來「車聯網邁向自動駕駛之關鍵技術與應用場域」。李副組長詳析 DSRC、C-V2X 兩項車聯網的關鍵技術，並以台北高雄路口為例說明車聯網智慧路側感知次系統在應用場域的表現、以工研院院區及台中花博自駕車的運行展示自動駕駛的感知次系統發展。

本次季報解讀與專題參加者於會中踴躍提問，與講師交換產業趨勢意見、對現階段車聯網技術發展提問交流，會後獲學員一致讚賞。TSIA 市場資訊委員會將於 2019 年 8 月舉辦 2019 Q2 市場季報暨專題研討會，歡迎業界人員密切注意本協會網站 www.tsia.org.tw 所公佈之活動訊息。TSIA 秘書處聯絡人：陳昱錡資深經理，電話：03-591-7124，Email：doris@tsia.org.tw。



TSIA 2019 財務委員會第二季活動報導

TSIA / 陳昱錡資深經理



台灣半導體產業協會 (TSIA) 財務委員會於 2019 年第二季與安永聯合會計師事務所合作，假交通大學電資大樓第一會議室舉辦【國際貿易爭端對半導體產業供應鏈影響與智財權稅務管理】研討會；本場次邀請安永聯合會計師事務所林宜賢執業會計師擔任講師，課程涵蓋法務、進出口、會計，內容豐富，為學員帶來精彩與完整的演說。

隨著美中貿易戰和智慧財產權糾紛越演越烈，智慧財產的管理、爭端解決與評價已經是整個半導體產業鏈都無法輕視的重要議題。本次課程大綱共分七項：(一) 以軟體開發與技術為判斷原則之美國非優惠原產地規則、(二) 美國外人投資風險覆核現代化法案與出口管制改革、(三) 智慧財產權稅務管理與價值創造之移轉訂價規則、(四) 半導體產業在智慧財產之開發、強化、維持、保護、使用之價值分析、(五) 難以評價無形資產方法、(六) 成本貢獻安排與服務成本加成方法、(七) 最新常設機構法則與經濟實質法規對半導體跨國業務發展之影響。

林會計師在本次課程中特別針對半導體產業可能遇到的實務分析，如台美海關對高科技產品原產地認定原則的差異、美國出口管制法規的內容與細項、BEPS 對關聯企業間無形資產的移轉訂價指導原則等，每項大綱分析都針對半導體產業結合法規與實務操作，提供與會人員精闢解說。

TSIA 財務委員會將於 2019 年第三季舉辦企業併購之會計及稅務相關議題研討會，歡迎會員公司相關部門人員報名參加，也歡迎 TSIA 會員公司的中高階財稅主管加入 TSIA 財委會。若尚未成為 TSIA 會員公司，亦歡迎與 TSIA 秘書處聯絡，了解入會辦法。TSIA 秘書處聯絡人：陳昱錡資深經理，電話：03-591-7124，Email：doris@tsia.org.tw。

TSIA 2019 Q2 校園巡迴講座系列

< 場次一 >

國立交通大學『Smart World and Memory IC』

講座報導

TSIA / 吳素敏協理
南亞科技 / 許鈺敏計劃經理

台灣半導體產業協會 (TSIA) 與國立交通大學電子工程系所 (EE, NCTU)、南亞科技 (Nanya Technology) 聯合於 2019 年 5 月 28 日 (二) 下午，假國立交通大學工程四館演講廳舉辦「Smart World and Memory IC」校園專題講座，特別邀請到 TSIA 理事公司南亞科技李培瑛總經理擔任演講嘉賓。



▲ 南亞科技李總經理蒞校演講



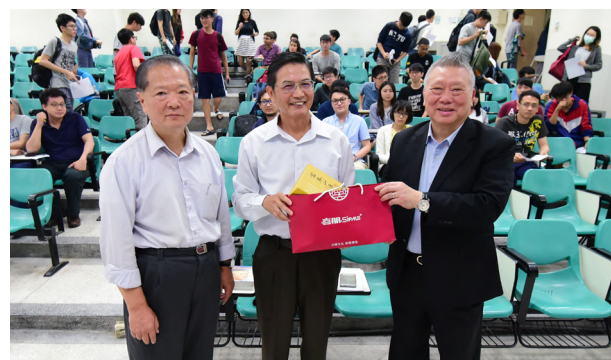
▲ 交大莊紹勳教授主持及開幕

專題演講活動由莊紹勳教授主持及開幕，非常感謝李總經理蒞校演講並與學生們分享交流。TSIA 產學委員會主委吳重雨教授蒞會致詞，表達產學委員會校園巡迴的使命，希望拉近產業與學校的距離，從了解半導體產業而選擇半導體產業為志業。同時，南亞吳志祥副總經理、孫志忠總經理等隨同與會，計近百位師生參與。李總經理簡述記憶體在半導體各項應用的重要性，包括記憶體產業的發展、總類及相關應用，尤其隨著 AI、5G、自駕車時代的來臨，記憶體更是不可或缺。期許同學能有崇高理想與抱負，並以從事半導體記憶體研發為志向，與世界半導體產業高端技術共同成長，鼓勵青年學子投入半導體產業。

精彩演講內容包括：智慧化的觸角從行動通訊逐漸滲入生活的食、衣、住、行、育、樂，也改變了工作場域的作業型態。智慧化的世代裡半導體扮演著重要的角色。半導體產品範圍廣泛，從邏輯 IC 到記憶體 IC，以多元化的種類串接起各個運算子系統，橫跨 PC、手機、AI 人工智慧世代等應用的硬體與軟體需求，一波波的再進化，全與半導體產品的發展密不可分。眾多的創意發想得以落實商品化，邏輯 IC 與記憶體 IC 正是幕後的有力推手。此次的演講從了解記憶體 IC 開始，一窺智慧化的重要基因，掌握智慧世代的發展脈動。



▲ 與學生們分享交流



▲ 產學委員會吳主委代表致詞及致謝

■ 未來智慧世界與半導體的關係

由智慧系統的功能與應用談起，點出半導體在智慧化世界所扮演的不可或缺的角色，並隨著 AI 技術的導入，關鍵零組件非「半導體」莫屬。

■ 半導體種類及記憶體介紹

進而介紹記憶體的種類、特性及操作原理包含：揮發性記憶體 SRAM，DRAM 及非揮發性記憶體 ROM、Flash memory、新興記憶體 Emerging memory (PCM, RRAM, MRAM) 等記憶體。

■ 穩健成長的記憶體市場

DRAM 是高速運算及智慧化應用的必要零組件，在未來5G、人工智慧、自動駕駛及大數據分析等新興應用領域的帶動下，預估記憶體市場仍將持續成長。

■ 台灣 DRAM 產業現況

台灣是僅次於韓國的第二大 DRAM 生產製造基地，已在全球半導體產業當中佔有舉足輕重之地位。

■ 南亞科技 - 以成為智慧世代最佳 DRAM 夥伴為目標

南亞科以客戶服務為導向，近年著手 10 奈米世代製程自主研發，持續提升生產技術、產品設計及客戶服務等能力，以因應市場的需求，進而提供客戶全方位產品及系統解決方案。

▼ 演講盛況



< 場次二 >

國立臺北科技大學『FUN 大視野，如何成為企業未來人才』講座報導

TSIA / 吳素敏協理

台灣半導體產業協會 (TSIA)、國立臺北科技大學 (TAIPEI TECH)、均華精密 (GMM) 聯合於 2019 年 5 月 29 日 (三) 下午假臺北科技大學科研大樓演講廳舉辦「FUN 大視野，如何成為企業未來人才」校園專題講座，特別邀請到 TSIA 會員公司均華精密梁又文董事長擔任演講嘉賓，北科大工學院宋裕祺院長主持，並於會前率材料系及資源工程系 / 材料科學與工程研究所系主任兼所長陳真光教授、機電學院院長張合特聘教授與梁董事長等於會前交換學術與產業意見。



▲演講現場盛況



▲均華梁董事長演講

演講活動由宋裕祺院長主持及開幕致詞，非常感謝梁又文董事長蒞校演講並與學生們互動交流，計約 70 多位師生參與，梁董事長以生動活潑演講方式，並事先請助教把 Line, QR code 給學生，預先提供問題，並於會後抽獎，並請願意的學生將名字作成桌牌置於桌上，增加互動，都是創舉，深受學生喜歡。

梁董事長除了是均華精密董事長、亦是均豪精密副董事長、志聖工業董事長特助、蘇州創峰光電科技董事長、創峰光電科技董事長、薩摩亞商力永企業台灣分公司董事長。身兼數職的梁董，分享其職場經歷，也鼓勵學生勇於挑戰。

在演講摘要即點出對於社會新鮮人來說，除了跨領域思考能力、全球視野外，團隊精神非常重要。換位思考及拿出願意面對的態度，讓你從製造麻煩的人轉型成為解決問題的人。企業需要的人才，好奇心與創意、人際關係與溝通、多面向思考及解決問題能力都很重要。要能時時對新的事物都保有興趣、好奇心與跨領域思考能力，並且能夠觸類旁通，常為一件專案多面向思考，提供不同角度的有效意見，當每個隊友都願意做到七成，且是補位的七成，只要三個人，就能成就九成以上的完整度。

演講開始首先代表 TSIA 介紹台灣半導體與市場現況及介紹均華，並就「FUN 大視野，如何成為企業未來人才」進行專題演講及 QA。

台灣半導體與市場現況內容包括半導體結構、全球半導體市場及預估、未來六大應用及成長趨勢等，也介紹均華、志聖、均豪集團在半導體產業的設備角色，包括公司營運及服務產業項目與觸角，以精密機械產業之標竿企業為目標，期「根深台灣、深耕大陸、枝連兩岸」，共創產業雙贏。

「FUN 大視野，如何成為企業未來人才」，強調無論是企業或個人，不要短視，「誠信」永遠擺第一位，才能長長久久。列舉過去學生提問的問題，首先，永遠將您的第一份工作當博士班唸，包括檢視自己認為最重要的部份，薪資、工時、進修機會、升遷速度、工作環境地點等，應提升自己的專業，別騎驢找馬，至少要有 3 - 4 年單一工作年資，在下一個工作才有加分作用。

梁董事長也提醒學生持續學習閱讀的重要性，並以您有一讀再讀的書嗎？良師益友嗎？例如「與成功有約」、「從 A 到 A+」，「孫運璿傳」等問題帶領學生思考。TSIA 也特別感謝 - 均華精密梁又文董事長偕均豪精密與志聖工業贈「孫運璿傳」書一批，供校園巡迴演講使用。

TSIA 產學委員會改組成立於 2013 年 6 月，由產學界有志之士共同促成，以台灣半導體產業協會 (Taiwan Semiconductor Industry Association, TSIA) 為平台，定期召開產學合作討論會議，出版 TSIA 半導體發展主軸計畫白皮書，並於校園舉辦巡迴講座。旨在協助會員善用學術界資源，以提升半導體產業的研發力與競爭力，促進產業與學界之互動交流，培養學生早期瞭解與參與半導體產業及促成青年才子以半導體產業為其終身事業。TSIA 產學委員會秘書處聯繫：吳素敏協理 julie@tsia.org.tw。



▲北科大宋院長致贈講師紀念品



▲均華梁董事長與北科大師長會前溝通合影



▲北科大演講 - 幸運中獎學生



▲北科大演講 - 幸運中獎學生



▲北科大演講會後合影

TSIA 委員會活動摘要

TSIA / 黃佳淑資深經理彙整

(一) 生產製造技術委員會

主委：聯華電子 - 龔吉富協理

- 108 年 3 月 28 日召開 e-Manufacturing & Design Collaboration Symposium 2019 第三次會議，討論邀請講師名單、邀請贊助名單並於 4 月 1 日開始接受投稿。
- 108 年 3 月 29 日 e-Manufacturing & Design Collaboration Symposium 2019 與科技部人工智慧製造系統研究中心 (AIMS) 召開會議，討論合作事宜。
- 108 年 5 月 30 日召開 e-Manufacturing & Design Collaboration Symposium 2019 第四次會議，討論投稿現況、贊助現況、講師邀請結果與財務計畫並決定將截稿日期延至 6 月 20 日。

(二) IC 設計委員會

主委：工研院資通所 - 關志克所長

- 108 年 5 月 16-17 日與 JEDEC 合辦「2019 JEDEC Mobile / IOT and Server Forum」。
- 108 年 5 月 28 日於竹北半畝院子舉辦「2019 TSIA IC 設計委員會夏季聯誼晚宴」，由 Cadence 贊助。
- 108 年 6 月 3-6 日參加加拿大溫哥華召開之 JEDEC 國際標準制定會議，由晶豪科技蕭子哲處長代表出席。
- 108 年 6 月 12 日召開「TSIA IC 設計委員會會議」。
- 108 年 6 月 21 日於工研院中興院區 9 館 B1 會議廳舉辦「2019 TSIA IC 設計年度研討會 - AI 晶片與系統設計平台」。

- 籌備規劃「2019 JEDEC Workshop」。
- IP TF 工作小組支援 WSC / GAMS / JSTC 相關 IP 會議。

(三) 市場資訊委員會

主委：華邦電子 - 林正恭副總經理

- 108 年 5 月 8 日發佈 2019 第一季 TSIA IC 產業動態調查季報及中英文新聞稿。
- 108 年 5 月 9 日舉辦「台灣半導體產業市場趨勢暨專題研討會」，季報解讀由工研院產科國際所江柏風資深分析師剖析產業趨勢，並由工研院資通所李夏新副組長分享「車聯網邁向自動駕駛之關鍵技術與應用場域」。
- 積極參與國際組織 WSTS。

(四) 財務委員會

主委：力積電 - 邱垂源處長

- 108 年 4 月 29 日與安永聯合會計師事務所 (EY) 合作，假國立交通大學電資大樓第一會議室共同舉辦【國際貿易爭端對半導體產業供應鏈影響與智財權稅務管理】財務研討會，邀請林宜賢執業會計師擔任講師。

(五) 環保安全衛生委員會

主委：台積電 - 房漢文處長

- 108 年 4 月 11 日房漢文主委、賴懷仁副主任和呂慶慧顧問拜訪空保處處長討論「半導體酸鹼排有機污染物安裝自動連續監測系統」議題。
- 108 年 5 月 3 日召開 TSIA 環安委員會「2019 年第三次委員會」，討論半導體

CEMS 技術與法規研商會議記錄、半導體空氣排放標準修訂研商、廢棄物平台法規討論、其它。

- 108 年 5 月 21-23 日由房漢文主委代表出席於中國廈門之 WSC / JSTC 及 ESH 相關工作小組會議。
- 108 年 5 月 22 日召開 TSIA 半導體空氣污染排放標準工作小組研商會。
- 108 年 5 月 29 日由魏致中委員代表出席環境保護署召開之「毒性化學物質管理法施行細則」修正草案「毒性化學物質管理法公布施行後過渡期間執行原則」草案公聽研商會。

(六) 產學委員會

主委：交通大學 - 吳重雨教授

- 108 年 5 月 28 日於國立交通大學舉辦校園演講，特別邀請到南亞科技李培瑛總經理擔任講者。
- 108 年 5 月 29 日於國立臺北科技大學舉辦校園演講，特別邀請到均華精密梁又文董事長擔任講者。
- 因應經濟部需要希了解公協會推動產學情形，執行辦理「產學訓培育合作網絡計劃」合作案。
- 籌備規劃〈數位時代的孫悟空〉校園巡迴演講計畫。
- 協助臺灣半導體產學研發聯盟 (TIARA) 推動事務。
- 籌備規劃 108 年 Q3-Q4 暨 109 年 Q1 校園演講。

(七) 能源委員會

主委：台積電 - 王建光資深副總經理

- 108 年 6 月 10 日召開「2019 年能源委員會第一次委員會會議」。

- 籌備規劃「2019 高科技業節能減碳論壇」。

(八) 半導體獎選委員會

主委：台積電 - 孫元成資深顧問

- 籌備 2019 TSIA 半導體獎頒獎相關事項：含刊物、得獎人獲獎摘要、獎狀等製作物，預計於 2019 TSIA 年會頒獎公開表揚。

(九) JSTC 委員會

主委：台積電 - 王耀東資深處長

- 參與 WSC / JSTC / GAMS 相關會議。
- 定期召開 JSTC Post Meeting。

新會員介紹

編輯部



神盾股份有限公司
Egis Technology Inc.

公司概况：

神盾公司致力於指紋辨識的應用，專注在各項指紋相關專利的研究與開發，深信以生物辨識技術之中的指紋辨識終究將取代密碼成為個人身分認證的工具，更將是未來龐大的商機。除了電容式指紋辨識感測晶片之 IC 設計、研發、測試及銷售業務，神盾著重於專業 IC 設計，擁有晶圓製程與封裝技術的設計能力，能針對客戶規格修改以解決相容性問題。近年履於 Deloitte 亞洲高科技高成長前 500 強獲獎，並於光學式指紋辨識市占率全球 TOP 2 等榮耀。同時也為 FIDO Alliance 唯一台灣董事會員 (Board Member)，主導全球身分識別規格制定與投入國內外 eID 應用。

公司網址：<https://www.egistec.com/>

瑞士商瑞士銀行台北分行 UBS AG

公司概况：

瑞士銀行擁有 150 年的瑞士血統，以財富管理服務享譽國際。瑞銀深耕亞洲已有 50 多年，1988 年瑞銀台灣營運據點成立，自 2000 年開始為台灣高資產客戶提供財富管理服務。瑞銀台灣財富管理於 2008 年取得在台中與高雄開設分行的許可，且於 2004 年 - 2009 年、2013 年 - 2014 年、2016 年 - 2019 年連續榮獲「歐洲貨幣 (Euromoney)」雜誌評選為「環球最佳私人銀行」。

瑞銀為世界各地的富裕人士及機構提供全方位建議和投資服務，並整合不同的專業知識，幫助客戶實現財務願景。

公司網址：<https://www.ubs.com/tw>



默克先進科技材料股份有限公司
Merck Performance Materials Ltd.

公司概况：

我們的特用材料業務部門提供了各式各樣的產品組合，無論是適用於顯示器的突破性液晶和 OLED 材料、積體電路材料、塗料和彩妝的特效顏料，或是適用於能源解決方案的功能材料。

我們是全球液晶產業的市場和技術領導者，在推動顯示技術發展方面銳不可擋。我們的產品讓全世界的智慧型手機、筆記型電腦、平面電視和平板電腦皆能產生銳利的影像。

我們的半導體客戶正在研究物聯網、行動性、連線能力和大數據等大趨勢。透過提供市場領先的解決方案和材料，我們推動了日益強大的電腦晶片的開發，而這些晶片在推動這些趨勢方面亦扮演著重要的角色。

默克引領了全球珠光顏料市場的發展。這些顏料可為汽車塗料增添微光、為唇膏增添閃爍，並讓包裝上的塗料閃閃發光。我們功能材料的獨特物理特性可用於防靜電地板覆蓋物、防偽產品標籤或熱反射百葉窗等應用。

公司網址：www.merckgroup.com

意料之外的北京之旅

- 台胞證遺失及補發流程分享

馬心華

出門在外，最不想碰到的狀況竟然就在這次出差北京時給碰上了！

如果在中國旅遊期間，不小心遺失了台胞證，應該怎麼辦呢？

大家都知道台灣的護照和身分證是不被中國承認的，沒有證件，別說坐飛機了，連高鐵也無法搭乘（中國的高鐵採實名制，購買時需要台胞證）。旅館住宿登記也需要證件，也就是說，連換旅館都有問題。

第一件事當然是要補辦證件，網路上有各式各樣的解答，但大部分都年代久遠，不符合新的規定。以下提供 2019 年北京市的做法，希望朋友們不需要用到。

1. (Optional) 到附近的派出所，請公安開一張證明信，信中說明你有報案遺失台灣居民來往大陸通行證。--- 網路上許多文章說這是必要的，但是其實並不需要。
2. 返回居住的旅館，請旅館開立一份賓客住宿登記表（居住證明）（凡是入住旅館時，旅館都需要製作一份存檔），並蓋上旅館的印章。通常在入住時，旅館也會影印 / 掃描住客的台胞證，可以請旅館一併提供備用（並非必要）。
3. 帶著護照或台灣身分證，以及前述住宿登記表，前往北京市公安局出入境管理局總隊辦理補證。上班時間是周一到周六上午 9 點到下午 5 點。所以，去中國旅遊，記得帶著身分證。記得把護照 / 身分證與台胞證分開收好，平常只需要隨身攜帶台胞證即可。

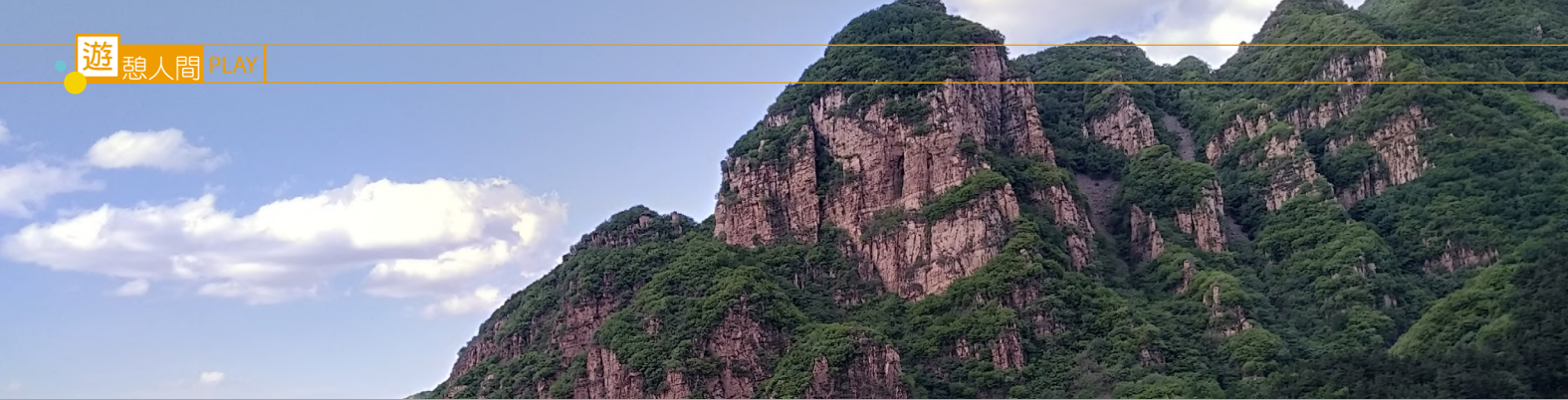


4. 進入公安局出入境管理局總隊之後，先前往 2 樓拍照（不需要先行準備大頭照），拍照完後會取得一張條碼單（要收好，之後的程序會用到），相片檔案直接透過網路傳輸存檔（新台胞證上就會用這個照片）。這時候再到二樓大廳抽號碼牌，等候叫號。等候期間可以先至 1 樓付費沖洗照片（用條碼單），稍後的申請程序需要一張照片。
5. 輪到之後，前往櫃檯，告知台胞證遺失，要申請證件。申請一次性出境許可證，和換發正式台胞證所需要的處理時間與費用都是一樣的，所以直接申請換發台灣居民出入證明就可以了，免得回台之後還需要再花錢請旅行社重新辦理。
6. 填寫表格，承辦人員可能會需要你影印一些文件（也是在 1 樓）。文件和照片都確認沒有問題之後，承辦人員會再次請你確認要將遺失的證件作廢。接下來承辦人會發給申請人一份證件報失證明（所以不需要步驟 1，公安局總隊自己會開），還有一份取件單（北京市公安局出入境管理局受理中國公民出入境證件申請回執單），告訴你何時可以來領取新證件。
7. 一般的處理時間是 8 個工作天，證件補發櫃台給你的取件單就是這樣的日期。
8. 如果要以急件處理，需要換一個櫃台（可以問證件補發櫃台的承辦人要到哪裡申請急件）。帶著所有文件，前往指定櫃台，告知需要急件處理，對方會問你為何需要急件處理，並要求證明。如果證明是電子形式 (WeChat, email)，1 樓的打印櫃台可以付費列印。將證明文件交給急件櫃台，承辦人會視狀況，將取件日期縮短至 3-4 個工作天。
9. 到繳費櫃檯繳費 (500 人民幣)。如果沒有繳費，之後將無法取件。
10. 取件日的早上 9 點就可以到 2 樓領證櫃台，憑取件單取件，不需要排隊，速度很快。

在等候發證的日子裡，如果要換旅館，可以使用證件報失證明+取件單辦理旅館登記。至於是否可以用來搭飛機坐高鐵，就不清楚了。

本來打算花上至少 3-4 小時排隊辦理補發，沒想到北京公安局出入境管理局總隊的流程已經電子化，從開始排隊照相到繳完費用，80 分鐘搞定；如果不是剛好碰到學校老師帶著 20 多個小朋友排在前面，等候照相花了不少時間，說不定 1 小時就可以搞定呢。考量到每個城市出入境管理局的效率不一，建議多準備一些等待時間比較保險。

等待證件補發的日子，就當作強迫休假囉！可以安排一些北京的旅遊行程，介紹2個地方打發時間，第一是市區的胡同之旅。幾個北京的知名胡同都連接到南鑼鼓巷，可以坐地鐵到南鑼鼓巷站。南鑼鼓巷已經非常的商業化，除了老房子改建的餐廳之外，主要販賣遊客有興趣的物品，甚至連捏麵人作品都是外國卡通人物，如白雪公主、火影忍者、海賊王等等。想要稍微接觸一點老北京人的生活，就要轉入名氣比較不響亮的胡同。胡同裡整齊畫一的外牆門面，應該是政府統一重蓋的，適合遠遠的拍照，細節部分就不要太計較了。胡同住戶們從一扇扇的紅色木門進出，通常一個紅色木門裡住了好幾戶人家。住家是不給參觀的，只能從零星半開的門口向裡面張望（要注意不要侵犯到住戶的私人空間）。木門後通常是狹窄的老舊走道，有的走道還算整潔，有些就堆了不少雜物，或是放著腳踏車。路上的行人大部分是觀光客，偶而幾位胡同住戶碰面，會互相親切的打招呼，似乎都是多年的老鄰居。胡同裡還有少數的豪宅隱身其中，有氣派的大門，以及更為細緻的建築裝飾。除了車庫鐵門之外，外觀上還算是古色古香。



這裡不得不提一下公廁。胡同逛久了，難免需要找個地方洗手一下，見到了一間剛蓋好的公廁，外觀看起來還蠻乾淨的，但進去就被嚇到了，竟然是傳說中的完全沒有隔間的廁所；是的，不要說門了，連隔間都沒有。在房價高漲的北京市區，這可以算是非常有效率的空間利用方式吧！哈哈！

如果想要到風景優美的郊區玩一天，可以考慮金海湖+黃松峪路線。金海湖位於北京市區東北約 60-70 公里處，是類似石門水庫的人工湖（水壩），但是比石門水庫大了很多倍。可以在壩下的遊樂區漫步，也有水上遊樂區可以戲水，膽大一點還可以從彈跳塔台玩高空彈跳。湖畔有一些餐廳，可以吃到新鮮的虹鱒和鱖魚，以及在地農產品。

對於潑墨山水國畫，之前一直存在著疑問，總覺得圖畫中的山岩太過險峻，有點不切實際。走訪過黃松峪峽谷之後，才知道真的有這樣的風景存在，北京清華大學甚至在這裡有一個畫室，應該是給專攻國畫的美術系學生就近作畫的地方。非常值得一遊。

接下來回到正題，證件補發的取件時間從早上 9 點開始，大約 9:10 就可以領到。在沒有交通管制（北京市常常會幫政要或外交使節進行交通管制）也沒有塞車的情況下，從公安局出入境管理局總隊坐出租車到機場約半小時車程。如果你歸心似箭，10 點以前到達機場，搭 12 點左右的飛機應該還算時間充裕！



The Joint Symposium of e-Manufacturing & Design Collaboration Symposium 2019 & ISSM 2019

Keynote Speaker:

Professor Chin-Tay Shih, Morris Chang Chair Professor,
Institute of Technology Management, NTHU

Invited Speaker:

Mr. Steve Pawlowski, VP, Advanced Computing Solutions, Micron

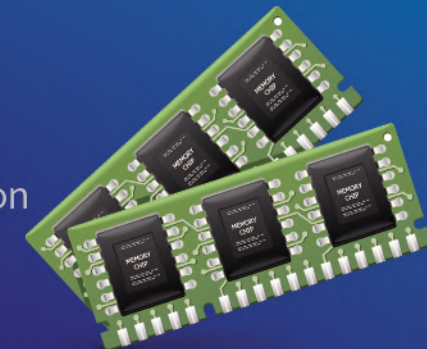
September 6, 2019

The Ambassador Hotel HsinChu, Taiwan

For more detail
<https://www.tsia.org.tw/seminar/eManufacturing2019/>
Contact: Ms. Celia Shih
email: celia@tsia.org.tw Tel: +886-3-5917092



Technical Sponsor: IEEE



如果您不是 WSTS 會員
又需要參考 WSTS Data
請看這裡!!!

為加強服務台灣及周邊部分亞太區非 WSTS 會員，TSIA 與 WSTS 簽署 Distribution License Agreement，代為銷售 WSTS 統計資料給無 End Product & foundry 之非 WSTS 會員。

TSIA 亞太代理銷售地區

台灣、香港、中國大陸、馬來西亞、印尼、菲律賓

WSTS 出版品包括

- (1) **藍皮書 (Blue Book)**，每月出版：將全球半導體出貨地區分為四大區（美國、歐洲、日本、亞太），並各自統計各區的銷售金額及銷售數量（中國大陸資料 2014 年自亞太區切割出來）
 - (2) **綠皮書 (Green Book)**，每月出版：涵蓋自 2000 年以來藍皮書的 467 張表格
 - (3) **預測報告 (Forecast Report)**，每半年出版：依當前需求，每半年發布隨後三個年度的預測報告
 - (4) **年度報告 (End User Report)**，每年出版：將半導體出貨依區域、18 項目、分成 6 個最終應用
- ※ 年度費用：

New Subscriber		Renewal	
TSIA member	Non-Member	TSIA member	Non-Member
USD 2,000/per year	USD 4,000/per year	USD 1,800/per year	USD 3,600/per year
NTD 65,000/per year	NTD 130,000/per year	NTD 55,000/per year	NTD 110,000/per year

※ 意者請洽協會陳昱綺資深經理 doris@tsia.org.tw，或上網查詢 wsts.tsia.org.tw

世界半導體貿易統計協會 (World Semiconductor Trade Statistics；簡稱 WSTS) 已有超過 40 年歷史，1975 年由美國半導體協會 (SIA) 創立，當年即有美國十大半導體廠商加入；1981、1984、1992、1995 年分別有歐洲、日本、韓國、台灣主要半導體廠商先後加入，並由各地區的半導體協會協助會員業務聯絡及新會員招募，如台灣區即由台灣半導體產業協會 (TSIA) 協助。至 2002 年 WSTS 的會員統計資料顯示，已含全球半導體 90% 的產出，據使用過此資料的會員表示，全球各分析機構的報告，以 WSTS 統計的歷史資料，最為準確，對未來市場產品的分析，最具參考性。

WSTS 目前已有全球近 50 家半導體廠商加入，依地理及產能分佈，全球分為美國區 (含 Altera、Micron、TI、Xilinx...)、歐洲區 (含 Infineon、NXP、STMicroelectronics...)、日本區 (含 TOSHIBA、MATSUSHITA、SONY...)、亞太區以韓國、台灣為主 (含 Macronix、Nuvoton、Samsung、SK Hynix...) 等四大區。會員每月需按 WSTS 所規範的產品、產業及地理區域格式，填寫實際出貨數字，並依此每月出版藍皮書 (Blue Book)、綠皮書 (Green Book)；WSTS 每半年在全球四大區域輪流召開半年會，於會中檢討 WSTS 格式以因應外界變化而隨時修正，並由會員輪流作各區域的總體經濟分析，產品及產業應用分析，會議中，各半導體公司代表針對不同的產品線，發表並交換對未來預測的看法。經過熱烈討論，達成共同的數字預測後，再對外界發表。WSTS 預測報告 (Forecast Report) 對公司之產業預測具參考價值。另依據以上資料彙整出版年度報告 (End User Report)，亦深具參考價值，歡迎訂購。

世界最具公信力的 半導體市場需求面 WSTS 統計資料

Call
Sponsor

2019 IC DESIGN 聯誼會籌辦及贊助方案

2015 第一場：9月10日 IC設計之友聯誼會 | IDA Ireland 愛爾蘭投資發展局贊助
第二場：12月3日 IC設計之友歲末聯誼晚宴 | 絡達科技贊助

2016 第一場：7月21日 IC設計之友聯誼會 | 台灣新思科技贊助
第二場：11月30日 IC設計之友聯誼會 | Cadence 益華電腦贊助

2017 第一場：7月13日 IC設計之友聯誼會 | KPMG 安侯建業贊助
第二場：12月21日 IC設計之友歲末聯誼晚宴 | 台灣新思科技贊助

2018 12月12日 IC設計之友歲末聯誼晚宴 | 經濟部 5G 辦公室主講

2019 第一場：5月28日 IC設計之友夏季聯誼晚宴 | Cadence 益華電腦贊助

尋求 2019 場次聯誼活動贊助廠商，請提供公司 Logo，活動贊助廠商將有專題演講機會、蒞會致詞、宴會免費名額等，專題以業界有興趣之主題為主，可偏軟性題目。

方式：講座、品酒、Golf、Music、Art Exhibition...

贊助級次	單位(新台幣)	權 益			名額限制
鑽 石	伍萬元	CEO 蒞會致詞	專題	宴會免費名額5名 (可邀請客戶)	文宣放置贊助商 logo 獨家



歡迎有興趣或有其他贊助方案之廠商與 TSIA 聯繫

Doris Chen | Senior Manager

Tel : 03-5917124 | E-mail : doris@tsia.org.tw

TSIA 半導體獎募款

2019 得獎人名單公告

鼓勵年輕學子投入半導體產業前瞻研究，需要您的支持與參與！

歡迎公司或個人贊助本計畫，本案開立收據，可以抵稅。讓我們共同為產業長遠發展及培養下一代盡一分心力。

TSIA理監事會於2013年6月成立產學委員會，宗旨為協助會員善用學術界資源，以提升半導體產業的研發力與競爭力，促進產業與學界之互動交流，培養學生早期瞭解並參與半導體產業，促成青年才子以半導體產業為其終身事業。

為了鼓勵青年學子從事半導體研發，自2013年起設立「TSIA博士研究生半導體獎」及「TSIA博士後研究員半導體獎」，並於2014年首次頒發，今年將邁入第六屆，由本會遴選委員會全體委員，秉著公平嚴謹的原則，進行評審作業。為更符合獎項定義，自2016年起更名為「TSIA半導體獎：具博士學位之新進研究人員」及「TSIA半導體獎：博士研究生」，2019 TSIA半導體獎：具博士學位之新進研究人員，由清華大學李濬屹助理教授及交大管延城助理教授獲獎；博士研究生分別由台大、交大、成大、清大、中山等五校10位同學獲獎，得獎人獲頒贈獎狀及新台幣8萬元，以資鼓勵，並於10月底TSIA年會頒獎表揚。

限於經費，目前本獎項僅開放台大、交大、成大、清大、中央、中興、中正、中山、北科大、台科大等十校博士生以上申請，然為鼓勵更多有志於半導體前瞻研發的傑出年輕人參與，期許未來有能量擴大範圍，懇請公司團體或個人贊助本計畫，所募款項將用以支付獎金及運作相關行政費用。TSIA半導體獎款項為專款專用，保管單位為TSIA秘書處。

關於TSIA半導體獎捐款、得獎人公告及新聞，歡迎上網 www.tsia.org.tw 或請聯繫協會秘書處：吳素敏協理，電話：03-591-3477，Email：julie@tsia.org.tw。

本會所舉辦之「2019 TSIA半導體獎：具博士學位之新進研究人員」與「2019 TSIA半導體獎:博士研究生」競賽活動，已由本會遴選委員會全體委員，秉著公平嚴謹的原則，順利完成所有的評審作業，得獎名單如下

組別	No	姓名	學校	系所	推薦人
具博士學位之新進研究人員	1	李濬屹	清華大學	資訊工程系	王廷基 教授
	2	管延城	交通大學	國際半導體產業學院	張懋中 校長
博士研究生	1	呂祐昇	台灣大學	電子工程學研究所	張耀文 教授
	2	胡耀升	台灣大學	電子所ICS組	陳信樹 教授
	3	楊弘偉	台灣大學	材料科學與工程學系	高振宏 教授
	4	尤韋翔	交通大學	電子研究所	蘇 彬 教授
	5	楊上賢	交通大學	電機工程學系	陳科宏 教授
	6	何昇晉	成功大學	物理所	陳則銘 教授 高國興 教授
	7	黃奕璋	成功大學	電機工程學系	郭泰豪 教授
	8	陳坤意	清華大學	工程與系統科學系	巫勇賢 教授
	9	吳政憲	中山大學	材料與光電科學學系	蔡宗鳴 教授
	10	林志陽	中山大學	物理系	施 敏 教授

恭喜以上得獎人，本會將擇期於TSIA年會公開表揚！

2019 TSIA半導體獎獎金由第十一屆第七次理監事聯席會議中決議，由全體理監事分攤並由產學基金補不足處。感謝所有參與甄選的博士生或新進研究人員，不管得獎是否，TSIA遴選委員會衷心希望 貴校優秀學生未來能繼續參賽，以成為台灣半導體產業優秀青年為目標，再接再厲，為台灣半導體產業之永續發展而努力。

啟動TSIA

產學委員會產學基金募集

本案開收據，可以抵稅，敬邀共同參與！

TSIA理監事會於2013年6月成立產學委員會，宗旨為協助會員善用學術界資源，以提升半導體產業的研發力與競爭力，促進產業與學界之互動交流，培養學生早期瞭解並參與半導體產業，促成青年才子以半導體產業為其終身事業。

今年計畫持續擴大展開，產學委員會相關計畫執行所需費用需要您的支持，我們邀請所有會員公司共同參與及支持TSIA產學委員會產學基金募集，更歡迎個人捐款，共襄盛舉，以利後續工作之推動。

產學委員會目前正在積極進行的工作計劃有：

- 一、協辦臺灣半導體產學研發聯盟桂冠計畫 (TIARA)。
- 二、TSIA半導體發展主軸行動方案。
- 三、擴大辦理CEOs大專院校校園巡迴演講。
- 四、許炳堅教授擔任本會產業校園大使持續至優質大學及高中巡迴演講。
- 五、產學基金籌措：目的為支付產學合作運作過程中之必要行政費用，如會議費、專案執行費用、贊助支援TSIA半導體獎不足款項及未來陸續新增的產學合作計劃等。

產學基金為專款專用，保管單位為TSIA秘書處。敬請填寫下列回函並回傳至 TSIA秘書處，我們會儘快與您聯絡繳款事項，謝謝。

本案聯絡人：台灣半導體產業協會 吳素敏 協理

Tel：03-591-3477 Fax：03-582-0056 E-mail：julie@tsia.org.tw

公司名稱 / 個人姓名：_____

聯絡人 / 職稱：_____ 電話：_____

E-mail：_____ 傳真：_____

金額：NT\$_____ (公司/ 單位 NT\$25,000起，個人無金額限制)

TSIA 入會申請資格及辦法



歡迎申請加入TSIA台灣半導體產業協會，請至TSIA網站 www.tsia.org.tw 會員專區了解入會辦法，並可於網站直接填寫入會申請，您也可以致電 03-591-7124，我們將儘速與您聯絡！

會員

團體會員	凡總公司設於中華民國之半導體產業相關機構（研發、設計、製造、構裝、測試、設備、材料及其他與半導體相關廠商），並在台灣設立登記者，填具入會申請書，經理事會審核通過，並繳納會費後，成為會員，並依據所繳常年會費數額推派代表二至三十人行使會員權益。
國際會員	凡總公司設於中華民國境外之半導體產業相關機構（研發、設計、製造、構裝、測試、設備、材料及其他與半導體相關廠商），在台灣設立分公司、辦事處或研發中心，填具入會申請書，經理事會審核通過，並繳納會費後，成為會員。
贊助會員	捐助本會之個人或非半導體相關團體，經本會理事會通過後，得為贊助會員。
榮譽會員	由理事會推薦頒贈。

會費

入會費	會員（榮譽會員除外）於本會時，應一次繳納入會費新台幣1萬元整。			
常年會費	團體會員	資本額(新台幣/元)	常年會費/年	得派代表人數
		二億以下	2萬元	2人
		二億(含)~四億	4萬元	3人
		四億(含)~十億	6萬元	4人
		十億(含)~三十億	12萬元	6人
		三十億(含)~一百億	18萬元	8人
		一百億(含)~五百億	32萬元	12人
		五百億(含)以上	90萬元	30人
	國際會員	級數 定義(根據加入會員時之前一年度排名) 常年會費/年(新台幣/元)		
		A 全球前二十大半導體公司		60萬元
		B 全球前二十大IC公司及各國/地區十大半導體相關公司，非屬於全球前二十大者		15萬元
		C 其他		5萬元
	贊助會員	每年新台幣2萬元整。		

WE
GO
ME
TO
JOIN
US